# Expedition PCB 日本語リファレンスマニュアル

<u>バージョン: EE2007.3</u>



カスタマ・サポート部 PCBグループ

2009/3/6

※本書の著作権は、メンターグラフィックス・ジャパン株式会社が保有しております。 ※本書の一部または全部を、メンターグラフィックス・ジャパン株式会社の許可を得ずに無断で複写・複製することを禁じます。

### 本書ご使用上の注意点:

本書に対する著作権上の権利は、すべてメンター・グラフィックス・ジャパンに帰属しております。また、本書に記載さ れた内容は、メンター・グラフィックス・ジャパンの営業秘密(トレード・シークレット)です。したがいまして、お客様は、 本書のいかなる部分も複写、複製、転載または翻訳すること等著作権を侵害する行為およびトレード・シークレットを 侵害する一切の行為をすることはできません。また、本書を他に譲渡すること等の処分もできません。 お客様には、善良な管理者としての注意をもって本書を管理していただき、お客様の業務遂行上本書を必要とする お客様の従業員および請負業者(業務委託者を含む)を方以外の第三者に本書を使用させることはおやめ下さい。 また、本書を使用する方が、本書に記載された情報を他に漏洩または開示することのなきよう指示または秘密保持契約の締結その他適切な措置をお取り下さい。

本書は、教育を目的として日本のお客様向けに作成いたしました。内容には十分な注意をはらっておりますが、本書記載の機能を本書の対象製品が完全に有していることについての保証もいたしません。また、その内容は、なんら予告なしに変更される場合がありますので、予めご了承ください。

本書に初めより重大な欠落等がございましたら、メンター・グラフィックス・ジャパンまで、お申し出下さい。お取り替えいたします。

メンター・グラフィックス・ジャパンは、記載内容の誤りその他本書から生じたお客様の特別損害、付随的損害、派生的損害(例えば、得べかりし利益の損失等)につきましては、たとえ、事前にそのような損害の発生の可能性をお知らせいただいたとしても、これを賠償する責任を負担いたしません。

本書記載の内容は、アメリカ合衆国政府の諸機関および商務省の規則にしたがい日本を最終仕向地として輸出許可された情報を含んでおり、米国当局の事前の承認を受けずに再輸出することは、禁止されていることを了解いただき、また、日本の輸出関連法規を遵守してください。

Copyright Mentor Graphics Japan 2009. All rights reserved.

販売者:メンター・グラフィックス・ジャパン

Chapter1 Overview(基本操作) ······	10P
Expedition PCBエディタの操作方法 ······	11P
Expedition PCBのエディタ画面	
ディスプレイコントロール	
エディタトでのマウス操作	
ストロークコマンド	
キーインコマンド	
スナップチード	
距離測定(メジャーコマンド)	
エディタのチード切り基ラ	
グルッド設定	
ションド欧定 表示単位設定(ユニットディスプレイ)	
る小単位成足(エージト) イベノレイ) 制限値(埜則文字)	
	49D
Diaw-マント Drawコマンドの甘大場佐	40F
Drawコマントの本平保ト プロパティガイアログ	
ノロハノイダイノロク 女字の追加 /Add Text	
又于の迫加/Add Text	
ノインジル/ Add Line 田町の jahn / All A	
円弧の追加/ Add Arc	
折線の追加/ Add Polyline 名在形の追加 (All D.1)	
多角形の追加/Add Polygon	
長万形の追加/Add Rectangle	
円の追加/Add Circle	
Drawモードのアイコンコマンド	
	58P
図形の移動とコピー	
図形の拡大と縮小	
図形のダイナミックな編集	
チャンファーとフィレットの追加	
図形要素の結合と分解	
図形タイプの変更	
図形の削除	
コマンドのキャンセル	
作業のやり直し/Undo	
その他のキーボード操作	
Drawコマンドの要素作成・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	65P
プレースメニューコマンド	
基板外形/Board Outline	
NCルータ/Contour	
フィデュシャル(合わせマーク)/Fiducials	
マウンティングホール(取り付け穴)/Mounting Hole	
製造外形/Manufacturing Outline	
原点/Origin	
コンダクティブシェープ/Conductive Shape	
カッパーバランシングシェープ / Copper Balancing Shape	
詳細ビュー/Detail View	
DRCウィンドウ/DRC Window	
配置禁止領域/Placement Obstruct	

プレーン接続禁止領域/Plane No Connect Area プレーン作成禁止領域/Plane Obstruct プレーンシェープ / Plane Shape ルーム(部品配置指定領域)/Room 配線領域/Route Border 配線禁止領域/Route Obstruct ルールエリア/Rule Area テストポイント禁止領域/Test Point Obstruct ビア/Via テストポイント/Test Point 構築エレメント/Construction Element サンドボックス/Sandbox プリント出力 ····· 80P 印刷設定/Printer Setup 印刷プレビュー/Print Preview 印刷/Print Chapter2 Process Flow(設計準備) ······ 83P 84P Expedition PCBの作業工程 設計変更時の作業工程 Job Management Wizard 88P ジョブ マネージメント ウィザード 新規データの作成手順(ネットリストを使用したプロジェクト) Expedition PCBの起動 ライセンスモジュール プロジェクトインテグレーションとフォワードアノテーション・バックアノテーション・・・・・・・ 101P プロジェクトインテグレーションとフォワードアノテーション ネット情報のパス指定 プロジェクトインテグレーション フォワードアノテーションのオプション バックアノテーション CESとのインテグレーション 回路図設定とインテグレーション動作の関係 インジゲータライト ネットリストタイプ プロジェクトとレイアウトデータの分離(外部でのレイアウト設計) ・・・・・・・・ 112P Foreign iCDBを使用した設計フロー ドッグ解除/Undock&Dock ローカルライブラリ ····· 123P ローカルライブラリについて ライブラリサービス

Chapter3	
Design Process (デザイン設計) ・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	126P
Verifying Parameters(パラメータ設定)・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	126P
セットアップパラメータ ・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	127P
セットアップパラメータ/Setup Parameters	
全般/Generalタブ	
ビア定義/Via Definitionsタブ	
ビアクリアランス/Via Clearancesタブ	
レイヤスタックアップ/Layer Stackupタブ	
内層抵抗と立上り時間/Buried Resistor & Rise Timeタブ	
ネットクラスとクリアランス ・・・・・	139P
ネットクラスとクリアランス/Net Classes and Clearances	
ネットクラス/Net Classesタブ	
クリアランス/Clearancesタブ	
ネットプロパティと制約条件の設定 ・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	149P
ネットプロパティ/Net Properties	
ネットオーダ/Net Orderタブ	
タイミングとディファレンシャルペア/Timing & Differential Pairsタブ	
クロストーク/Crosstalkタブ	
その他/Otherタブ	
ディレーフォーミュラ/Delay Formulasタブ	
エディタコントロール ・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	158P
エディタコントロール/Editor Control	
共通設定/Common Settings	
配置/Placeタブ	
全般設定/General options	
ジャンパー/Jumpers	
配線/Routeタブ	
全般設定/General options	
ダイアログ設定/Dialogs	
マニュアル配線/Plow	
トレースとビアの動作設定/Trace & Via edit behavior	
ビアとファンアウトの動作設定/Vias & fanouts	
グリッド/Gridsタブ	
部品グリッド/Part Grids	
配線グリッド/Route Grids	
その他グリッド/Other Grids	
Placement (配置プロセス) ・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	187P
部品配置	188P
Place Parts and Cellsコマンド	
部品配置の作業手順	
部品配置の編集コマンド・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	198P
部品を未配置/Unplace Part	
部品スワップ/Swap Parts	
移動/Move	
ムーブサーキット/Move Circuit	
配置面変更/Push	
回転/Rotate 90, 180	
整列/Align Left, Right, Top, Bottom	

固定とロック/Fix, Lock 固定解除とロック解除/Unfix, Unlock コピーサーキット/Copy Circuit グループ化と解除/Group, Ungroup グリッドへスナップ/Snap to Grid 自動スワップ/Automatic> Swap/Rotate by Cell Name & Part Number ポーラ配置/Polar Array Placement サーキット移動とコピー/Circuit Move & Copy ····· 209P 回路ブロックの移動・コピー手順 コピーした場合のペースト手順 Routing(配線プロセス) ..... 223P マニュアル配線 ······ 224P ファンアウト/Fanout 配線/Plow 配線モード切替/Toggle Plow Mode グロスモード切替/Toggle Gloss Mode 自動終了/Auto Finish スイッチエンド/Switch Ends ジャンパー配置/Place Jumper カーブ切り替え/Toggle Curve 束配線のカーブ切り替え/Toggle Curve in Multi Plow 束配線/Multi-Plow ディファレンシャルペア配線/Differential Pair Routing 半自動配線/Route チューニング/Tune マニュアルチューン/Manual Tune チューニングメータ/Tuning Meter 再配線/Reroute 配線コピー/Copy Trace 配線層変更/Push Trace グロス/Gloss ハッグトレース/Hug Trace マルチハッグトレース/Multi Hug Trace ダイナミックな配線の編集作業 ハンガー配線削除/Remove Hanger ハンガートレース & ビアの保持/Persistent Trace & Via Hangers 配線の削除 配線幅の変更/Change Width スワップピン、ゲート/Swap Pins, Gates 配線・ビアの固定化と半固定化/Fix, Semi-fix, Unfix selected Items ネットライン操作/Net Manipulation ブレークアウトトレース/Breakout Traces ティアドロップ/Teardrops コーナーの変更/Modify Corners 円弧ストレッチ/Arc Stretch トレース移動時のスペーシング保持/Preserve spacing during move trace テストポイントの配置/Place Test Points テストポイント 自動割り当て/Test Point Assignment ネット名割り当て/Assign Net Name

自動配線 ••••••	281P
自動配線/Auto Route	
配線パスの定義/Pass definition	
配線パスの編集	
配線モニター	
配線パススキーム	
オプション設定とその他のアイコンボタン	
自動配線パスの補足事項	
マイクロビアファンアウト	
No Via/Biasパスにおける注意点	
Tune Crosstalk	
配線フェンス/Route Fence	
Spreadパスの拡張機能	
プレーンデータの作成 ・・・・・	303P
ダイナミックプレーン(Dynamic Plane)によるプレーン生成	
プレーンパラメータ&プロセッサ/Plane Classes and Parameters	
プレーン割当/Plane Assignments	
プレーンシェープ/Plane Shape	
プレーン編集スケッチを配置/Plane Editing Sketch	
サーマルタイ(Tie Leg)の編集	
サーマルオーバーライド/Place Thermal Override	
ピン接続コントロール/Routed Pins	
ピン接続コントロール/Routed Pins	
ピン接続コントロール/Routed Pins Reviewing Design(検証プロセス) ・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	327P
ピン接続コントロール/Routed Pins Reviewing Design (検証プロセス) デザインルールチェック(DRC)	327P 328P
ピン接続コントロール/Routed Pins Reviewing Design (検証プロセス) デザインルールチェック(DRC) レビューハザード/Review Hazard	327P 328P
ピン接続コントロール/Routed Pins Reviewing Design (検証プロセス) デザインルールチェック(DRC) レビューハザード/Review Hazard Onlineチェック項目	327P 328P
ピン接続コントロール/Routed Pins Reviewing Design (検証プロセス) ・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	327P 328P
ピン接続コントロール/Routed Pins Reviewing Design (検証プロセス) ・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	327P 328P
ピン接続コントロール/Routed Pins Reviewing Design (検証プロセス) デザインルールチェック(DRC) レビューハザード/Review Hazard Onlineチェック項目 Batchチェック項目 Summaryチェック項目 Optionsコマンド	327P 328P
ピン接続コントロール/Routed Pins Reviewing Design (検証プロセス) デザインルールチェック(DRC) レビューハザード/Review Hazard Onlineチェック項目 Batchチェック項目 Summaryチェック項目 Optionsコマンド Verifyチェック項目	327P 328P
ピン接続コントロール/Routed Pins Reviewing Design (検証プロセス) デザインルールチェック(DRC) レビューハザード/Review Hazard Onlineチェック項目 Batchチェック項目 Optionsコマンド Verifyチェック項目 バッチDRC/Batch DRC	327P 328P
ビン接続コントロール/Routed Pins Reviewing Design (検証プロセス) デザインルールチェック(DRC) レビューハザード/Review Hazard Onlineチェック項目 Batchチェック項目 Summaryチェック項目 Optionsコマンド Verifyチェック項目 バッチDRC/Batch DRC コネクティビティおよび特殊ルール/Connectivity and Special Rules	327P 328P
ビン接続コントロール/Routed Pins Reviewing Design (検証プロセス) ····································	327P 328P
ビン接続コントロール/Routed Pins Reviewing Design (検証プロセス) デザインルールチェック(DRC) レビューハザード/Review Hazard Onlineチェック項目 Batchチェック項目 Summaryチェック項目 Optionsコマンド Verifyチェック項目 バッチDRC/Batch DRC コネクティビティおよび特殊ルール/Connectivity and Special Rules エレメント-エレメント拡張ルール/Advanced Element to Element Rules セルオーバーハングを許可/Allow cell overhang	327P 328P
ビン接続コントロール/Routed Pins Reviewing Design (検証プロセス) デザインルールチェック(DRC) レビューハザード/Review Hazard Onlineチェック項目 Batchチェック項目 Optionsコマンド Verifyチェック項目 バッチDRC/Batch DRC コネクティビティおよび特殊ルール/Connectivity and Special Rules エレメント-エレメント拡張ルール/Advanced Element to Element Rules セルオーバーハングを許可/Allow cell overhang DRC違反のダイナミック表示/Dynamic DRC Visualization	327P 328P
ビン接続コントロール/Routed Pins Reviewing Design (検証プロセス) デザインルールチェック(DRC) レビューハザード/Review Hazard Onlineチェック項目 Batchチェック項目 Optionsコマンド Verifyチェック項目 バッチDRC/Batch DRC コネクティビティおよび特殊ルール/Connectivity and Special Rules エレメント-エレメント拡張ルール/Advanced Element to Element Rules セルオーバーハングを許可/Allow cell overhang DRC違反のダイナミック表示/Dynamic DRC Visualization パッケージタイプクリアランス/Package Type Clearances	327P 328P
ビン接続コントロール/Routed Pins Reviewing Design (検証プロセス) デザインルールチェック(DRC) レビューハザード/Review Hazard Onlineチェック項目 Batchチェック項目 Optionsコマンド Verifyチェック項目 バッチDRC/Batch DRC コネクティビティおよび特殊ルール/Connectivity and Special Rules エレメントーエレメント拡張ルール/Advanced Element to Element Rules セルオーバーハングを許可/Allow cell overhang DRC違反のダイナミック表示/Dynamic DRC Visualization パッケージタイプクリアランス/Package Type Clearances Z軸クリアランス/Z-Axis Clearances	327P 328P
ピン接続コントロール/Routed Pins Reviewing Design (検証プロセス) デザインルールチェック(DRC) レビューハザード/Review Hazard Onlineチェック項目 Batchチェック項目 Optionsコマンド Verifyチェック項目 バッチDRC/Batch DRC コネクティビティおよび特殊ルール/Connectivity and Special Rules エレメント-エレメント拡張ルール/Advanced Element to Element Rules セルオーバーハングを許可/Allow cell overhang DRC違反のダイナミック表示/Dynamic DRC Visualization パッケージタイプクリアランス/Package Type Clearances Z軸クリアランス/Z-Axis Clearances	327P 328P 356P
ピン接続コントロール/Routed Pins Reviewing Design (検証プロセス) デザインルールチェック(DRC) レビューハザード/Review Hazard Onlineチェック項目 Batchチェック項目 Summaryチェック項目 Optionsコマンド Verifyチェック項目 バッチDRC/Batch DRC コネクティビティおよび特殊ルール/Connectivity and Special Rules エレメントーエレメント拡張ルール/Advanced Element to Element Rules セルオーバーハングを許可/Allow cell overhang DRC違反のダイナミック表示/Dynamic DRC Visualization パッケージタイプクリアランス/Package Type Clearances Z軸クリアランス/Z-Axis Clearances その他の検証コマンド ローカルセントラルライブラリ間検証/Verify Local to Central Library	327P 328P 356P
ビン接続コントロール/Routed Pins Reviewing Design (検証プロセス) デザインルールチェック(DRC) レビューハザード/Review Hazard Onlineチェック項目 Batchチェック項目 Summaryチェック項目 Optionsコマンド Verifyチェック項目 バッチDRC/Batch DRC コネクティビティおよび特殊ルール/Connectivity and Special Rules エレメントーエレメント拡張ルール/Advanced Element to Element Rules セルオーバーハングを許可/Allow cell overhang DRC違反のダイナミック表示/Dynamic DRC Visualization パッケージタイプクリアランス/Package Type Clearances Z軸クリアランス/Z-Axis Clearances その他の検証コマンド ローカルセントラルライブラリ間検証/Verify Local to Central Library パッドスタックの検証/Verify Padstack Instance Changes	327P 328P 356P

## Table of Contents

Postprocess (出力プロセス) その他編集コマンドとECOコマンド スペアパートナンバーの編集/Edit Spare Part Number パッドスタックプロセッサ/Padstack Processor 複数ビア選択でのビアプロパティ変更 セルグラフィックス編集を許可/Allow Cell Graphics Edits ピン移動/Move Pin セルの置換/Replace Cell	361P 362P
セルとパッドスタックの更新/Update Cells & Padstacks 寸法線の作成 ・ 寸法パラメータ/Dimension Parameters 寸法線/Dimension コマンド	375P
リファレンス番号の編集・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	381P
Ref Des編集/Renumber Ref Des	
シルクデータの編集・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	388P
シルノスクリーン生成/Silkscreen Generator	2020
八国とトリルケータの行成 NCドリルデータ出力 /NC Drill	393P
NCルータ(Contour)の作成について	
ガーバーデータの作成	403P
ガーバーマシンフォーマット/Gerber Machine Format	
ガーバー出力/Gerber	
Dコードマッピングファイル(DMFファイル)/D-code Mapping File	
274Dフォーマット出力について	
出力内容タブ/Contentsタブ	

#### Chapter4

Product Integration (インテグレーション) ・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	419P
インポート・エクスポート機能 ・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	420P
インポート/Import DXF	
エクスポート/Export DXF	
インポート/Import EDIF Netlist	
エクスポート汎用インタフェース/General Interface	
HyperLynx Thermal, C-Link, Fabmaster, Generic AIS/ATE, Mitron Gencad	
インポート/Import Design Data	
エクスポート/Export Design Data	
インポート/Import IDF	
エクスポート/Export IDF	
インポートドリル/Import Drill	
インポートガーバー/Import Gerber	
エクスポート/Export CCZ	
エクスポート/Export GDS II	
エクスポート/Export IPC-D-356B	

出力機能 ・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	437P
デザインステータス/Design Status	
ダイナミックプレーンステータス/Dynamic Plane Status	
ODBGインターフェース/ODBG Interface	
ODB++ Output	
ニュートラルファイル/Neutral File	
部品表/Bill Of Materials (BOM)	
PDF	
マスク生成/Mask Generator	
Report Writer ······ 4	154P
Interactive Query	
情報へのフィルタリング	
ソート	
SQL設定の保存	
印刷イメージの表示	
テキストファイルへの出力	
標準出力機能	
Appendix	
サンドボックスを使用した分割設計 ・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	467P

概要 本章はOverviewとして、Expedition PCBを使用する上で基本となる操作及び様々なオブジェクトを作画する際に使用 するDrawコマンド等について説明しております。

・Expedition PCBエディタの操作方法	— 11P
・ Drawコマンド	— 43P
・図形操作	— 58P
・Drawコマンドの要素作成	— 65P
・プリント出力	— 80P

# Expedition PCBエディタの操作方法

◆Expedition PCBのエディタ画面

Expedition PCBのエディタ画面は、一般のWindowsアプリケーションと同様にWindows GUIを使用して構成されておりますので、 エディタ画面の移動や拡大/縮小といった操作が他のWindowsアプリケーションと同様の操作で行なうことができます。



- 12 -

・ワークスペース

ワークスペースは画面中央に位置し、パネルとデザイン情報を表示します。このワークスペース領域内での右クリック(RMB) にてポップアップメニューを表示します。これらポップアップには使用頻度の高いコマンドが収納されており、表示されるコマ ンドはエディタモードにより変化します。



・バーナー

バーナーには、現在作業を行っているデザインのファイルパスやジョブ名称を表示します。



•プルダウンメニュー

Expedition PCBの全てのコマンドが収納されており、マウスで選択することで実行することができます。

🔁 File Edit View Setup Place Route ECO Analysis Output Window Help

・ツールバー

プルダウンメニュー内に収納された幾つかのコマンドは、ツールバーとしてエディタ上に配置することができます、このツール バーの配置形態は、Route/Place/Drawの各モードによって異なり、ユーザーが使いやすいようカスタマイズすることもできま す。また、これらのツールバーは他のWindowsアプリケーションと同様に、マウスのドラック操作でエディタ画面枠内で自由に 移動させることができます。

```
Routeモード:
```



Placeモード:

	) 😅 (	🖬 🖬 📴	<b>#4</b> :	<u>a e  </u>	8 <b>5</b> ‡	PREV NEXT	<b>:</b> ][	• ×	₿.	1	٩	DRD V	ß	$\times$	<b>61</b> (	11 🛍	20	۰
Ī		<b>.</b>	Þŧ	M 🔒 i	a   1/		T 🔛											

Drawモード:



ツールバーのカスタマイズは、View> Toolbars> Customize のCommandsタブで可能となります。

🔁 Expedition	n PCB - F	innacle	C:¥Train\	/B99¥Tra	ain-dat	:a¥PCB¥Tr	ainPCB.p	cb - [Tr	ainPCI	B:1]	xy: 85	,362.128	3, 53,385.	878 c	lxdy: 0, 0
Note: <u>E</u> ile <u>E</u> d	lit <u>V</u> iew	<u>S</u> etup	<u>P</u> lace	<u>R</u> oute	Е <u>С</u> О	<u>A</u> nalysis	<u>O</u> utput	t <u>W</u> ind	low <u>F</u>	<u>l</u> elp					
∬ <b>≥</b> ≧ ∎	l 🗣 🛛	R #4 :	$2 \simeq  $	🏦 📑		PREV NEXT	26	🔀 🤻	😭	<b>~</b>	🕩 🏺	1	$ \times $	<b>61</b> 1	iii 640 🛿
										į					
						لم	ヮスでドラ	ラック							
	Route													×	
	₩ ≧	> <b>\$</b> 7 ∰	i 🗊 U	u <u>Aulo</u>	}}i 🍂	\$ <b>5</b> 5	<b>1</b>   <b>1</b> % (	N 🔒	2	3 1	- 14	8	🔎 💯	00 10	

・アクションキー

エディタ画面下にある12個のアクションキーは、キーボードのファンクションキーに対応しています。アクションキーへの操作 はマウスで選択するか、キーボード上のファンクションキーで行ないます。このアクションキーは、エディタモードなどの状況 でその内容が変化し、コマンドを使用している場合にはそのコマンドのオプションが表示されます。

1 Help 2 Fanout 3 Plow Toggle Gloss 5 Multi-Plow 6 Undo 7 Tune 8 Route 9 Reroute 10 Push Trace 11 Gloss 12 Place >>

・メッセージバー

エディタ画面下に存在するメッセージバーには、現在のコマンド名やモード情報などの様々なインフォメーションが表示されます。

Select				1V. 6H Gloss On	//
Î			Ť	↑ ↑	
				アクティブ層を表示。	
コマンド名や	マモード名が表示。	<u>作図の際の図</u>	形情報を表示。	配線作業に関する層や整形モードを表示	<u>ī</u> .

・カーソルトラッキング

エディタ画面右上にあるカーソルトラッキングのフィールドには、カーソル位置をXY座標で表示します。またdxdy座標には直前にクリックした位置からの相対座標を表示します。単位はSetup > Setup Parametersで指定した単位系を、表示桁数は Setup > Units Displayで指定した設定値を使用します。

#### xy: 485.775, 520.065 dxdy: 206.375, 316.23 (mm)

・キーインフィールド

このキーインフィールドはツールバーの1つとなり、キーインコマンドを入力する場合などに使用します。

- 14 -

メッセージウィンドウは、起動時にエディタ下部に表示されます。起動時にはOutputタブ、配線時の警告メッセージはPlow タブに表示されます。ショートカットキー[Ctrl+M]にて表示/非表示の切り替えが可能です。



メッセージウィンドウは、下記の機能がサポートされています。

- ・エラーメッセージはハイパーリンクテキストになっているため、クリックすることでエラー箇所をハイライトします。
- ・メッセージウィンドウは、メインウィンドウの上下左右に移動したり、自由な場所に切り離すことが可能です。
- ・エラーメッセージは、右マウスボタン(RMB)のポップアップより、コピーや印刷をすることが可能です。

Clear	
Find	
Сору	
Print	
Select All	

ſ	₽

EE2007.3バージョンでは配線コマンドのみがサポートされております。その他配置コマンド等の警告メッセージは、 以前のバージョン同様にステータスバーに表示されます。 Expedition PCBでは、複数の作業ウィンドウを表示することができ、1つのデータを複数の視点から作業することができます。 プルダウンメニューよりWindow > Newコマンドを実行することで新たなウィンドウを表示し、Windowプルダウン以下のコマン ドで表示体系を切り替えることができます。それぞれのウィンドウでは、移動や拡大/縮小といった操作が個別に行なえ、それ ぞれのウィンドウ毎にデータの表示状態を設定することができます。





Note

画面操作を行なう場合には、最初に対象となるウィンドウを選択してウィンドウをアクティブ状態にしておく必要 があります。 エディタ内での画面表示操作については、ディスプレイコントロールメニューで行ないます。このディスプレイコントロールメニューは、プルダウンメニューより View> Display Controlコマンドを実行することで表示されます。このメニューは、Layer/General/Part/Net/Hazard/Groupsの6つのタブで構成されており、各図形要素の画面表示のオン/オフ切り替えや表示色の設定を行なうことができます。



・画面表示のオン/オフ操作

🖸 🖆 🥔

各図形要素の画面表示のオン/オフ切り替え操作については、各項目毎に存在するチェックボックスを使用して行ないます。チェックボックスをマウスで選択してチェックを入れることで画面表示が行なわれ、チェックをはずすことで画面表示が行なわれなくなります。

1	Signal H	<u>チェックを入れると画面表示。</u>
<b>–</b> 🔽 2	Signal V	
<b> </b>   3	Plane	チェックをはずすと非表示。

このメニュー内には、各図形要素とは別に幾つかのチェックボックスが存在しています。これらは、図形要素を属性やグループ単位でコントロールする場合に使用します。

Placement Layers:	🔽 Top 🔽 Bott <del>em</del>	──── 配置面属性での画面表示のオン/オフ
✓ Traces	Pads 🔽 🗲	要素属性での画面表示のオン/オフ
<ul> <li>▲ ♥ Grids</li> <li>☐ Jumper</li> <li>☐ Test Point</li> <li>○ □ Place 2</li> <li>○ □ Route</li> <li>○ □ Drawing</li> </ul>	Place 1 Via	— グループでの画面表示のオン/オフ

- 17 -

#### ・画面表示色の設定

各図形要素の表示色については、ディスプレイコントロールメニュー内で個別に設定することができます。画面表示のコントロ ールを行なうチェックボックスとともに、各図形要素の項目にはカラータイルが存在します。このカラータイルが表示色を表わし 、カラータイルをクリックすることで設定用のパレットメニューを表示することができます。



•Select a Color Fill Patternメニュー



このパレットメニューでは、単なる色の指示だけではなく、選んだ要素に 応じては塗り潰しパターンを指示することができます。塗り潰しパターン を設定可能な要素は配線やパッド等となります。

このメニューで塗り潰しパターンを選択すると、同メニュー内にある Outline(外形線)とTransparent(透過)の指示が行なえます。

・OutlineはディスプレイコントロールメニューにおけるOutlineのオン・オフ 切り替えを有効にします。(このスイッチで外形線の表示・非表示がコント ロールできるようになる)

・Transparentをトレース(配線)などに指示すれば、下位層の配線を透かして見えるようにすることができます。

尚、この塗り潰しパターンの設定は、ディスプレイコントロールのGeneralタ ブ内にあるDisplay Patternsスイッチを入れない限り有効にはなりません。 「 Display Patterns 「 Force Outline 「 Force Solid

**—** 18 **—** 

・ディスプレイコントロール設定の保存と呼び出し

ディスプレイコントロールメニューで設定された画面表示状態の設定内容は、メニュー下にあるセーブスキームボタンで保存しておくことができます。保存の際には、それがどういった画面表示状態を表わすかを示す名前を設定することができ、ローカルとシステムの両設定として保存が可能です。システムとして保存されたものは、その端末上で扱われる全てのエディタ上で呼び出すことができますので、作業内容に応じた設定を作成しておけば、面倒な画面表示操作を毎回行なう必要はありません。



- 19 -

・Layerタブートレース・パッドの表示色設定

トレース&パッドとアクティブレイヤの設定	
🔁 Display Control - 2004 📃 🗖 🗙	
Net Hazard Groups Layer General Part	アクティブ配置レイヤでは、部品を配置・編集する層を
Placement layers: 🔽 Top 🔽 Bottom ┥	Top 又は Bottomに限定します。
Traces Pads	ーーーー 全てのトレースやパッドの表示・非表示を設定
Image: Signal H       Image: Signal V	現在のアクティブレイヤをハイライト表示
▼         3         Plane         ▼           ▼         4         Plane         ▼         ■           ▼         5         Signal H         ▼         ■           ▼         6         Signal V         ▼         ▼	Descriptionには、設定されたプレーンタイプと主配線方向 (Layer Bias)を表示
<ul> <li>トレースの色・フィルを層毎に設定</li> </ul>	の色・フィルを層毎に設定
ネットライン&クラスラインの設定	
Item ▲ ✓ Netlines & Classlines	ートポロジがChain又はカスタムで配線が完了したネットのネットライン
✓ Ordered & Routed Netlines	ートポロジがChain又はカスタムで未配線のネットのネットライン
All Open MST Netlines	- トポロジがMSTの未配線のネットのネットライン
Netlines From Traces V Netlines From Buses V Netlines From Route Targets V	<ul><li>トレースの選択からネットラインを表示</li><li>※OFF時は、パッドーパッドでネットラインを表示します。</li></ul>
Classlines	<ul><li>     クラスラインを表示     ※ネットクラス内のネット数に基づき、クラスラインの濃さが変化します。     </li></ul>
グリッドの設定	
▲	Place/Route/Drawモードに従い、Display ControlのGridで設定したグリッドを表示します。
C I  Drawing	

<u>パッドの設定</u>

▲		Pads	
		Through	
		Through - All Same Color	
	$\mathbf{\nabla}$	Vias	
		Vias - All Same Color	
		Via Span Numbers 🛛 🚽	
		Internal Skip Via Pads	
$\Box$		Inactive Blind & Buried Vias 🚽	
		Test Points - Top	
		Test Points - Bottom	

貫通ピン、ビア、テストポイントのパッド色とフィルの設定と表示します。 ここでチェックをONとすると、層毎に指定した設定よりも優先されます。

--- 貫通以外の特定スパンを持つマイクロビアの層番号

---- アクティブレイヤに存在しないビアパッド

Highlight Diff Pair Pins

Highlight Electrical Net



ハイライトコマンド実行時にネット全体をハイライト表示

※CES使用時のみ有効となります。

ディファレンシャルペアのピンを選択時に、相手側のピンもハイライト表示

ハイライトコマンド実行時にエレクトリカルネットをハイライト表示

製造データの設定



オプションの設定

	Options	
	Auto Pan	
	Full Cursor - Move Part	
	Display Tuning Meter	
	Update Only On Apply	
	Display Active Layer Only	
	Display Legible Text Only	
	Pan Sensitivity = 8	



垂直方向(Y軸)への反転表示の設定

デザイン内のアイテムを見るときのオプション操作の設定となります。







ディスプレイコントロールのNetタブでは、ネット名及びネットクラス名毎に表示色をコントロールすることができます。Netsタブの 上段にある各チェックボックスは、この機能を使用するか否かを定義するためのものとなり、その下のリストで色の設定を行ない ます。



#### ・Hazardタブー違反毎の表示色設定

ディスプレイコントロールのHazardタブでは、各違反毎に表示色をコントロールすることができます。Hazardタブの上段にある 各チェックボックスは、この機能を使用するか否かを定義するためのものとなり、その下のリストで色の設定を行ないます。 OnlineとBatchの2つの項目があり、Batch側に関してはBatch DRCを実行しないと機能しませんので注意してください。また、 Batch側の表示は、Batch DRCの結果をもとに色分け表示していますので、新たにBatch DRCを実行しない限り、その内容 が更新されることはありません。



#### ◆エディタ上でのマウス操作

Expedition PCBエディタ内でのマウス操作は、下記のような内容となります。



・レフトマウスボタン(LMB):

プルダウンメニューやツールバー、画面上の図形要素を選択する際に使用します。図形要素選択の際には、ドラック&リリースの操作で領域を指定することで複数の図形要素を選択することができます。[Shift]キーを押しながら図形要素を選択することで、同様に複数を選択することができます。図形要素を選択後に[Tab]キーを選択することで、近接する図形要素に選択図形を切り替えることができます。

・センターマウスボタン(CMB):

1回の選択でズームイン、"[Shift]キー+1回"の選択でズームアウトが行なわれ、移動したい方向へドラックすることでパン ニング(画面の移動)が行なわれます。ホイールボタンの場合、ホイールの前後回転で画面の拡大/縮小を行なえます。

・ライトマウスボタン(RMB):

このボタンを選択すると、ポップアップメニューが表示されます。ドラッグ操作を行なうことで、ストロークコマンドが使えます。

ストロークコマンドは、マウスのドラック操作の動きに対してコマンドを割り当てた機能となります。標準でライトマウスボタン(RMB) で以下のドラック操作を行なうことで、各動きに割り振られたコマンドを実行することができます。ストロークコマンドを実行する 上でのマウスの操作に関しては、以下の9つのブロック(グリッド)に対応するよう構成されております。

#### Stroke Recognition Grid

1	2	3
4	5	6
7	8	9

Stroke	Action	Grid
A	Undo	7412369
ft	Report Selected	1474123
X	View Area	159
X	View All	951
×	Zoom In Centered	357
1	Zoom Out	753
Đ	Delete	74123698
Ç	Copy Trace / Segment	3214789
Ġ	Turns On / Off Netlines	321478965
	Tentative Snap	729
∕ҡ	Static snap	927
ALT key + -→-	Route Mode	123
ALT key +	Place Mode	321
ALT key +	Draw Mode	147

#### Layout Strokes

ł

Ľ

ŧ

U

Ň

ل ب

-

Route Interactive (Plow)	852
Route Switch Ends	9632147
Auto Finish (Plow)	258
Display Control	1478
Unselect All	1478963
Move (Place Mode)	74159
Rotate	3698741
ок	123
Cancel	321

#### ◆キーインコマンド

キーインはアクション→オブジェクト形式の2文字の省略形です。キーインを使用するには、メインウィンドウをフォーカスし、タイ プします。キーインフィールドをフォーカスする必要はありません。セッション間で最新のキーインが10個保存されるので、以前 のキーインをドロップダウンで選択することも可能です。

・アクション文字(キーインコマンド)

アクション文字は下記のいずれかになります。

	<b>T T I</b>
a	酉已夕门
c	変更
d	削除
f	検索
h	ハイライト
m	移動
р	配置
r	回転
u	ハイライト解除
Х	実行 (名前がついたコマンド)
Z	ズーム

・2番目のオブジェクト文字(キーインコマンド)

2番目のオブジェクトの文字は、下記にあげるいずれかになります。

a	全て
b	ボード
с	座標
d	作画オブジェクト
f	フィデュシャル
g	グリッド
h	ハイライトされたアイテム
j	ジャンパー
1	レイヤ
n	ネット
р	ピン
r	Ref Des
S	選択されたアイテム
t	テストポイント
v	ビア
W	幅
Х	スナップ ポイント ("x"として画面に表示されます)。

キーインによっては追加の引き数を取ります。括弧 { }内のアイテムはオプションのアイテムです。かなりの数のコマンドが修飾キーイン (ハイフンで始まるもの)を持ち、これらは一文字に短縮されています。例えば、-angleは-aに短縮できます。下記は現在承認されているキーインです。

キーイン	<u>説明</u>	例
as dx=x,y #行 #列	配列コピー。選択されたエレメントの配列で、#行と#列によって定 義された寸法を持つものをコピーします。配列エレメントはdx=x,y で間隔を指定します。	as dx=50,50 2 2
av dx=x,y #行 #列	ビア配列コピー。選択されたエレメントの配列で、#行と#列によっ て定義された寸法を持つものをコピーします。配列エレメントは dx=x,yで間隔を指定します。指定エリア内のその他オブジェクト に重ならない状態でコピーを行います。	av dx=50,50 2 2
〈座標〉	座標配置と同じ(pc)	dx=100,247
coo 数值	デザイン全体のセルオリジンサイズを変更します。	cco 20
cl レイヤ	アクティブなレイヤ番号を変更(数値)	cl 3
cw 幅   m   t   e	選択したトレースの幅を変更。配線コマンドがアクティブであれば、 配線コマンドが現在の幅を変更します。文字mは最小幅を選択し ます。tが標準幅で、eはトレースの拡張幅です	cw 12
dx	既存のスナップ ポイントを全て削除	dx
●検索系コマンド		
fa	全てを検索(全てにズームと同じ)	fa
fb	基板の検索 (基板にズームと同じ)	fb
fc <座標>	座標の検索(座標にズームと同じ)	fc 100,200
fh	ハイライトされたアイテムを検索	fh
fj {-hsz} refdes	ジャンパーの検索	fj —hsz jumper1
fn {-hsz} ネット名	ネットの検索 – オプションとしてハイライト、選択およびズーム。 ネット名には?や*のワイルドカードが使えます	fn −hs sig*
fnl	次のオープンネットラインを検索	fnl
fp {-hsz} refdes-ピン名	コンポーネント上のピンを検索 – オプションとしてハイライト、選 択およびズーム	fp -hsz ic1-a
fr {-hsz} refdes-リスト000	Ref Desリストの検索 - オプションとしてハイライト、選択および ズーム	fr −hs u*
fs	選択されたアイテムを検索	fs
ft {-hsz} refdes	テストポイントの検索	ft —z tp1
fx	スナップ ポイントを検索、表示をスナップ ポイント検索へパンする - スナップ ポイントが定義されていなければ何もしません。	fx

- 28 -

<u>キーイン</u>	<u>説明</u>	例
●ハイライト系コマンド		
hn ネット名	ネットをハイライト。ネット名には?や*のワイルドカードが使えます	hn sig001
hp refdes-ピン名	ピンをハイライト	hp ic1-a
hr refdes-リスト	Ref Desリストで特定された部品をハイライトします	hr c1:20
hs	選択されたアイテムをハイライト	hs
●ハグトレース		
htc <値>	ハッグトレースで使用するクリアランスを設定。使用される単位は デザインの単位	htc 10
●移動系コマンド		
mp	ピン移動コマンドの実行	mp
mp〈座標〉refdes-pinname	指定したピンの移動	mp dx=100,100
mr refdes-リスト	全てのものが配置されるまで、一度に1つずつ特定の部品全てを 移動。固定/ロック部品は移動されません	mr u*
mr dx=x,y refdes-リスト	全ての特定した部品を相対距離で移動。固定/ロック部品は移 動されません	mr dx=,100 *
mr <座標> {-angle=角度} refdes	与えられた座標に指定した部品を移動。オプションで角度指定が 可能。固定/ロック部品は移動されません	Mr 100, 200 IC1
ms dx=x,y	選択オブジェクトを指定した相対距離で移動(配置または作画 モードでのみ)。固定/ロック部品は移動されません	ms dx <b>=,1</b> 00
ms xy=x,y	特定の座標へ選択オブジェクト(1つだけ)を移動(部品の動きの みがサポートされます)。固定/ロック部品は移動されません	ms 100,200
mx〈座標〉	現在のスナップ ポイントを指定した座標に移動	mx dx=100
●レイヤ系コマンド		
oflレイヤリスト	レイヤをオフにします(oflも許可されています)。 レイヤリストは# ま たは #:#形式で入力し、カンマまたはスペースで区切ります	ofl 12
of ua	ユーザーレイヤ全てをオフにします。ofとuaの間のスペースは省 略可能です	ofua
on l レイヤリスト	レイヤをオンにします(onlも許可されています)。 レイヤリストは# ま たは #:#形式で入力し、カンマまたはスペースで区切ります	onl 1:16, 18
ona	ディスプレイ コントロールオプションの選択されたおよびハイライト されたのみをオフにします。 全てのグラフィックオブジェクトを表示 できます	
onh	ハイライトされたアイテム(のみ)をオンにします	
ons	選択されたアイテム(のみ)をオンにします	
onsh	選択されたアイテムとハイライトされたアイテム(のみ)をオンにしま す	
on ua	ユーザーレイヤ全てをオンにします。onとua間のスペースは省略 可能です	

- 29 -

#### キーイン

#### <u>説明</u>

●配置系コマンド

pb pd a pd c pd l pd pg pd pl pd r pd t pf pj pt	Board Outlineの配置 Drawコマンド(アーク)の作成 Drawコマンド(サークル)の作成 Drawコマンド(ライン)の作成 Drawコマンド(ポリゴン)の作成 Drawコマンド(ポリライン)の作成 Drawコマンド(レクトアングル)の作成 Drawコマンド(テキスト)の作成 Fiducialの配置 ジャンパーの配置(Plow実行時のみ有効) テストポイントの配置	pb pf pj pt
pc {-s} <座標>	座標配置-オプションではスナップ ポイント(参照ポイント)を入 力した座標へ移動します	pc 100,100 ※pcは省略可能
pr refdes-リスト	配置が完了するまで、全ての特定部品を一度に1つずつ配置し ます	pr *
pr -dist { dx=x,y } { - cols=n } {-angle=角度} refdes-list	基板の外側右端の5つ (デフォルト) の列に特定の部品を分配 (自動配置)します。{dx=x,y}のオプションでは、x、yはそれぞれ部 品から部品の距離を表します	pr -dist IC*, U*, RP* pr - dist dx=500,200
pr -file=〈ファイル名〉 {-x}	ファイル制御の配置。ファイルの構文は:.units in   mm   th   um } ファイルにユニットをセットするオプションの命令文。.ref <design> {cellname=&lt;セル名&gt;} <xy> <rot> <top bottom> { fix   lock } 配置する部品それぞれに付き1行必要ですコメントラインに はプレフィクスで'!'がついています。その部品に関してセル名が デフォルトのPDB入力と違っている場合にのみ、セル名が必要と なります。'-x' の引き数は (供給されていれば) 現在の配置情報 を名前がついたファイルにエクスポートします;ファイルの内容は 上書きされます。デフォルトファイルはconfig¥xyplace.datです。作 成されたログファイルはlogfiles¥xyplace.logです</top bottom></rot></xy></design>	pr -file=xyplace.dat
pr <座標> {-angle=角度} refdes	与えられた座標に特定の部品を配置します。オプションで角度指 定ができます	pr 200,500 –a=45 IC1
pv	ビアの配置	pv
px <座標>	特定の座標にスナップ ポイントを配置します	px xy=200,400

例

キーイン	<u>説明</u>	<u>例</u>
●回転系コマンド		
r 相対角度	特定の角度によってオブジェクトをダイナミックに実行できるように 回転させます	r 30
ra 相対角度	基板全体の回転	ra 90
rr 相対角度 refdes-リスト	特定の相対角度で全ての特定部品を回転させます	rr 90 IC1:6
rs 相対角度	特定の角度によって選択オブジェクトを回転させます	rs 90
rt 相対角度 refdes-リスト	テストポイントリストの回転	rt 180 tp*
●リマップコマンド		
remap	Rule Area Schemeの表示	
●ハイライト解除系コマンド		119
ua		ua
us	選択したもののハイライトを解除します	us
●ズーム系コマンド		
za	全てにズーム (全体表示)	za
zb	基板にズーム (基板の全体表示)	zb
zc〈座標〉	座標にズーム (画面中央の中心座標)	zc 347,500 ('xy=' は省略 可能)
zh	ハイライトしたアイテムにズーム	zh
zn ネット名	ネット名にズーム。ネット名には?や*のワイルドカードが使えます。	zn net0*
zp refdes-ピン名	特定のコンポーネント上のピン名にズーム	zp IC1–A
zr refdes-リスト	Ref Desリストにズーム	zr IC1:8
ZS	選択したものにズーム	ZS
ZX	スナップ ポイント回りにズーム	ZX

・座標 (キーインコマンド)

座標の構文は以下のとおりです。

dx=	相対距離
dx=.1,.1	最後のポイントからxとyに0.1インチ動きます
dx=,.1	最後のポイントからy方向に0.1インチ動きます
dx=.1	最後のポイントからx方向に0.1インチ動きます
dp=r,開始角度{,{終了角度}, 増分角度}	半径'r'の円の周辺に一連のポイントを生成します。最初のポイントは「開始角度」にあり、最後のポイントは「熱了角度」にあります (省略された場合は、完全な円を形成するのに充分なポイントが 生成されます)。各ポイントは、最後のポイントから増分角度度数 で回転されます
dp=1000,12,,72	半径1000、開始角度12度の正5角形(360÷72)を表します。 注: 0度は正のx方向です
xy=	絶対座標(デフォルト)
xy=.1,.1	xに0.1、yに0.1の絶対座標に動きます
xy=.1	xに0.1、yに0.0の絶対座標に動きます
xy=,.1	xに0.0、yに0.1の絶対座標に動きます
'xy=' .	デフォルトの座標モード、そのため省略可能です
	座標の配置には'pc'を入力します。'pc' は省略可能です

・スタティックなスナップ ポイントと一時的なスナップ ポイント (キーインコマンド)

既存のオブジェクトにスナップするには、メインウィンドウに's'(スタティック)、もしくは't'(一時的)をタイプします。 その後、特定の座標を入力するか、マウスの左ボタンをクリックすると、デザイン内のどこでもスナップ ポイントを配 置します。オブジェクトに対してスナップした場合、デフォルトで中心、終点、あるいは象限にスナップします。その 後Tabキーを使用して、スナップ ポイントをオブジェクトの他の場所へ変更できます。 交点にスナップ ポイントを定 義することも可能です。

座標を配置している最中にいつでも、マウスの右ボタンとCtrlキーを組み合わせて使い、スナップポイントを選択した参照サイトに配置できます。例えば、移動時、作画時、配置時等に、'Ctrlと右マウスボタン'を押すと、カーソルは一時的なスナップポイントにスナップし、オブジェクトまたは次の頂点をその場所に配置します。

・配線幅の変更(キーインコマンド)

配線コマンド実行時の配線幅変更は、以下2通りのキーインコマンドを使用することで、異なるモードにて処理が可能となります。

cw m	最小幅を使用	
cw t	標準幅を使用	
cw e	拡張幅を使用	
cw #	指定した幅を使用	
選択したトレース幅る	変更し、配線コマンド実行時は次ポイントより指定した幅を使用します。指定した配線幅	は、
配線完了 又はコマ	ドがキャンセルさせるまで有効となります。	

cwm m	最小幅を使用
cwm t	標準幅を使用
cwm e	拡張幅を使用
cwm #	指定した幅を使用
配線コマンド実行時にcwmキー-	インコマンドを使用することで、選択ネットの配線セッションが完了するまで、選択
した配線幅を使用して配線を実行	テします。その他ネットの配線実行 又は 他のcwmが実行されるまで本コマンドは
有効となります。	

・矢印キーでの部品移動(キーインコマンド)

キーボードの矢印キーを使用して選択した部品を移動するには3通りの方法があります。これらの方法を用いる際には、部品が選択されていることと、動的な状態にはないことが必要になります。

1. '矢印キー'を使用すると、部品を1つのグリッド毎に移動します。選択した矢印キーの方向にグリッドが定義されていなければ、ピクセル毎に移動します。

2. 'Shiftキーと矢印キー'を使用すると、部品を10個のグリッド毎に移動します。選択した矢印キーの方向にグリッドが定義されていなければ、10ピクセル毎に移動します。

3. 'Ctrlキーと矢印キー'を使用すると、パッドーパッド、部品ー部品ネットクラスクリアランスに違反せず、かつ配置 グリッドを維持したまま、選択された部品を矢印の方向に、既存の部品にできるだけ近づけて移動します。

・ファイルによる部品移動(キーインコマンド)

キーインコマンドを使用して、デザイン内で移動したい部品又は配置したい部品が記載されたファイル指定します。

キーインコマンド

pr -file=<dir><ファイル名>{-x}

ー '-x' という引数が付与すれば、現在の配置情報を指定のファイルヘエクスポートし、ファイルの内容を上書きします。

- ーデフォルトのファイル名は xyplace.dat です。
- ーデフォルトのディレクトリは.pcbファイルがある場所です。
- -logfiles¥xyplace.logという名前のログファイルが作成されます。
- ーメインのディレクトリからファイルをインポートしている場合には、特にディレクトリを指定する必要はありませんが、 configディレクトリからファイルをインポートしている場合には、ディレクトリを指定して下さい。例えば、デフォルトファイルが config¥xyplace.datの場合、作成されたログファイルはlogfiles¥xyplace.logになります。

ファイルのシンタックス

 $\{.units <\!\!th\!\!>\!\!|<\!\!in\!\!>\!\!|<\!\!mm\!\!>\!\!|<\!\!um\!\!>\!\!\}$ 

-.unitsの行はオプションです。省略された場合は、現在の単位設定が使用されます。部品ごとに単位を変更するために、 行を1度以上特定することも可能です。

.ref <desig> {cellname=<セル名>} <xy> <rot> top|bottom {fix | lock}

ーこの部品の代替セル名、固定、ロックフラッグはオプションです。

- -座標は 'x,y' で指定します。 例えば、100,-400などです。
- -回転は角度で表します。
- ーリスト内の部品は新しい位置に移動または配置されます。
- -移動または配置したい部品のみがリスト内にあればよく、全ての部品は必要ありません。
- ーコメント行にはプリフィックス!!が付きます。その部品のデフォルトであるPDB入力と異なる時のみ、セル名が必要となります。

- 33 -

#### ◆スナップモード

マウスによるデータポイント指示を支援するためのスナップモード機能が存在します。スナップモードは、ツールバー View>Toolbars> Snap 又は RMBポップアップからオプション選択することができます。





#### Define Tentative Snap Point

ー時的な仮スナップポイントを配置。このポイントは、配置後にTabキーで近傍のポイントへと移動させることが可能です。



#### Define Static Snap Point

仮原点の配置。このポイントを配置すれば、配置ポイントを一時的な原点としてキーインコマンドなど による座標指示に使用することが可能です。



#### Use Snap Point

配置済みの仮スナップポイントや仮原点をデータポイントに使用します。 仮スナップポイントや仮原点 を配置後に、配線コマンド選択後にこのオプションを指示することで、開始点を配置済みの仮スナップ ポイントや仮原点に決定させることができます。



#### Delete Snap Point

配置した仮スナップポイントや仮原点を画面上から削除します。(仮原点、仮スナップポイントのリセット)



#### Hover Snap

このオプションを指示すると、マウスカーソルにターゲットスコープが追従してきます。ターゲットスコープを表示することで、ポイント指示を容易にしてくれます。



#### Next Snap Keypoint

配置した仮スナップポイントを近傍のポイントに準じ移動させます。(Tabキーでの移動と同じ)



#### Previous Snap Keypoint

移動した仮スナップポイントを前の状態に(位置に)戻します。



スナップコマンドに関するキーイン(ショートカット)操作については、Chapter1-Expedition PCBエディタの操作方法の キーインコマンド(P32)を参照ください。 ◆距離測定(メジャーコマンド) / Minimum Distance & Distance

Note

メジャーコマンドは、基板上に配置された各種エレメントの距離を測定する際に使用します。Edit > Review > Measure 又は RMB(右マウスボタン) > Measure コマンドから、Minimum Distance 又は Distanceを選択後、対象となるエレメントを選択する ことで距離の測定が可能となります。

Re <u>v</u> iew	🕨 🗈 Design <u>S</u> tatus		Cancel	
<u>P</u> lace	• 🕂 <u>H</u> azards		Display Control	
<u>M</u> odify	🕨 Measure 📐 🕨	🌆 Minimum Distance	Eind	
Dîl Eix	<u>P</u> adstack	😽 Distance	<u>Auto Route</u> Add Partly <u>S</u> elected Nets Delete all <u>T</u> races and Vias Netline Manipulation	
			Measure Snap	Minimum Distance Distance
			Add Teardrop Add Breakout Trace	
			Fit Hazard Select Hazard Highlight Hazard Review Hazards Dialog	
			Properties	

Measureには2つのコマンド、3つのToggleモード、Segmentモードが存在し、アクションキーにマッピングされた[Toggle Mode] ボタン、[Segment]ボタン(又は以下のアイコンコマンド)を選択することで選択モードを切替えることができます。確認したい距離に応じ、モードを切替えながら作業を行ないます。



・エレメント選択時にTabキーを押すことで、重複したエレメント又は 近傍のエレメントを選択して測定が可能とな例) Pad選択からSolderMask選択への切り替え
 ・Measureコマンドは、Place/Route/Drawモードで使用可能です。
 ・Grid設定 (Editor Control > Grids)を考慮した選択(ポイント指定)動作となります。

- 35 -

Minimum Distanceコマンドを使用した際の各Modeでの動作の違いは以下となります。

Toggle Mode	Segment Mode	動作
Edge	ON	指定したデータの <u>セグメントを対象</u> に、エッジ-エッジ間の最短距離を測定
	OFF	指定したデータの <u>全セグメントを対象</u> に、エッジ-エッジ間の最短距離を測定
Center	-	指定したデータのセンター間の最短距離を測定
Center Line	ON	指定したデータの <u>セグメントを対象</u> に、中心線に沿って最短距離を測定
	OFF	   指定したデータの <u>全セグメントを対象</u> に、中心線に沿って最短距離を測定


◆エディタのモード切り替え

Expedition PCBでは、3つの作業モード(Routeモード、Placeモード、Drawモード)が供給されています。Routeモードは、配線 作業などで使用、Placeモードは部品配置の際に使用、Drawモードは文字や領域といった図形情報の作成に使用します。こ のモード切り替えは、エディタ内の各コマンドを選択することで自動的に行なわれますが、ツールバー内の各モードボタンを 選択することで、直接モード切り替えを行なうことができます。各モード違いにより、選択(作業)できる図形要素に制約がかか りますので、作業内容に応じてモード切り替えを行なう必要があります。



◆グリッド設定

エディタ上でのグリッド設定は、エディタコントロールメニューで行なうことができます。このエディタコントロールメニューは、プ ルダウンメニューのSetup> Editor Controlコマンドで表示することができます。また、このメニューは、ツールバーやポップアッ プメニュー内にも存在します。

Setur Place Route ECO Analys	E	ditor Control	<u>(</u> 2)
		Place Route Gr	ids
Library Manager	-	• •	<b>.</b> • •
Lib <u>r</u> ary Services	1	🗸 Part Grids (th)	
Cell Editor	P	Primary:	Secondary:
💕 Padstac <u>k</u> Editor	E	50.000 -	25.000 -
💋 PD <u>B</u> Editor	×	( offset:	Y offset:
IBIS <u>L</u> ibrarian	F	None 💌	None 💌
Satua Parametera	c	Iriteria for parts usi	ng Primary Grid
		Minimum # of p	ins: 50 💌
		Mount style:	iurface
Net Diasses and Olearances	Р	Part orid snap	
Net <u>P</u> roperties		Cell origin	
		C Centroid of	pins
	_	Dente Cale (H)	
		7 Route Grids (th)	
	F	Route:	Via:
	ľ	None 🗾	None 💌
	>	X offset:	Y offset:
	n l	None 💌	None
		🗸 Other Grids (th)	
		Drawing:	Jumper:
	F	25.000 💌	None
		Test point:	·
	1	None	
	-	Common Colti	
		Common Settings	
	l	🗟 🗙 No schem	a selec 💌 💼 🧇

グリッド値の設定は、エディタコントロールメニューのグリッドタブで行ないます。設定可能なグリッドは、配線用、ビア用、作画用、配置用となります。値を設定する場合には、各項目をマウスで選択し、カーソルを確認したら値を直接入力して決定します。値を入力する際の単位系は、セットアップパラメータで指定したDesign Unitsを使用します。尚、値が Noneは、グリッドレスを意味します。



エディタがDrawモードの場合、作画用ツールバー内にあるグリッド設定メニューが使用できます。グリッドボタン横にある矢印 ボタンを選択して表示されるリストに対し値を直接入力するか、リスト内の既存値を選択することで作画用のグリッドを変更す ることができます。また、このグリッドボタンは、グリッド表示のオン/オフ切り替えボタンとしても使用することができ、マウス選 択することでグリッド表示を切り替えることもできます。尚、このツールバーは、Drawモードの場合にのみ表示され、Routeモー ドでは表示することはできません。



グリッド表示のオン/オフ切り替え

尚、グリッド設定を行なった場合でも、ディスプレイコントロールメニューで各グリッド表示を有効としない限り、画面上にグリッドは表示されません。また、各グリッドは、配線グリッドは配線モードの時といったように、各モード時にのみ限定して表示されます。

,	` <b>`</b>			
	Grids	•		<u>チェック時のみグリッドを表示</u>
	Jumper			
	Test Point			
$\circ \square$	Place 2	Place 1		
OΓ	Route	Via	Г	
$\odot$	Drawing			

◆表示単位設定(ユニットディスプレイ)/Units Display

ユニットディスプレイコマンドは、各エディタ内で表示される数値の表記形式、数値の単位系に対する分解能等を設定します。Setup > Units Display にて Units Displayダイアログが表示されますので、必要に応じて設定を変更します。

🛃 Units	Display					X
	rical units				General options	
	o not format	electrical uni	ts and use full precision		Suppress trailing zeros	
	Format   Precision   Example     C   Engineering   4   12.1234E6     C   European   4   12M1234     C   Scientific   4   1.2123E7     C   SI   4   12.1234M     ©   SPICE   4   12.1234MEG			] - -	Regional settings Decimal symbol: No. of digits after decimal: 3 . Digit grouping symbol: ,	 ] ]
- Phusi	cal dimension	is & other uni	ts		No. of digits in group: 3 💌	]
Ang Dec	gle Format imal	Precision 3	Example 123.123		Display leading zeros: 0.7 💌	]
Uni Perc Time	its centage e	Precision 3 3	Example 123.123 123.123pS			
			OK		Cancel Apply	2

### •Electrical units

電気単位の表記形式と分解能(小数点以下の精度)を設定します。



例) PDBのValue(F)として、0.000000001を入力した際、各フォーマットでの表記は以下となります。

: 100E-12
: 100p
: 1E-10
: 100p
: 100p

### ·Physical dimension & other units

その他単位系の分解能を指定します。

Angle Format	Precision	Example
Decimal	3	123.123
Units	Precision	Example
Units Percentage	Precision 3	Example 123.123



Angle Formatが3の時、小 数点以下3桁まで表示しま す。

### Angle Format

部品 及び セルの配置角度の分解能を指定。

#### Percentage

デザインステータス、配線率、レビューハザード等の%表記の分解能を指定。 ※現在は2で固定されております。

Time

配線プロパティ内のDelay Summary(ns)等の時間表記の分解能を指定。

### ·Suppress trailing zeros

少数点以下のゼロ(0)表記を抑制します。表示される0の個数は、次項目の"No. of digital after decimal"設定に依存します。

General options       General options       Suppress trailing zeros	
Route related grids (mm) "Boute grid: "Via grid: 1.200 V 1.200 V Drawing grid: 1.000 V Suppress trailing zeros : OFF	Route related grids (mm)     *Boute grid:     1.2     1.2     Prawing grid:     1     Suppress trailing zeros: ON

·Regional Settings

地域の設定として少数点以下の分解能及び少数点表記を指定します。





No. of digits after decimalを変更した際、既に入力した値は四捨五入で表示されます。但し、データベースには既に入力した値で保持されておりますのでご注意ください。 例)

・No. of digits after decimal を"3" として、スペーシングルール 0.254を入力。

•No. of digits after decimal を"2"に変更すると、0.25として表示されます。

・しかしながらデータベースには0.254で登録されておりますので、スペーシングルールとしては0.254を使用してチェックを行います。

# - 41 -

Expedition PCBを使用する上での制限値(禁則文字、文字数制限、基板サイズ、レイヤ・層数の最大値など)となります。各種制限を越えないように設定を行う必要があります。

	最大值	<u>禁則文字</u>
	10000	
	:10000	-
ヒン奴(シンホル内)	:4095	-
基板サイス	:60 x 60 Inch	-
表示サイス	:84 x 84 Inch	-
配線/ブレーンの層数	:120	-
User Layer数	:250	-
CellのDescription文字数	:255	¥以外全て対応
Cell名の文字数	:64	¥()!以外全て対応
Clearance Rule名の文字数	:32	¥()!以外全て対応
Cluster名の文字数	:32	¥()!以外全て対応
Custom Drill Symbol名の文字数	:64	¥()!以外全て対応
Hole名の文字数	:64	¥()!以外全て対応
IBIS Component名の文字数	:32	¥()!以外全て対応
Net Class名の文字数	:40	¥!以外全て対応
Net名の文字数	:64	¥!以外全て対応
Net Class Scheme名の文字数	:32	¥!以外全て対応
Pad名の文字数	:64	¥()!以外全て対応
Padstack名の文字数	:64	¥()!以外全て対応
Part Number / Labelの文字数	:64	¥以外全て対応
Part Pin Numberの文字数	:16	¥()!以外全て対応、大文字小文字を区別します
PDB Descriptionの文字数	:255	¥以外全て対応
Placement Room名の文字数	:32	¥()!以外全て対応
Reference Designatorの文字数	:32	¥以外全て対応
Ref Designator Prefixの文字数	:4	a-z A-Z のみ対応
Symbol Nameの文字数	:27	*?(),::¥″以外全て対応
Symbol Pin Nameの文字数	:32	禁則文字なし
Symbol Pin Numberの文字数	:16	¥()!以外全て対応
Technology Nameの文字数	:32	¥()!以外全て対応
Placement Room名の文字数 Reference Designatorの文字数 Ref Designator Prefixの文字数 Symbol Nameの文字数 Symbol Pin Nameの文字数 Symbol Pin Numberの文字数 Technology Nameの文字数	:32 :32 :4 :27 :32 :16 :32	¥()!以外全て対応 ¥以外全て対応 a-z A-Zのみ対応 *?(),;:¥″以外全て対応 禁則文字なし ¥()!以外全て対応 ¥()!以外全て対応

# Draw コマンド

### ◆Drawコマンドの基本操作

Drawモードでは、幾つかの作図用コマンドが供給されます。これらの作図コマンドは、ツールバーにのみ収納されており、Drawモードに切り替えた場合にだけエディタ上に表示されます。



・セレクト / Select

図形要素を選択する場合に使用します。初期状態ではこのコマンドが選択されています。

・ポリゴンセレクト/Polygon Select

選択する図形要素を、多角形枠で指定したい場合に使用します。このコマンドを選択後、マウスで多角形の頂点を指定して枠を形成します。このコマンドでは、形成された枠内にある図形要素すべてが選択されます。

・スナップグリッド/Snap Grid

指定ポイントを、グリッド上に強制したい場合に使用します。このボタンが押されている状態では、マウスで指定可能なポイントがグリッド上へと強制され、オフグリッドへのポイント指定は一切行なえません。このボタンをマウスで選択することで、スナップロックのON/OFF切り替えが行なわれます。グリッドの設定は、横にある矢印ボタンで行ないます。矢印ボタンを選択するとグリッド設定用のフォームリストが表示されます。このリストに値を直接入力するか、リストからグリッドの値を選んで設定します。



•アングルロック/Angle Lock

指定ポイントに対して角度強制をかけたい場合に使用します。このボタンが押されている状態では、マウスの動き自体が指定 された角度に強制され、その角度単位でしかポイント指定ができなくなります。このボタンをマウスで選択することで、アングル ロックのON/OFF切り替えが行なわれます。角度の設定は、横にある矢印ボタンで行ないます。矢印ボタンを選択すると角度 設定用のフォームリストが表示されます。このフォームに値を直接入力するか、リストから値を選んで設定します。



44

・アクティブ ラジアス/Active Radius

アーク入力時に半径を固定したい場合にします。このコマンド選択後、ARC(Three Point)やTangent ARCコマンドを実行 すると、指定した半径でアークを入力します。またPolygonやPolylineの作画時は、PropertiesダイアログのVertex Typeを Roundに変更して指定した半径が設定されます。

ラジアス設定は、横にある矢印ボタンで行ないます。矢印ボタンを選択すると半径設定用のフォームリストが表示されます。 このリストに値を直接入力するか、リストから半径の値を選んで設定します。



# ◆プロパティダイアログ/Properties



このボタンを選択すると、プロパティダイアログメニューが表示されます。このメニュー内には、選択された作図コマンドに応じて 様々なフォームが表示されます。このフォームを使って、作成する図形要素の線幅や文字の大きさなどを設定することができ ます。Drawモードで図形要素を作成する場合、はじめにこのメニューを表示しておくことで、これから作成する図形要素の種別 や特性を設定することができます。また、このメニューは、既存の図形の情報を知る上でも使用されます。対象図形を選択する と、その図形の情報がフォームとして表示されます。表示されたフォームの値を変更することで、その図形の修正作業も行なう ことができます。







このコマンドは、リファレンス番号やパートナンバーなどの文字要素を作成する際に使用します。

作業手順:

1. プロパティメニュー上段のTypeフォームで、作成する文字要素のLayerを選択します。



2. 文字のフォントや大きさなどの設定を、プロパティメニュー下段のテキストフォームで設定します。



3. 配置する文字を、テキストフォーム下にある String項目へ直接キー入力します。

<u>S</u> tring:			
Train Template	•	<u></u> <u>文字を直接</u>	入力

4. 設定した内容の文字がマウスカーソルに追従してきますので、配置場所をマウスで指定します。

-	· .	·		<b>—</b> _					
.	na	air	<b>)</b> .	I.e	m	۱p	Ia	τе	

テキストのフォントとして、True Typeフォントとベクター(Vector)フォントがサポートされます。True Typeフォントは、より滑らかな 表現が可能であり図面作成用として利用されます。またVectorフォントは、ガーバー出力時に見たままの状態で出力可能とい う利点があります。

Γ	≞	
L	=	
N	Jote	

・ベクター(Vector)フォントは、インストール時にSDD\_HOME¥standard¥config¥pcbフォルダ以下に".fnt"拡張子 を持ったファイルとして格納されます。 ・現在、ベクターフォントの日本語はサポートされておりません。英数字のテキストのみ使用可能となります。



True TypeフォントはWindowsフォントを使用する為、プリンタドライバに依存したり、マシン固有のフォントが表示されないといった状況が発生する可能性があります。またガーバー出力時にベクター変換が行われる関係上、見たままのテキストが出力されません。これらの問題を軽減するため、ガーバー互換フォントである"VeriBest Gerber0/1"又は "ベクターフォント"の使用が 推奨されております。

・テキストのペン幅

ガーバー出力時に使用する線幅となります。テキスト選択時は、ペン幅を考慮して四角の枠が表示されます。またテキストオブジェクトに対するDRCに関しても、テキスト形状からの距離ではなく、この四角の枠からの距離でチェックされることになります。



48





このコマンドは、ライン要素を作成する際に使用します。

作業手順:

- 1. プロパティメニュー上段のTypeフォームで、作成するライン要素の種別とLayerを選択します。
- 2. 作成する線幅を、プロパティメニュー下段のラインフォームで設定します。

Line (th)		
Line <u>w</u> idth:	l	Le <u>ng</u> th:
0.000	•	
Line <u>s</u> tyle:		
<b>— -</b>		
Angle:		
Vertices:	×	Y
1		
2		
Origin <u>X</u> :	Origin <u>Y</u> :	_

3. エディタ画面上で、線分の始点と終点をマウスで順に指定して作成します。



座標入力で作画する場合には、フォーム内のVertices(頂点欄)に絶対値での座標を直接入力します。





このコマンドは、円弧要素を作成する際に使用します。プルダウンリストより円弧の作成方法を、RadiusとThree Pointから 選択することが可能です。



作業手順:

- 1. プロパティメニュー上段のTypeフォームで、作成する円弧要素の種別を選択します。
- 2. 作成する線幅を、プロパティメニュー下段のラインフォームで設定します。

Arc (th) Line <u>w</u> idth:	<u>R</u> adius:
Line <u>s</u> tyle:	
Center <u>X</u> :	Center <u>Y</u> :
Vertices: X	Y
Sweep <u>a</u> n	gle:

3. Arc Mode: Radius 選択時

円弧の始点(始点角)->中心点->終点(終点角)の順で、半径を最初の2点で設定し、半時計回りで円弧の角度を指定して作成します。またTabキーにより円弧を反転することが可能となります。



3. Arc Mode: Three Point選択時

円弧の始点(始点角)->終点(終点角)->通過点の順で、3点目で円弧の通過点を指定して作成します。



◆折線の追加/Add Polyline



このコマンドは、連続線分要素を作成する際に使用します。

作業手順:

- 1. プロパティメニュー上段のTypeフォームで、作成するポリライン要素の種別を選択します。
- 2. 作成する線幅を、プロパティメニュー下段のポリラインフォームで設定します。

Polyline (th) Line <u>w</u> idth: 0.000	Vertex type	
Line <u>s</u> tyle:		
<u>V</u> ertices:	X	Y
1		
Origin <u>X</u> :	Origin <u>Y</u> :	

 エディタ画面上で、線分の各頂点をマウスで順に指定します。コマンドを完了する場合には、マウスの右ボタン(RMB) を選択し、表示されたポップアップメニューより End Polylineを選択します。
※ファンクションキー[F2:End Polyline]でも完了することができます。



座標入力で作画する場合には、フォーム内の座標欄に絶対値での座標を直接入力します。

# ◆多角形の追加/Add Polygon



このコマンドは、多角形要素を作成する際に使用します。

作業手順:

- 1. プロパティメニュー上段のTypeフォームで、作成するポリゴン要素の種別を選択します。
- 2. 作成する線幅を、プロパティメニュー下段のポリゴンフォームで設定します。



3. エディタ画面上で、多角形の各頂点をマウスで順に指定します。多角形の始点と終点が結合された時点でコマンド は終了します。また、マウスの右ボタンを選択して表示されるポップアップメニューより、Close Polygonを選択する ことでもコマンドを完了することができます。※ファンクションキー[F2:Close Polygon]でも完了することができます。



座標入力で作画する場合には、フォーム内の座標欄に絶対値での座標を直接入力します。

◆長方形の追加/Add Rectangle

このコマンドは、四角形要素を作成する際に使用します。

作業手順:

- 1. プロパティメニュー上段のTypeフォームで、作成する四角形要素の種別を選択します。
- 2. 作成する線幅を、プロパティメニュー下段のレクトアングルフォームで設定します。



3. エディタ画面上で、四角形の対角の2点をマウスで指定して作成します。



1点目入力後、Shiftキーを押すことで正方形に限定したエレメントの作画が可能となります。座標入力で作画する場合には、フォーム内の座標欄に絶対値での座標を直接入力します。

◆円の追加/Add Circle



このコマンドは、円(真円)要素を作成する際に使用します。

作業手順:

- 1. プロパティメニュー上段のタイプフォームで、作成する円要素の種別を選択します。
- 2. 作成する線幅を、プロパティメニュー下段のサークルフォームで設定します。



3. エディタ画面上で、中心点と半径の長さをマウスで指定して作成します。



座標入力で作画する場合には、フォーム内の各欄に値を直接入力します。

Drawモードのツールバーに収納されたコマンドとなります。これらのアイコンは、Drawモードに切り替えた場合にだけエディタ上に表示されます。



・グリッド線に合わせる/Snap to Grid

オフグリッドの図形要素を、最も近いグリッドに乗せる場合に使用します。図形要素を選択後にこのコマンド を実行することで、選択された図形の原点([+]マーク)が近傍グリッドへ移動します。



・結合/Join

2つのライン要素の図形要素を結合し、ポリライン要素の図形にすることができます。対象となるのはライン とポリライン要素の図形のみとなり、アーク要素との結合は行えません。アーク要素を混入したい場合には 、クリエイトポリゴンコマンドを使用して下さい。結合対象となるライン要素が交差している場合には、一番 近傍に位置する頂点ハンドル間がラインで自動結線されます。



・端点ハンドルの削除/Delete End Point Handle 図形要素の頂点を削除したい場合に使用します。削除対象となる頂点を選択した後にこのコマンドを実行 することで、図形の頂点を削除することができます。



・トリム/Trim

図形要素のはみ出し線を削除する場合に使用します。交差する2つの図形を選択した後にこの コマンドを 実行することで、交点からのはみ出し線を削除することができます。



# ・左右反転/Flip Horizontal

図形要素を垂直軸を中心にミラー反転する場合に使用します。対象図形を選択した後にこのコマンドを 実行することで、図形を垂直軸を基準にミラー反転することができます。



## ・上下反転/Flip Vertical

図形要素を水平軸を中心にミラー反転する場合に使用します。対象図形を選択した後にこのコマンドを 実行することで、図形を水平軸を基準にミラー反転することができます。



## ・回転/Rotate

図形要素を回転させる場合に使用します。対象図形を選択した後にこのコマンドを実行することで、アングル ロックで設定された角度単位に図形を回転させられます。



 ・多角形 折線作成/Create Polygon Polyline 選択された複数の図形要素を繋ぎ合わせ、ポリゴンやポリライン要素の図形に変換することができます。 選択される図形は、何かしらの接点ポイントが必要となり、離れた図形要素やポリゴン要素の繋ぎ合わせ は行えません。



 ・多角形 折線分解/Dissolve Polygon Polyline 選択されたポリゴンやポリライン要素の図形を、ラインやアーク要素の図形に分解することができます。
尚、サークル要素の図形を分解することはできません。 ・前に送る/Bring Forward



選択したプレーンシェープを他のプレーンシェープの前面に配置します。このコマンドを使用することで プレーンシェープを重ねて配置する場合、どのようにオーバーラップさせるかを制御することが可能となり ます。

〔注意〕プレーン生成時、前面に配置されたプレーンシェープを優先してプレーンを作成します。



・後ろに送る/Send Backward

選択したプレーンシェープを他のプレーンシェープの背面に配置します。このコマンドを使用することで プレーンシェープを重ねて配置する場合、どのようにオーバーラップさせるかを制御することが可能となり ます。

〔注意〕プレーン生成時、背面に配置されたプレーンシェープは無視されプレーンは作成されません。



・移動/Move

選択したオブジェクトを移動する場合に使用します。移動時にF2:Next Key PtやF3:Prev Key PTを 押すことで選択基準点を変更することが可能となります。(単一オブジェクト選択時のみ)



・コピー/Copy

選択したオブジェクトをコピー移動する場合に使用します。コピー時にF2:Next Key PtやF3:Prev Key PT を押すことで選択基準点を変更することが可能となります。(単一オブジェクト選択時のみ) またプルダウンメニューのオプションを指定することで、様々なコピー操作が可能となります。



Copy-Parallel :

コピー対象のオブジェクトと"平行の方向"にのみ限定して、コピー動作が可能となります。 Copy-Perpendicular:

コピー対象のオブジェクトと"垂直の方向"にのみ限定して、コピー動作が可能となります。 [注意]これらのオプションは、ラインオブジェクトにのみ有効となります。



 ・スケール/Scale 選択した図形を指定した倍率で拡大・縮小します。ドロップダウンメニューを選択することで 倍率を直接入力します。





# ・マージ/Merge

選択した2つの図形を合成します。合成する2つの図形をShiftキーなどを使って選択し、このコマンドを 実行することで下図のように複数のシェープを合成することができます。 (図形1→[+]コマンド→図形2の手順でも行なえます。)





・サブトラクション/Subtract

選択した2つの図形の差分図形を作成します。図形1→[-]コマンド→図形2の手順で操作することで 図形1から図形2を差し引いた図形を作成します。





・延長/Extend

選択したラインを引き伸ばしてターゲットとなる図形に結合します。引き伸ばしたラインの先端に赤線ガイド が表示されるので、ガイドとラインを結合先となる図形に合わせて選択することで結合されます。





Segments:

・セグメント ライン/Segment Line 選択したラインを指定した数のセグメントに等分割します。 ※分割数として指定可能な値は、100以下となります。 ※0を指定した場合は、クリックしたポイントでラインを2つに分割します。この場合は等分されません。

4

・タンジェント アーク/Tangent ARC 選択したサークル又はラインの2つのオブジェクトに接するアークを作成します。 ※Tabキーでアークが反転します。

57 .

<u>Tabキーにてアークが反転します。</u>

# 図形操作

Drawモードでは、直接的な図形作成以外にも、移動やコピーといった図形に関する様々な操作を行なうことができます。これらの操作は、直接的なコマンドが用意されている訳ではなく、Windows操作環境に準じたオペレーション操作で容易に 行なうことが可能です。

◆図形の移動とコピー

図形要素の移動やコピーといった作業は、マウスとキーボードを使用してダイナミックに行なうことができます。図形を移動 する場合には、単純にその図形を選択し、マウスカーソルが十字になるポイントを掴んでマウスでドラックします。コピーを 行なう場合には[Ctrl]キーを押しながら同様の操作を行ないます。

<移動操作>



<コピー操作>



・同一座標上でのコピーについて

図形要素を同一座標上でコピーしたい場合には、該当図形を選択した後に[Ctrl]キーを押したままその図形をマウスでダブ ルクリックします。コピーされた図形は、無条件に Draw Objectとして同一座標にコピーされ、同時に選択状態となります。プロ パティメニューを表示した状態で、Draw Object 以外の図形要素に対してこの操作を行なった場合、操作後にプロパティメニュ ーのタイプフォームでこの動きを確認することができます。

尚、この操作は複数の図形要素に対して同時に行なうことはできません。複数図形が選択されているか否かの判断について は、選択された図形要素にハンドルが表示されているか否かで行なうことができ、ハンドルが表示されていなければ、複数の 図形を選択していることになります。

Туре	- Type	
Assembly Outline	Draw Object	•

<u>コピーが完了すると、Draw Objectに変わります。</u>

- 59 -

◆図形の拡大と縮小

図形要素の拡大/縮小作業は、プロパティダイアログメニューを使用して行ないます。対象となる図形要素を選択し、プロパティダイアログフォーム右下の Grow/Shrinkに対して値を指定します。拡大の場合には正の値を、縮小の場合には負の値を入力します。



## ◆図形のダイナミックな編集

図形要素を選択すると、頂点やラインのセンターにハンドルといわれるポイントが表示されます。これらのハンドルは、その表示位置によって赤白に色分けされ、頂点ハンドル、センターハンドルとに分別されます。各ハンドル位置にマウスカーソルを置くと、そのポイントに応じた矢印カーソルが表示されます。この状態でマウス左ボタンでのドラック操作を行なうと、図形をダイナミックに編集することができます。



センターハンドルを[Ctrl]キーを押した状態でドラックすると、その両端にセンターハンドルが追加することができます。両端に センターハンドルが追加されると、最初のセンターハンドルは両端にハンドルが追加されたことで頂点ハンドルへと特性をかえ 、結果的に頂点を追加することができます。



◆チャンファーとフィレットの追加

多角形や連続線分の各頂点に対しては、作成時や作成後にChamferやRoundを追加することができます。これらに関する作業は、プロパティメニューを使用して行ないます。

<作成時からの追加>

ChamferやRoundの作成時より追加する場合には、プロパティーメニューフォーム内のVertex Typeの設定が必要となります。処理を行なう頂点を指定する前に、デフォルト値の Cornerより追加したい形状を RoundもしくはChamferのいずれかより選択しておくことで、作成する頂点にフィレットもしくはチャンファー処理を施すことができます。



<既存図形への追加>

既に作成された多角形や連続線分に対してこれらを追加する場合には、対象となる頂点ハンドルを選択した後にプロパティ メニューのVertex Typeを変更します。また、これとは逆の操作を行なえば、フィレットを頂点から削除することも可能です。チャンファーを削除する場合には、チャンファー部のセンターハンドルをマウスで直接ドラックして削除します。



ラインやアークを個別に作成し、これをひとつのポリゴンとして結合させる場合には、クリエイトポリゴンコマンドを用います。

<結合>



<分解>



### ◆図形タイプの変更

Rectangle(四角形)要素の図形は、フィレットやチャンファーなどのコマンドでは編集が出来ないため、一度多角形要素に変更 することが必要です。これを行なうには、プロパティメニューにある変換用ボタンを使用します。

Notes 🔁 Properties	×
Туре	
Draw Object	<b>_</b>
Layer Assembly To	P
Rectangle (th)	
Line width:	
	뜨 /

◆図形の削除

図形要素の削除する際には、対象となる図形要素を選択した後に[Delete]キーを選択するか、ツールバーに存在するデリートコマンドアイコンを選択します。



◆コマンドのキャンセル

使用中の作画コマンドをキャンセルしたい場合には、[Esc]キーを選択することでコマンド自体をキャンセルすることができます。

## ◆作業のやり直し/Undo

ー度終了してしまった作業を取り消したい場合には、Undoコマンド又は [Ctrl+Z]キーを使用することで前の作業状態に戻 すことができます。このUndoコマンドは、エディタを抜けない限りは無制限にそれまでの作業内容を記憶しています。ツールバ ーのUndoコマンドアイコンを選択する毎に、1つ前の作業状態に戻すことができます。Undoで戻しすぎた場合には、隣にある Redoコマンドアイコン 又は [Ctrl+Y]キーを使用してUndoを行なう1つ前の状態に戻すことができます。



- ◆その他のキーボード操作
- Tabキー :Tabキーには様々な機能があります。選択位置内に複数配置されたDrawオブジェクトの選択切り替え及び スナップポイントの切り替え動作(選択なし状態)を可能とします。
- Shiftキー :一時的なAngle-Lock機能として、Angle-Lock=OFF時の描画時に45度の角度をロックを可能とします。
- Ctrlキー : 選択オブジェクトのCopy動作、Ctrl+ダブルクリックでの同一座標Copyなどを可能とします。
- Altキー :一時的なGrid-OFF機能として、Snap Grid=ON時に、Snap Gridを無効化した移動や編集を可能とします。
- ESCキー:あらゆる操作実行時に、コマンドの中止し直前のコマンド状態へ戻ることを可能とします。

# - 64 -

# Drawコマンドの要素作成

◆プレースメニューコマンド

エディタプルダウンのEdit> Place以下には、様々な要素を配置するためのコマンドが収納されています。ボードアウトラインや プレーンシェープといった図形は、Drawコマンドを用いても作成することができますが、ここに収納されているコマンドを使用 することで直接的な作業を行なうことができます。



ここに収納されるコマンドを実行すると、各図形要素作成に必要なモード切り替えやプロパティタイプの切り替えが自動的に 行なわれますので、Drawコマンドで作成する際の設定の煩わしさから開放されます。プルダウンメニュー最上段にある "Action Keys"を実行すると、これ以下に含まれるコマンドをアクションキーにマッピングすることができ、いちいちプルダウン階 層を下らなくても済むようになります。



# ◆基板外形/Board Outline

ボードアウトラインを作成する際に使用します。このコマンドを実行するとDrawモードへ自動的に切り替わり、タイプ項目にボードアウトラインが選択されたプロパティメニューが表示されます。図形の作成にはDrawモードの作画コマンドが使用され、プロパティメニューを使った座標入力での作図も行なえます。



◆NCルータ(基板カットデータ)/Contour

NCルータ(Contour)を作成する際に使用します。このコマンドを実行するとDrawモードへ自動的に切り替わり、タイプ項目に Contourが選択されたプロパティメニューが表示されます。図形の作成にはDrawモードの作画コマンドが使用され、プロパティ メニューを使った座標入力での作図も行なえます。



# ◆フィデュシャル(合わせマーク)/Fiducial

このコマンドは、フィデュシャルマーク(合わせマーク)を配置する場合に使用します。このコマンドを実行すると、配置用のメニューが表示されます。配置したいフィデュシャルのパッドスタックを選んだ後に、[Apply]もしくは[OK]ボタンを選択して配置して下さい。

Nace Fiducial	
Padstack: Local: Fiducial-A	パッドスタックを選択
Net name: (Net0)	
Location	
X Y: (um)	座標指定の場合には、絶対座標を入力
Lock status: None	固定及びロック情報の設定
OK Cancel <u>Apply</u>	

B

Note

・座標欄に対して値を入力しなかった場合、選んだフィデュシャルはマウスカーソルに追従しますので、配置ポイントをマウスで直接指定して下さい。

・フィデュシャルの場合、ローカルライブラリにパッドスタックが無くてもSetup > Project Integrationで指定したライブラ リから配置することができます。リストされるパッドスタックの頭には"Central"や"Local"の文字が表示され、そのパッド スタックの収納先を確認することができます。セントラルライブラリから配置されたフィデュシャルのパッドスタックは、配 置と同時にローカルライブラリへとコピーされます。

# ◆マウンティングホール(取り付け穴)/Mounting Hole

このコマンドは、マウンティングホール(取り付け穴)を配置する場合に使用します。このコマンドを実行すると、配置用のメニューが表示されます。配置したいマウンティングホールのパッドスタックを選んだ後に、[Apply]もしくは[OK]ボタンを選択して配置して下さい。

Nace Mounting Hole	
Padstack: Local: M-Hole Type2	パッドスタックを選択
Net name: (Net0)	ネット名を選択 ※但しパッドを持つPlatedホールのみ。
X Y: (um)	座標指定の場合には、絶対座標を入力
Lock status: None	固定及びロック情報の設定
OK Cancel <u>Apply</u>	

・座標欄に対して値を入力しなかった場合、選んだマウンティングホールがマウスカーソルに追従しますので、配置ポ イントをマウスで直接指定して下さい。

・マウンティングホールの場合、ローカルライブラリにパッドスタックが無くてもマスターとなるライブラリから配置することができます。リストされるパッドスタックの頭には"Central"や"Local"の文字が表示され、そのパッドスタックの収納先を確認することができます。セントラルライブラリから配置されたマウンティングホールのパッドスタックは、配置と同時にローカルライブラリへとコピーされます。

・選んだパッドスタックに対してパッド(銅箔)設定がなされている場合にのみ、メニューのNet Nameが有効となり、マウンティングホールへネット属性を付加することができます。

# ◆製造外形/Manufacturing Outline

製造外形データはFablink XE にて使用され、デザイン上に1つだけ作成可能となります。この領域内に作成したオブジェクトのみがFablink XE上で表示されます。また製造外形を基準に、他のデザインとチェックすることが可能です。このコマンドを実行するとDrawモードへ自動的に切り替わり、タイプ項目にManufacturing Outlineが選択されたプロパティメニューが表示されます。図形の作成にはDrawモードの作画コマンドが使用され、プロパティメニューを使った座標入力での作図も行なえます。

Properties
Туре
Manufacturing Outline
Polygon (mm)
Line width: Vertex Type:
<u>V</u> ertices: X Y
Origin <u>X</u> : Origin <u>Y</u> : <u>G</u> row/Shrink:
✓ Display center handles

# ◆原点/Origin

このコマンドは、オリジン(原点)を配置する場合に使用します。このコマンドを実行すると、配置用のメニューが表示されます。 配置する原点の種類を選択した後に現在地からの座標を入力、[Apply]もしくは[OK]ボタンを選択して配置して下さい。



各オリジン位置は、エディタ画面上のマークで確認することができます。



・基板原点は、デザインファイル上に必ず存在します。従って、このコマンドは基板原点の移動ということになります。 ・NC用の原点については、これを配置しなければ基板原点を基準にNCデータが作成されます。NCオリジンを配置す るのは、基板原点とは異なるポイントをNCデータ用の原点としたい場合のみとなります。 ・このオリジン配置コマンドは、座標指定での作業のみが認められており、マウスでのポイント指定は行なえません。 ◆コンダクティブシェープ / Conductive Shape

コンダクティブシェープは配線層にのみ作成可能であり、Layerとネット名を指定することでシェープ領域をもつトレースとして 扱われます。このコマンドを実行するとDrawモードへ自動的に切り替わり、タイプ項目にConductive Shapeが選択されたプロ パティメニューが表示されます。図形の作成にはDrawモードの作画コマンドが使用され、プロパティメニューを使った座標入 力での作図も行なえます。



◆カッパーバランシングシェープ / Copper Balancing Shape [Fablink XEのライセンスが必要となります]

カッパーバランシングシェープは、カッパーバランシングを作成する領域を指定します。カッパーバランシングプロセッサーは この領域内に、カッパーバランシングプロセッサーの設定をもとにライン及びシェープを作成します。このコマンドを実行すると Drawモードへ自動的に切り替わり、タイプ項目にCopper Balancing Shapeが選択されたプロパティメニューが表示されます。 図形の作成にはDrawモードの作画コマンドが使用され、プロパティメニューを使った座標入力での作図も行なえます。



◆詳細ビュー/Detail View [Fablink XEのライセンスが必要となります]

詳細ビューは、ボード上の任意の領域に対してデザインの詳細を表示できるようにスケールを掛けて表示することを可能とします。また詳細ビュー内のみ特定のレイヤの表示をON/OFFすることも可能です。このコマンドを実行するとDrawモードへ自動的に切り替わり、タイプ項目にDetail Viewが選択されたプロパティメニューが表示されます。図形の作成にはDrawモードの作画コマンドが使用され、プロパティメニューを使った座標入力での作図も行なえます。





# ◆DRCウィンドウ/DRC Window

Х

Υ

Vertices:

Batch DRCのチェック領域を作成する際に使用します。このコマンドを実行するとDrawモードへ自動的に切り替わり、タイプ項目にDRCウィンドウが選択されたプロパティメニューが表示されます。図形の作成にはDrawモードの作画コマンドが使用され、プロパティメニューを使った座標入力での作図も行なえます。

Roperties
Туре
DRC Window
1
Polygon (th)
Line width: Vertex Type:
20 Corner V Fill
Vertices: X Y
1
Origin <u>X</u> : Origin <u>Y</u> : <u>G</u> row/Shrink:
Display center bandles

==	DRCウィンドウは、指定領域内にのみDRCを掛けたいという場合に
$\equiv$	伸用)ます
Note	

## ◆配置禁止領域/Placement Obstruct

プレスメントオブストラクトを作成する際に使用します。このコマンドを実行するとDrawモードへ自動的に切り替わり、タイプ項 目にプレスメントオブストラクトが選択されたプロパティメニューが表示されます。図形の作成にはDrawモードの作画コマンド が使用され、プロパティメニューを使った座標入力での作図も行なえます。また、このプレスメントオブストラクトでは、部品セル 内に施した高さ情報に関する禁則設定も行なえます。



◆プレーン接続禁止領域(非接続プレーン領域) / Plane No Connect

プレーン接続禁止領域は、プレーン生成時のサーマル処理を無効とする領域を定義します。プレーン接続禁止領域内のピンはアンチパッド(Anti-pad)として、Viaは接続禁止ビアとして接続されません。このコマンドを実行するとDrawモードへ自動的に切り替わり、タイプ項目にPlane No Connect Areaが選択されたプロパティメニューが表示されます。図形の作成にはDrawモードの作画コマンドが使用され、プロパティメニューを使った座標入力での作図も行なえます。


プレーン作成禁止領域を作成する際に使用します。このコマンドを実行するとDrawモードへ自動的に切り替わり、タイプ項目 にプレーンオブストラクトが選択されたプロパティメニューが表示されます。図形の作成にはDrawモードの作画コマンドが使用 され、プロパティメニューを使った座標入力での作図も行なえます。このプレーンオブストラクトとは、プレーン領域内に作成す る中抜き(銅箔の無い)領域を指します。



## ◆プレーンシェープ / Plane Shape

プレーンシェープを作成する際に使用します。このコマンドを実行するとDrawモードへ自動的に切り替わり、タイプ項目にプレーンシェープが選択されたプロパティメニューが表示されます。図形の作成にはDrawモードの作画コマンドが使用され、プロパティメニューを使った座標入力での作図も行なえます。



ルームを作成する際に使用します。このコマンドを実行するとDrawモードへ自動的に切り替わり、タイプ項目にルームが選択 されたプロパティメニューが表示されます。図形の作成にはDrawモードの作画コマンドが使用され、プロパティメニューを使っ た座標入力での作図も行なえます。



#### ◆配線領域/Route Border

Routeボーダーを作成する際に使用します。このコマンドを実行するとDrawモードへ自動的に切り替わり、タイプ項目にRoute ボーダーが選択されたプロパティメニューが表示されます。図形の作成にはDrawモードの作画コマンドが使用され、プロパティメニューを使った座標入力での作図も行なえます。

🔁 Properties 🛛 🗙
Туре
Route Border
Polygon (th)
Line width: Vertex Type:
Line style:
⊻ertices: X Y
1



Routeボーダーはデザインファイル上に1つしか存在することができない ため、新たに図形を作成した場合には前の図形が削除されます。

#### ◆配線禁止領域/Route Obstruct

Routeオブストラクトを作成する際に使用します。このコマンドを実行するとDrawモードへ自動的に切り替わり、タイプ項目に Routeオブストラクトが選択されたプロパティメニューが表示されます。図形の作成にはDrawモードの作画コマンドが使用され 、プロパティメニューを使った座標入力での作図も行なえます。



#### ◆ルールエリア/Rule Area

ルールエリアは、任意のエリアに対して指定したレイヤとネットクラススキームを持つ領域を定義することが可能です。このルールエリア内では指定したネットクラススキームでチェックが行われます。このコマンドを実行するとDrawモードへ自動的に切り 替わり、タイプ項目にRule Areaが選択されたプロパティメニューが表示されます。図形の作成にはDrawモードの作画コマンド が使用され、プロパティメニューを使った座標入力での作図も行なえます。



テストポイントオブストラクトを作成する際に使用します。このコマンドを実行するとDrawモードへ自動的に切り替わり、タイプ項目にテストポイントオブストラクトが選択されたプロパティメニューが表示されます。図形の作成にはDrawモードの作画コマンドが使用され、プロパティメニューを使った座標入力での作図も行なえます。



## ◆ビア/Via

このコマンドは、単独でビアを配置する場合に使用します。このコマンドを実行すると、配置用のメニューが表示されます。配置するビアのパッドスタックやビアスパン、ネット名を選択した後に、[Apply]もしくは[OK]ボタンを選択して配置して下さい。

ビアのパッドスタックを選択	
Nace Via	
Padstack: Local: 026VIA Span: 1 - 4 💌	ビアスパンを選択
Net name: (Net0)	ネット名を選択
Location	
X: Y: (um)	座標指定の場合には、絶対座標を入力
Lock status: None	固定及びロック情報の設定
OK Cancel <u>A</u> pply 🏈	

Note

・このコマンドで配置可能なビアのパッドスタックは、フィデュシャルやマウンティングホールと同様にローカルライブラ リ内のものとセントラルライブラリのものとなります。各パッドスタックの頭には、収納先を示す"Local"、"Central"の表 記されます。セントラルから配置されたビアのパッドスタックは、マウンティングなどと同じくローカルライブラリへとコピ ーされます。 ・このメニュー内で座標を指定しなかった場合、マウスカーソルにビアが追従してきますので、マウスで直接配置ポイ ントを指定して下さい。

・メニュー内に表示されるビアスパンは、セットアップパラメータに設定された内容がすべてリストされます。

## ◆テストポイント/Test Point

このコマンドは、単独でテストポイントを配置する場合に使用します。テストポイントを配置したい配線を選択した後に、このコマンドを実行します。マウスカーソルにテストポイントが追従しますので、配置ポイントをマウスで指定して下さい。

テストポイントは、パターン上に配置することもそれ以外の場所に配置することもできます。パターン上以外に配置されたテストポイントからはネットラインが表示され、配線コマンドを使用して結線させることができます。

テストポイントは、通常のパターンやビアと同様にExpedition PCB上の押しのけ機能に対応しており、テストポイント配置時に クリアランス違反と判断されるパターンは自動的に押しのけられます。



テストポイントを使用するには、セットアップパラメータ内のテストポイント設定を事前に行なう必要があります。この設定がなされていないデータ上では、テストポイントに関するコマンドは無効となり、下記のメッセージで設定を促されます。



Note

セットアップパラメータヘテストポイント設定を行なう場合、ローカルライブラリ内にテストポイント用のパッドスタック が必要となります。ローカルライブラリとしてのテストポイント用パッドスタックが存在しない場合、この設定自体が行 なえませんので注意して下さい。 構築エレメント(コンストラクションエレメント)は、セルや図面作画時の補助線として使用できます。このオブジェクトはデータを 出力することを目的とせず、あくまで作画時の補助線としてのみ使用します。図形の作成には、Drawモードの作画コマンドが 使用され、ライン 又はサークルでのみ作図することができます。



構築エレメントは、Edit > Add to Select Set > Construction lines 又は Construction Points にて選択可能です。

	・構築エレメントは、別のオブジェクトタイプに変更することはできません。 ・構築エレメントは、DRCやガーバー出力、PDF出力の対象外となります。
Note	・構築エレメントを含んだセルをデザインに配置した場合、その構築エレメントはデザインには表示されません。

## ◆サンドボックス/Sandbox

サンドボックスは、特定ユーザーのみが編集可能な領域を作成する際に使用します。サンドボックスは、XtremePCB及び Expedition PCBで使用することができ、自動配線とマニュアル配線・配置で有効となります。図形の作成には、Drawモードの 作画コマンドが使用され、ポリゴン又はサークルでのみ作図することができます。





Note

・サンドボックス同士を重ねて作成することは可能ですが、重なった領域は自分も他のユーザーも編集不可な領域となりますので、使用上推奨できません。

・サンドボックスを使用した分割設計の手法に関しては、Appendixを参照ください。

# プリント出力

プリント出力に関するコマンドは、Fileプルダウンに収納されています。

<u>F</u> ile	<u>E</u> dit	⊻iew	<u>S</u> etup	<u>P</u> lace	<u>R</u> oute	I
10	lew				Ctrl+N	
产 9	)pen				Ctrl+O	
°⊂ ⊂	lose					
🔛 S	ave				Ctrl+S	
<b>6</b> 8	i <u>a</u> ve Co	ру				
F	' <u>r</u> int Se	tup				
👌 F	rint Pro	evie <u>w</u>				
₿ E	rint				Ctrl+P	i

#### ◆印刷設定/Printer Setup

Printer Setupコマンドを実行すると、印刷に関する設定メニューが表示されます。このメニューでは、出力先であるプリンターの指定からモノクロ印刷の指定まで、様々な設定を行なうことができます。



- 81 -

## ◆印刷プレビュー/Print Preview

このコマンドを実行すると、指定したプリンターへの印刷イメージが表示されます。



#### ◆印刷/Print

このコマンドを実行すると、印刷メニューが表示されます。このメニューは、OS側のプリントマネージャと同様となります。





・印刷の設定は、OS側の設定に依存します。従ってOS側でプリンター設定が行われていない環境では、印刷機能を 使用することはできませんのでご注意ください。

・ここで表示される印刷メニューは、設定されているプリンタードライバに依存します。詳細については、プリンターのマニュアルを参照ください。

## 概要

本章はExpedition PCBを使用して設計する際の作業フロー及びデザインを開始する前に必要となる設計準備の手順等について説明しております。

・Expedition PCBの作業行程	— 84P
• Job Management Wizard	- 88P
・プロジェクトインテグレーションと	-101P
フォワードアノテーション・バックアノテーション	
・プロジェクトとレイアウトデータの分離	— 112P
外部でのレイアウト設計	
・ローカルライブラリ	- 123P

## Expedition PCBの作業行程

<回路図からの設計>



## ◆Expedition PCBの作業工程

<ネットリストからの設計>



Note

作業工程には、ライブラリマネージャでのライブラリ作成が最初の工程として記載されていますが、既存ライブラリを使用する場合には、この工程を行なう必要はありません。

## ◆設計変更時の作業工程

<ネットの追加/変更/削除、部品の追加/変更/削除のケース>



— 87 —

Job Management Wizard

◆ジョブ マネージメント ウィザード

Expedition PCBのデータは全てプロジェクトファイル単位で管理されます。1つの設計データには必ず1つのプロジェクトファイル が存在し、新規で設計作業を開始する場合には始めにプロジェクトファイルを作成する必要があります。プロジェクトファイルを含 むデザインファイルは、ジョブマネージメントウィザードを使用して作成されます。ジョブマネージメントウィザードでは、新規プロジ ェクトの作成以外にプロジェクトファイル単位設計データのコピーや移動といった作業が行なえます。また、ジョブマネージャでは 、設計作業を終了したデータには不必要となるログファイルの削除(クリーンアップ)なども行なうことができます。ジョブマネージメ ントウィザードの起動は、スタートアップメニューから"スタート> プログラム> Mentor Graphics SDD> Job Management Wizard" を選択して行ないます。

	Mentor	Graphics	Licensing	•				
<b>m</b>	Mentor	Graphics	SDD	-X	The MGC SDD Configurat	or		
				-	Dashboard			
				<b>D</b>	Design Capture DesignVi	ew-Expedition Flow	•	
				<u>ش</u>	DxDesigner-Expedition F	low	•	
				<b>m</b>	HyperLynx 7.7		•	
				<b>E</b>	ICX		•	
				<b>m</b>	TAU		•	
				٢	Help & Manuals			
				22	Job Management Wizard	🔁 Job Management Wizard		×
						Welcome This wizard allows you to mar job parameter paths updated would like to perform. Job management tasks © Create - creates a new © Cogy - copies an exist © Move/Rename - chang © Gleanup - removes non © Delete - removes select	nipulate job data and have the library and automatically. Select the task that you PCB job directory ine project directory es project name/location ressential project files ted project directories	

表示されたメニューには、作業内容を選択するためのトグルスイッチが存在します。いずれかのトグルスイッチを選んだ後に [次 へ(N)>]ボタンを選択すると、その作業内容に応じたメニューがウィザード形式で表示されますので、メニュー内容に沿って作業 を行なうことができます。

🔁 Job Management Wizard	X
Welcome	
This wizard allows you to manipulate job data and have the library and job parameter paths updated automatically. Select the task that you would like to perform.	
– Job management tasks	
Oreate - creates a new PCB job directory	
C Copy - copies an existing project directory	
O Move/Rename - changes project name/location	
O Cleanup - removes non-essential project files	
Delete - removes selected project directories	
< 戻る(日) (次へ(10)) 🔶 キャンセル 🔗	▶ <u>作業に応じたウィザード形式</u>
	┛ メニューが表示されます。

- ◆新規データの作成手順(ネットリストを使用したプロジェクト)
- 1. これから作成されるデータを収納するためのフォルダを新たに作成します。
- 2. スタートアップメニューより、ジョブマネージメントウィザードを起動します。
- 3. ジョブマネージメントウィザードメニューより、データの新規作成を示すCreateのトグルスイッチを選び[次へ(N)]ボタンを 選択します。

🔁 Job Management Wizard 🛛 🗙	
Welcome	
This wizard allows you to manipulate job data and have the library and job parameter paths updated automatically. Select the task that you would like to perform.	
Job management tasks © Create - creates a new PCB job directory	新規作成時は、Createを選択します。
Copy - copies an existing project directory <u>Move/Rename - changes project name/location</u> <u>Cleanum - removes pro-resential project files</u>	
C Delete - removes selected project directories	
〈 戻る(四) (法へ)(処) キャンセル 🔗	

4. 新規作成用ウィザードメニューの最初のページが表示されますので、Source Project Filename欄に作成するプロジェ クトファイルの名前を入力指定し[次へ(N)]ボタンを選択します。

🔁 Job Management Wizard	×
Create	
Select a "Source project filename" for the Expedition PCB job data, or you may create a new project file by entering a path and filename.	
D¥TEMP¥New_proj_netlist¥New_projprj	L
( 豆ス(円) 「 なん(小) 、 なおうけル ( 20	-
	1

※ここで指定するプロジェクトファイル名には、必ずプロジェクトファイルであることを示す".prj"の拡張子を付けて下さい。 また、プロジェクトファイルを収納するフォルダについては、最初に作成したフォルダとなりますので注意して下さい。

5. 指定したプロジェクトファイルを作成するかを問われますので、[はい(Y)]ボタンを選択してファイルを作成します。

JobWizard	×
?	D:¥data¥Design1¥Design¥Design.prj File does not exist.
	Create the file ?

6. 次にネット情報を取り込むか否かを問われますので、[はい(Y)]ボタンを選択して下さい。



7. プロジェクトファイルにおけるライブラリパス設定のメニューが表示されますので、設計に使用するライブラリ情報が収納 されたセントラルライブラリへのパスと、使用するサーチパススキームを設定し[OK]ボタンを選択して下さい。

Project Editor	
Central Library Netlist	
Central Library.	セントラルライブラリへのパス設定
Search order scheme:	
Library search order:	
	— 使用するサーチパススキームの設定
O) Close Apply 💓	
Project Editor	
Central Library Netlist	
Central Library: E:\ee2007\Train_fablink\TutorialCL\TutorialCL.Imc	
Search order scheme: Central Library default Library type: Cell	
Library search order:	
Tutorial	
OK Cancel Apply 🔗	

Note

この段階でライブラリパスを問われますので、指定するセントラルライブラリを予め作成しておく必要があります。また、ライブラリパスと同様に指定するサーチパススキームについては、特に作成していないのであればデフォルトの値(全ての情報を参照できる)をそのまま使用することができます。

8. Netlistタブを選択後、Keyin Netlistのパスを指定します。

Central Library Netlist			
Netlist			
Ivpe: Keyin Ne	tlist 💌		
Location: D:\TEMP	/\New_proi_netlist\Logic	\Netlist.kyn	
Design:			
Top Block:			
	OK	Cancel	Apply

9. 最初のページが再度表示されますので、設定はそのままの状態で[次へ(N)>]ボタンを選択して次のステップへ移行して下さい。

🔁 Job Management Wizard 🔀
Create
Select a "Source project filename" for the Expedition PCB job data, or you may create a new project file by entering a path and filename.
Source project filename:
D:¥TEMP¥New_proj_netlist¥New_proj.prj 🔽 🔜 🎤
< 戻る(B) (次へ)(D) キャンセル 🤌

10. プロジェクトファイルへのライブラリパス設定は前の作業で完了していますので、ウィザードは次のステップへと移行します。 表示されたメニューには、作成されるデザインファイルとこれの元となるテンプレートを指定する項目が現れます。作成される デザインファイル名とその元になるテンプレートを指定し、[次へ(N)>]ボタンで作業を継続して下さい。

🔁 Job Management Wizard 🛛 🔀	
Create	
This task allows you to create a new PCB job and populate it based on a layout template. The new PCB job location will be created within the "Source project filename" directory.	
Source project filename:	デザインファイル名
D:¥TEMP¥New_proj_netlist¥New_Proj.prj	
New PCB design filename:	
D:¥TEMP¥New_proj_netlist¥PCB¥New_Proj.pcb	
<u>P</u> CB layout template:	
Template	<u>テンプレート名</u>
< 戻る(B) (二次へ(M2)> キャンセル 🥔	
	1



ここで表示されるデザインファイル名は、プロジェクトファイルと同じ名前が標準値として自動挿入されます。デザインの名前を変更したい場合には、項目に対して名前の編集を直接行なって下さい。また、この時点でデザインファイルの元になるテンプレートを問われますので、セントラルライブラリ内には最低1つのテンプレートが必要となります。

11. 最後にネット情報の取り込み状況を伝えるメニューが表示されますので、[完了]ボタンを選択して下さい。

Create
If you would like to forward annotate from the schematic before exiting the wizard, press the "Forward Annotate" button. After forward annotation completes, press the "Finish" button to exit the wizard.
If you would like to exit the wizard without first running forward annotation, press the "Finish" button now.
Eorward Annotate View Forward Annotation Report
Status: Forward Annotation is available.
1
·
〈戻る(B) 完了 キャンセル 必
ج لے
*
Z Job Management Wizard
Z Job Management Wizard Summary
Z Job Management Wizard Z Summary Job Management Task: Create
Source Project Filename: D'#TEMP¥New_proj_netlist¥New_Projprj
Job Management Wizard Summary Job Management Task: Oreate Source Project Filename: D:#TEMP¥New_proj_netlist¥New_Proj.prj PCB Layout Template Name: E:¥ee2007¥Train_fablink¥TutorialCL¥Templates¥Layout¥Template;
Job Management Wizard Summary Job Management Task: Create Source Project Filename: D¥TEMP¥New_proj.petlist¥New_Proj.prj PCB Layout Template Name: E¥ee2007¥Train_fablink¥TutorialCL¥Templates¥Layout¥Template: New PCB Design Filename: D¥TEMP¥New_proj.petlist¥PCB¥New_Proj.pch
Job Management Wizard Summary Job Management Task: Create Source Project Filename: D:#TEMP¥New_proj_netlist¥New_Projprj PCB Layout Template Name: E:#ee2007¥Train_fablink¥TutorialCL¥Templates¥Layout¥Templatei New PCB Design Filename: D:#TEMP¥New_proj_netlist¥PCB¥New_Projpcb Successfully copied 72 file(s).
Job Management Wizard Summary Job Management Task: Create Source Project Filename: D'#TEMP¥New_proj.netlist¥New_Proj.prj PCB Layout Template Name: E'#ee2007#Train_fablink¥TutorialCL¥Templates¥Layout¥Templatei New PCB Design Filename: D'#TEMP¥New_proj.netlist¥PCB¥New_Proj.pcb Successfully copied 72 file(s). Forward Annotation was not run.
Job Management Wizard Summary Job Management Task: Create Source Project Filename: D*TEMP¥New_proj.netlist¥New_Proj.prj PCB Layout Template Name: E*ee2007¥Train_fablink¥TutorialCL¥Templates¥Layout¥Templatei New PCB Design Filename: D*TEMP¥New_proj.netlist¥PCB¥New_Proj.pcb Successfully copied 72 file(s). Forward Annotation was not run.

Ξ Note

・ここで示された作業手順は、新規作成手順の1つの例にしか過ぎません。この例ではプロジェクトファイル自体を新 規作成していますが、回路図から設計を開始した場合には、回路図側に既存のプロジェクトファイルが必ず存在しま す。回路図とExpedition PCBをリンク(結合)させるためには、プロジェクトファイルを新規作成せずに回路図が使用す るプロジェクトファイルを選択します。従って、プロジェクトファイルを新規作成するのはネットリスト等を使用して設計を 行なう場合に限定されますので注意して下さい。

・ここではネットリストを取り込む手順を説明していますが、回路図から出力したForeign iCDBを取り込むことも可能です。詳細な手順は、"この章にある ◆Foreign iCDBを使用した設計フロー"をご参照ください。

◆Expedition PCBの起動

Expedition PCBを起動する場合、スタートアップメニューでスタート> プログラム> Mentor Graphics SDD> Layout> Expedition PCB を選択するか、Expedition PCBの関連ファイルとなる".pcb"の拡張子のついたファイルをダブルクリックします。



Expedition PCBの起動時、どのライセンスを取得するかを選択するメニューが表示されます。必要となるプロダクトを選択して、[OK]ボタンを選択します。この操作は、Expedition PCB起動後の Setup > License Modules を使用することでも行うことができ、ライセンスの取得と解除(一部の機能のみ)が可能となります。



#### • Pinnacle

Expedition PCBの最上位構成となります。オプション機能以外の全ての機能が使用可能となります。またHigh Speed設計に必要なHigh Speed Design Option (HSR)は、本構成に含まれております。

#### • Ascent LX

本構成では、オプション機能以外の機能が使用可能となります。但し、High Speed Design Option (HSR)は含まれておりません。

#### • Ascent

本構成では、自動配線(Auto Route)とオプション機能以外の機能が使用可能となります。High Speed Design Option (HSR) は含まれておりません。

※自動配線には、テストポイントの自動配置機能も含まれます。

※Ascent構成では、追加できないオプション機能が存在します。

- 95 -

• High Speed Design Option (HSR)

このライセンスを有効にすることで、ハイスピードルールを考慮した配線・チェックが可能となります。Expedition PCBの製品構成であるPinnacleには、このHSRライセンスが組み込まれております。

使用可能な機能:

- ・配線時のチューニング動作
- ・自動配線時のチューニングパス
- ・ハイスピード情報に関するエラーのリスト表示(Review Hazards)
- ・チューニングパターン設定(Editor Control)

対象コマンド: Route> Auto Route> Pass Type: Tune, Analysis> Review Hazards, Route> Interactive> Tune Editor Control> Tuningタブ

HSRのライセンスが無い状態で、Review Hazardsを起動すると以下メッセージが表示されます。	
Verify High Speed Rules	
A High Speed (HSR) license is required to verify your high speed rules.	
Do not display this message again OK	

• ICX Pro Verify

このライセンスを有効にすることで、CESで設定した電気的な制約条件を考慮して解析・配線が可能となります。 対象コマンド: Setup> ICX Pro Verify Setup, Verifyプルダウンメニュー

• Advanced Technology Pro(EP)

このライセンスを有効にすることで、Embedded Passive Components(埋め込み受動部品)を使用した設計が可能となります。

使用可能な機能:

- ・パラメトリックプロパティの各種設定
- ・Embedded Passives Resistor 及び CapacitorのPlannerダイアログ
- ・Embedded Passives Resistor 及び CapacitorのOptimizerダイアログ
- ・Embedded Passives Resistor の編集
- ・Embedded Passives Capacitorの編集



対象コマンド:

Setup> Material/Process Editor, Setup> Embedded> Planner/Optimizer, Place> Toggle Parametric ECO> Update Materiales & Processes

関連資料: Expedition PCB User's Guide-Chapter9 (exp\_gd.pdf)

• Advanced Technology Pro(Flex)

このライセンスを有効にすることで、Flexible Circuits(フレキ基板)の設計に効果的な機能が使用可能となります。

使用可能な機能:

- ・ティアドロップ形状の編集
- ・T分岐上のティアドロップ & Neck Downs 生成
- ・カーブトレースの束配線
- ・Drawエレメントに沿ったカーブトレースの作成
- ・ハグトレース クリアランスの定義 ("htc" キーインコマンド使用)
- カーブトレースのPush/Shove操作

前回のセッションで作成されたこれらのデータに対し、Advanced Technology Pro(Flex)ライセンス無しでデータオープンした場合は以下のようになります。

- ・オプション機能を使用して作成した箇所が削除されることはありません。
- ・カーブトレースのPush/Shove操作はできません。
- ・オプション機能を使用したデータは、ロック、固定 あるいは保護されません。
- ・ティアドロップがダイナミックティアドロップなどで編集された場合は削除されます。

## 対象コマンド:

Route> MultipleHug Traces, Route> Teardrops& Breakout Traces> Teardrops, Route> Interactive> Plow

• Advanced Technology Pro(RF)

このライセンスを有効にすることで、アジレントADS製品と連携してRF設計が可能となります。

## 使用可能な機能:

- ・RF形状のパラメータ設定
- ・RFエレメントのインタラクティブ編集
- ・RF回路のAuto arrangement (自動接続)
- ・パラメータに基づいたビア配置

対象コマンド: Setup> RF, View> Toolbars> RF(以下ツールバー内のコマンド), Display Control> Groupsタブ 関連資料: RF in DxDesigner-Expedition Flow User's Manual (rf\_ee\_useref.pdf) RF Design Tools User's and Reference Manual Supplement (rfads\_ref.pdf)

```
+ ※ 奈 永 豆 之 さ よ さ え ざ 「風 笥 砂 圖 器 ビ 〇 楽 幾 器 「酒
```

Advanced Interconnect Option

このライセンスを有効にすることで、マイクロビア(ビルドアップビア)を使用したデザインの自動配線が可能となります。 マイクロビアが定義されたデザインにて、Advanced Interconnect ライセンスを無効の状態で自動配線(Auto Route)ダイアロ グを起動すると、以下エラーメッセージが表示され、Auto Routeは実行できません。

Cannot Auto Route design with Microvias spans because the Advanced Interconnect license is not available.

Expedition	PCB 🔀
į	Cannot Auto Route design with Microvia spans because the Advanced Interconnect license is not available.
	CCC OK

対象コマンド: Route> Auto Route

• Design for Fabrication Option (DFF)

## このライセンスを有効にすることで、DFF(製造性)検証が可能となります。

使用可能な機能:

- ・バッチDFF検証
- ・DFFエラーのリスト表示(Review Hazards)
- ・DFFエラー毎のカラー設定(Display Control)
- 対象コマンド: Analysis> DFF, Analysis> Review Hazards, View> Display Control



• Fablink XE Option

このライセンスを有効にすることで、Expedition PCB上でFablink XE機能が使用可能となります。

#### 使用可能な機能:

- ・製造データ(Gerber 又は NCドリル)のインポート
- ・カッパーバランシングデータの作成
- ・詳細ビュー(Detailed View)の表示
- PDFの出力
- ・同種共取り基板の作成 ※Fablink XEエディタを使用

対象コマンド: File> Import> Gerber/Drill, Output> Manufacturing Output Validation, Output> PDF Planes> Copper Balancing, Edit> Place> Detailed View

関連資料: Fablink XE Pro User's Guide-Chapter9 (exp\_flxep\_user.pdf)

※Drawing Editor (プログラム> Mentor Graphics SDD> Manufacturing)は、Fablink XEライセンスを消費します。

#### Fablink XE Pro Option

このライセンスを有効にすることで、Expedition PCB上でFablink XE Pro機能が使用可能となります。

使用可能な機能:

- ・製造データ(Gerber 又は NCドリル)の差分チェック
- ・XE Neutral ファイルの出力
- ・GDSIIファイルの出力
- ・IPC-D-356Bファイルの出力
- ・マスク生成(エレメントの論理演算)
- ・異種共取り基板の作成 ※Fablink XEエディタを使用

対象コマンド: Output> Manufacturing Output Validation, Output> XE Neutral File, Output> Mask Generator File> Export> GDS II, File> Export> IPC-D-356B

関連資料: Fablink XE Pro User's Guide-Chapter9 (exp\_flxep\_user.pdf)

- 98 -

#### • IFF Interface Option

このライセンスを有効にすることで、アジレントADSで作成されたIFF (Intermediate File Format)のインポート・エクスポートを 可能とします。 対象コマンド: *File > Import > IFF, File > Export > IFF* 

## • Reusable Block Option

このライセンスを有効にすることで、リユースブロックを利用した設計が可能となります。Reusable Blockのライセンスは、Library Manager 及び Expedition PCBで消費されます。

使用可能な機能:

- ・リユースブロックの作成と管理 ※Library Managerエディタを使用
- ・リユースブロックの配置
- ・リユースブロックの展開

対象コマンド: Place > Place Parts and Cells > Criterion: Reuse Block, Edit > Modify > Flatten Reuse Block Library Manager > Tools > Reusable Block Editor 関連資料: Expedition PCB User's Guide-Chapter8 (exp\_gd.pdf)

• TeamPCB Option

このライセンスを有効にすることで、レイアウトデザインの分割設計が可能となります。

使用可能な機能:

- ・デザインの分割(Split)
- ・分割したデザインの結合(Join)
- ・分割デザインのリアルタイム更新

対象コマンド: File> Split Design, File> Joint Design File> Update from Other partitions 関連資料: Expedition PCB User's Guide-Appendix D (exp\_gd.pdf)



• Xtreme Design Client

このライセンスを有効にすることで、1つのデザインに対して同時に複数クライアントがアクセスできる同時設計を可能とします。 XtremePCB Clientライセンスを使用することにより、クライアントとして使用するXtreme Design Client (XDC)を起動します。 尚、クライアントで指定するデザインは、事前に Xtreme Design Session (XDS) によりサーバー起動していることが前提となります。 関連資料: Expedition PCB User's Guide-Appendix E (exp\_gd.pdf)



- 99 -

• Topology Planner

このライセンスを有効にすることで、バステクノロジーを使用したTopology Plannerが使用可能となります。バスはグルーピング したネットであり、CESや回路図で定義することができます。Topology PlannerではBus Pathを使用してバス経路のプランニン グを行います。

使用可能な機能:

・バス配線の経路及びシールド配線の指定 ・ターゲットエリアの配置

対象コマンド: Place> Bus Path, Route> Target Areas

• Topology Router

このライセンスを有効にすることで、バステクノロジーを使用したTopology Router(自動配線)が使用可能となります。Bus Path により定義されたバス経路の自動配線を行います。

使用可能な機能:

- ・バスの自動配線
- ・シールドの発生
- Target Areaに対する配線

対象コマンド: Auto Route > Pass Type: Bus Route, Bus Shielding, Straight Line Interconnects (SLI)





## プロジェクトインテグレーションと フォワードアノテーション・バックアノテーション

◆プロジェクトインテグレーションとフォワードアノテーション

Expedition PCBで設計作業を開始するには、ネットの情報とライブラリ情報をデザインファイルに取り込む必要があります。 ネットの情報を取り込むためには、その情報の入手先となるiCDBやネットリストファイルまでのパス情報が必要となります。 設計に必要なライブラリ情報の入手先については、プロジェクト作成時にセントラルライブラリのパスを設定したことで、使 用するライブラリのパスに変更が無い限りは設定をし直す必要はありません。ネット情報のパス設定は、プロジェクト作成時 にセントラルライブラリパスを設定するために表示されたエディタメニューにて行ないます。

このメニューは、Expedition PCBエディタより起動されるプロジェクトインテグレーションメニューより開くことができ、エディタ 起動後の最初の作業としてネット情報までのパス設定を行なう必要があります。

プロジェクトインテグレーションメニューは、プルダウンメニューSetup > Project Integrationより起動します。

etup <u>P</u> lace <u>R</u> oute P <u>l</u> anes E <u>C</u> O <u>A</u> nalysis )	Noject Integration	
Library <u>M</u> anager	- Project file and Design	
Lib <u>r</u> ary Services		
Padstac <u>k</u> Editor	E. 1882007 12007-0x000(put/2004.pt)	
Material / Process Editor	Calculation and the first state of the second	
Part Editor	Schematic connectivity & constraint status	and back appo
		and back anno
ICX Pro Model Setup	No connectivity changes to be forwa	rd annotated
ICX Pro <u>V</u> erify Setup	No pending schematic CES changes	to load into PCB
<u>S</u> etup Parameters	No pending CES changes to load intr	o PCB
Editor Control Ctrl+E	No pending PCB changes to N back	r annotated
Dimension Parameters		( annotatoa
<mark>is <u>C</u>onstraints</mark>	- Forward Appotation options	
Embedded		- La Risson and La Risson a
Design Entry		ooliional <u>o</u> piions
OrCAD/Expedition Interface Settings	Library extraction options	
Project Integration	Uniy extract missing library data     O Undata logal librarias with newsr Can	tral Library data
Cross Probe	O Dipute local library data: preserve lo	callu built data
	© Delete local data; then rebuild all loca	al library data
Gerber Machine Format		
Onits Display	Allow Alpha-only reference designato	IS
RF	Trace removal options	
Licensed Modules	Remove floating traces & vias	
	Remove <u>h</u> angers	
	<ul> <li>Assign single pin nets to unused pins, e</li> <li>Appetate solvematic reference designation</li> </ul>	nabling ranout
	Annu <u>i</u> ate schematic reference designat	or changes
	Back Annotation options	
	Disable commands that create Back An	notation changes
		<u>C</u> lose 🤌

## ◆ネット情報のパス指定

ネット情報のパスを設定するためのプロジェクトエディタメニューを表示するには、プロジェクトインテグレーションメニューの Project file項目右側にあるエディットボタンを選択して下さい。

Project Editor  Central Library Netlist  Central Library Effect2007/Library/master-DXD/master-DXD/mc  Search order scheme: [Central Library default] Library type: Cell  Library search order:  ipc-sm-782a misc sed_connector
Central Library Netlist Central Library: Exceed2007\Library\master-DXD\master-DXD\mc X Search order scheme: {Central Library default V Library type: Cell V Library search order: ipc-sm-782a misc sed_connector
smd_discrete smd_ic smd_plus thru_connector thru_discrete thru ic

ネット情報へのパス設定は、エディタメニューのNetlistタブメニューにて行ないます。Netlistタブを選択して表示を切り替え、 Type項目でその情報ソースの種類を選択します。DxDesignerやDesign Captureが選択されている場合は、回路図側で作成 されたIntegrated Common Database (iCDB)までのパスがデフォルトで設定されておりますので、変更する必要はありません 。Keyin Netlistなどのネットリストフローを使用する場合は、該当のネットリストタイプを選択して、ネットリストが格納されているパ スを設定下さい。

Noject Editor	
Central Library Netlist	
Netlist	
Lype: Keyin Netlist	<u>パス指定。</u>
Design Capture DxDesigner	
Top Block:	
Use CES for constraint entry	
OK. Close Apply 💓	
771ルを開く	
ファイルの場所型: 🔁 Logic 🔽 🗈 🖽 🖽	
	-
	<b>王</b> ネットリストのパス設定にはブラウズ機能を使用し
	=   ます。ネットリストの保管場所についての指定は
	Note 特にありませんが、表示されたブラウズメニューが
	デフォルト参照するLogicフォルダ内に.kynの拡
ファル名(N): 「開く(Q) 開く(Q)	」  振士を付けて 収納することを 推奨します。
ファイルの2種類(1): Keyin Netlist (*.KYN) ・ キャンセル	

◆プロジェクトインテグレーション/Project Integration

プロジェクトインテグレーションコマンドは、回路図・CES・PCBデザイン間の連携を行い又各ツール間のインテグレーション 状況をインジケータで確認することが可能となります。



回路図でネット等の接続情報に変更があった場合、インジケータが黄色(amber)となりForward Annotationが要求されます。 その際は、インジケータをクリックすることでForward Annotation処理が実行され、回路図と同期することができます。



フォワードアノテーションに失敗すると以下のようなメッセージが表示されますので、ファイルビューワでログに記されたエラーメッセージの内容を確認して下さい。



This is an error when the schematic source is a keyin netlist.

上記のエラーでは"74LS244"という部品情報が欠落していることを指しており、足りないとされるこの部品情報をライブラリに 追加し、再度フォワードアノテーションを実行してやることでエラーは解消されます。フォワードアノテーションが正常に終了 しなければ、設計作業を進行することはできませんので、発生するエラーに応じた対処を施し、正常終了するまでフォワー ドアノテーションをくり返し実行して下さい。

以下メッセージはワーニング(警告)があることを示しています。ログ確認後、問題が無いと判断した場合は、そのまま設計を 進めることができます。

Expedition	PCB 🔀
1	Forward Annotation completed with warnings. Please review the "ForwardAnnotation.txt" log file.
	CK CK

- 105 -

## ◆フォワードアノテーションのオプション

フォワードアノテーションのオプションには幾つかのオプション設定が存在します。このオプションは、主にデザインファイル上に 既にデータが存在する2回目以降のための設定項目となります。各設定では、新たに取り込まれる情報に対し、既存データを如 何に取り扱うのかを設定することができます。



その際、ローカルのみに存在し且つ未使用部品は削除されます。

◆バックアノテーション/Back Annotation

バックアノテーションコマンドは、レイアウトデザインと回路図データベースとの比較を実施します。回路図ツールではバックアノテ ーションデータを取り込むかどうかの制御が可能であり、そのステップは回路図での設定とプロジェクトインテグレーション設定に より管理されます。特定のコマンドはバックアノテーションの許可が必要となる為、回路図ツールにてバックアノテーションを許可 するまで、使用できない状態(Disable)となります。

Back Annotation options		
Disable commands that create Back Annotation changes	-	- バックアノテーション コマンドが禁止された状態

以下のコマンドは、上記オプションがOFFの時にはDisableとなり実行できません。※ネットリストタイプにより動作は異なります。 Place > Automatic > Swap by Part Number Route > Swap > Pins Route > Swap > Gates ECO > Renumber Ref. Des. Planes > Routed Plane Pins

Setup > Editor Control > Place > Rooms and Clusters

以下のコマンド実行後は、データ保存時に自動的にバックアノテーションが実行される場合があります。 ※ネットリストタイプにより、動作が異なります。 Place > Automatic > Swap by Part Number Route > Swap > Pins Route > Swap > Gates ECO > Renumber Ref. Des. Planes > Routed Plane Pins Setup > Editor Control > Place > Rooms and Clusters 以下のコマンド実行後は、バックアノテーションは要求されませんが、データ保存時に回路図へ送信される場合があり ます。※ネットリストタイプにより、動作が異なります。 Setup > Setup Parameters Setup > NetClass & Clearances Setup > Net Properties Route > Netline Order

レイアウト上でピンスワップ等の操作が行われた場合、インジケータが黄色(amber)となりBack Annotation が要求されます。 その際は、インジケータをクリックすることでBack Annotation処理が実行され、回路図と同期することができます。



◆CESとのインテグレーション/CES Integration

CESで設定した各種制約条件は、通常 Forward AnnotationやBack Annotationを行うことで同期することが可能です。しかしながらこれらのアノテーション処理は、長時間の処理を必要としたり、デザインの変更を余儀なくされたりといった状況が考えられます。このような状況を考慮して、回路図において接続情報に変更が無い場合は、CES情報のみの同期を可能とします。

・回路図のCESで制約条件が変更された場合

No connectivity changes to be forward annotated	このボタンをクリックすることで、回路図制約条件を同期します。 レイアウトに存在しないネット等の情報に関する制約条件が変 更された場合は、Forward Annotationが必要となります。
No pending PCB changes to be back annotated CESを有効としていないデザー Schematic connectivity & constraint status Ensure synchronization by running forward and back anno No connectivity changes to be forward annotated No pending schematic GES changes to load into PGB No pending PCB changes to be back annotated No pending PCB changes to be back annotated No pending PCB changes to be back annotated	インでは、メニューがDisableとなり使用できません。

◆回路図設定とインテグレーション動作の関係

回路図 (DxDesigner)の設定で、Forward Annotation・Back Annotationが許可されていない状況では、インジケータが赤となり、 アノテーション処理が実行できない状況をメッセージします。



・回路図に変更情報はあるが、Forward Annotationが許可されていない場合



・レイアウトに変更情報はあるが、Back Annotationが許可されていない場合

Schematic connectivity & constraint status


# ◆インジケータライト/Indicator Lights

インジケータライトはIntegrated Common Database (iCDB)を使用した際に、Front End(回路図)とBack End(レイアウト)間の接続 情報及び CES(制約条件)情報の同期ステータスを表示します。



①フロンドエンド(回路図)の接続情報との同期ステータス



接続情報に関するPending情報はありません。同期が取れた状態で、正常にシンクロしています。

回路図で接続情報が変更されました。クリックすることで、Forward Annotation を実行します。



回路図で接続情報が変更されました。しかしながら回路図でForward Annotationが許可されておらず、 Forward Annotationが実行できない状態です。

②フロンドエンド(回路図)のCESとの同期ステータス

CES(回路図)に関するPending情報はありません。同期が取れた状態で、正常にシンクロしています。

- 回路図から起動されたCESにて、制約情報が変更されました。クリックすることで、回路図の制約条件を取り込みます。

③バックエンド(レイアウト)のCESとの同期ステータス



CES(レイアウト)に関するPending情報はありません。同期が取れた状態で、正常にシンクロしています。



レイアウトから起動されたCESにて、制約情報が変更されました。クリックすることで、レイアウトの制約条件を取り込みます。※CESを立ち上げた状態で、リアルタイムに変更した制約条件を反映します。

◆ネットリストタイプ

EE2007.1バージョンのExpedition PCBがサポートするネットリストタイプはKeyin Netlist、CAE Netlist、Foreign iCDBとなります。 ネットリストタイプにあるDxDesignerやDesign Captureは、新規プロジェクトの作成時のみ使用されます。

Noject Editor	
Central Library Netlist	
Netlist	
Ivpe: Keyin Netlist	ネットリスト タイプを指定します。
CAE Netlist	
Use <u>C</u> ES for constraint entry	
OK. Close Apply 🔌	

・Keyin Netlist/キーインネットリスト

Keyin Netlistは、ASCIIフォーマットで記載された回路接続情報となります。以下のオプション"Use CES for constraint entry" をチェックすることで、Keyin Netlistフローにおいても、CESが使用可能となります。

🔽 Use	<u>CES</u> for constraint entry	
Ļ		
Expedition	PCB	×
	CES has been chosen as the constraint entry tool for this design. CE3 a powerful constraint entry system that allows you to define constraint that here are been used by the part of the p	6 is nts
	compatible.	チェックをONとしてCESを有効とする場合、左図の警告が表示
	Once this option has been selected for this design, you will not be able to revert back to using Net Classes or Net Properties dialogs for the life of this design.	されます。 ・CESを使用すると、解除することはできません。
	We recommend that you create a backup copy of this design before the conversion process to ensure you have a copy of the design in the pre-CES state before proceeding.	・Net Classes & ClearancesやNet Propertiesは使用できません。 ・事前にバックアップデータを作成することを推奨します。
	Selecting "OK" will leave the use CES option enabled and only after a the Project Editor dialog the design will be updated on disk to use CE its constraint system and these changes will be reloaded into Layout, will disable the CES option and allow you to backup your design if des	selecting OK on S as Selecting "Cancel" sired.
	(OK キャンセル	

# $\boldsymbol{\cdot} \mathrm{CAE} \; \mathrm{Netlist}$

CAE Netlistは、%symbolセクションを持つことを除くとKeyin Netlistと殆ど同じASCIIフォーマットのファイルとなります。

•Foreign iCDB

Foreign integrated Common Database (iCDB)は、DxDesigner及びDesign Captureにより作成されます。このForeign iCDBフローは、回路図とレイアウト(Expedition PCB)が異なる場所で設計されるといったメインプロジェクトから分離した環境でレイアウト設計を行う場合に使用されます。また上記のようなASCIIフォーマットのNetlistとは異なり、CESで設定した制約条件の使用が可能となります。

# ◆Keyin Netlistのサンプルフォーマット(補足)

::▲V4.1.0 %net %Prior=1 %page=0001 ¥NetName1¥▲¥RefDes¥-¥Pin¥▲¥RefDes¥-¥Pin¥▲¥RefDes¥-¥Pin¥▲¥RefDes¥-¥Pin¥..... \* ▲¥RefDes¥-¥Pin¥▲¥RefDes¥-¥Pin¥▲¥RefDes¥-¥Pin¥▲¥RefDes¥-¥Pin¥..... \* ▲¥RefDes¥-¥Pin¥▲¥RefDes¥-¥Pin¥▲¥RefDes¥-¥Pin¥▲¥RefDes¥-¥Pin¥..... ¥NetName2¥▲¥RefDes¥-¥Pin¥▲¥RefDes¥-¥Pin¥▲¥RefDes¥-¥Pin¥▲¥RefDes¥-¥Pin¥..... ¥NetName3¥▲¥RefDes¥-¥Pin¥▲¥RefDes¥-¥Pin¥▲¥RefDes¥-¥Pin¥▲¥RefDes¥-¥Pin¥..... ¥NetName4¥▲¥RefDes¥-¥Pin¥▲¥RefDes¥-¥Pin¥▲¥RefDes¥-¥Pin¥▲¥RefDes¥-¥Pin¥..... ¥NetName5¥▲¥RefDes¥-¥Pin¥▲¥RefDes¥-¥Pin¥▲¥RefDes¥-¥Pin¥▲¥RefDes¥-¥Pin¥..... %Part ¥PartNumber2¥▲¥RefDes¥▲¥RefDes¥▲¥RefDes¥▲¥RefDes¥… ¥PartNumber3¥▲¥RefDes¥▲¥RefDes¥▲¥RefDes¥▲¥RefDes¥… ¥PartNumber4¥▲¥RefDes¥▲¥RefDes¥▲¥RefDes¥▲¥RefDes¥…  $PartNumber5F \blacktriangle FRefDesF \blacktriangle FRefDesF \blacktriangle FRefDesF \land FRefD$ ※▲マークは、全てスペースを表わします。 説明) ・先頭の;;▲V4.1.0は、ヘッダとなり固定値。 ・%netは、下にネットの情報が記されることを宣言し、ネット情報の先頭に必要。 ・%Prior=1と%page=0001は、接続の強さや回路図ページ番号示すが、Expedition PCBでは設定効果が無いので、%net以下に 上記のように1つずつ追加すればいい。 ・¥NetName1¥は、ネット名を示し、¥の間にネット名を入力。 ・¥RefDes¥-¥Pin¥は、結線ポイントを示し、RefDesがリファレンス番号でPinがピン番号となる。 ・¥RefDes¥-¥Pin¥の形で1つの結線ポイントを示し、スペースで区切って列挙する。 ・行を分ける場合は、同じ¥NetName1¥を追加するか\*で代用することもできる。 ・%Partは、下に部品情報が記されることを示し、部品情報の先頭に必要。 ・¥PartNumber1¥は部品名を示し、¥の間に部品名を入力。 ・¥RefDes¥は部品のリファレンス番号を示し、複数の場合にはスペースを間に入れて列挙します。

・行を分ける場合はネットと同様の手法となる。

# 注意)

- ・TAB文字は使用できません。
- ・ピン番号のPrefixに小文字は使用できません。例として、m10やn10は不可。M10、N10とすること。

- 111 -

# プロジェクトとレイアウトデータの分離 (外部でのレイアウト設計)

◆Foreign iCDBを使用した設計フロー

Foreign iCDBを使用することにより、メインプロジェクトから離れた場所でのレイアウト設計を可能とします。これを実施するには、 回路図 (DxDesigner及びDesign Capture)から接続情報と制約情報を含む"Foreign Database"を出力する必要があります。

Foreign iCDBを使用して別サイトで新規にレイアウト設計を行うには、Job Management Wizardを使用してプロジェクトを作成し、 ネットリストとして出力したForeign iCDBを指定することで可能となります。但し、ライブラリに関してはメインプロジェクトで使用して いるセントラルライブラリと同じライブラリを使用する必要があります。

また別サイトのレイアウト設計で行われた"REF番号変更やスワップ"といったバックアノテーション情報は、Foreign iCDBに保存されますので、それをメインプロジェクトの回路図ヘインポートすることにより反映することができます。また回路図で変更があった場合は、再度 Foreign iCDBを出力して別サイトへオーバーライトすることで、レイアウトと同期可能となります。

# Foreign iCDBの運用フロー



- 113 -

次にForeign iCDBを使用した設計フローの手順を記載します。

① Foreign iCDBのExport(出力)

DxDesignerでは、File> Export> Foreign Databaseコマンドを使用して、Expedition PCBで使用するForeign iCDBを出力します。



出力フォルダを指定することでPackagerが実行され、正常に終了した場合は、以下のようなメッセージが表示されます。



指定フォルダに、プロジェクトファイル(.prj)、PCBフォルダ、foreign iCDBフォルダが出力されます。

アドレス(D) 🛅 E:¥ee2007¥2	007_foreign_iCDB	
名前 ▲	サイズ 種類	
foreign.icdb	ファイル フォルダ	PCBフォルダは、既にメインプロジェクトに
PCB 🚽	ファイル フォルダ	Expedition PCBデータが存在する場合のみ
켰 foreign.prj	2 KB DxDesigner Project	出力されます。

メインプロジェクトにExpedition PCBデータが存在しない場合は、File> Export> Foreign Databaseコマンド実行後、 Layout Templateの指定を促すメッセージが表示されます。任意のTemplateを指定後、プロジェクトファイル(.prj)、foreign iCDB フォルダが出力されます。

CES Imp	ort Layout Template	×	1	
Centr	al library: E:¥ee2007¥Lib	brary¥master-DXD¥		
Selec	t layout template: 4 lay	yer template 🗾 💌		
Const	raint set: NC/NP	Layout template format: 2007		
	Layer name	Layer usage		
1	SIGNAL_1 SIGNAL_2	Signal Signal		
3	SIGNAL_3	Signal		
4	SIGNAL_4	Signal		
			アドレス( <u>D</u> ) 🛅 E:¥ee2007¥2007_fo	reign_iCDB_sch
			名前 ▲	サイズ 種類
			foreign.icdb	ファイル フォルダ
	OK	Cancel	🔀 foreign.prj	1 KB DxDesigner Project

- 114 -

既にメインプロジェクトにてExpedition PCBデータが存在する状態でForeign Databaseを作成した場合は、出力したフォルダを別 サイトにコピーすることで、PCBフォルダに存在するレイアウトデータの起動が可能となります。但し、メインプロジェクトと同じセント ラルライブラリが必要となるため、ライブラリ格納パスが異なる場合はパス指定を行ってください。

新規にExpedition PCBデータを作成する場合は、Job Management Wizardを使用して以下手順で作成を行います。





以上の操作により、Foreign iCDBを使用したExpedition PCBデータの作成が完了し、メインプロジェクトから分離した別サイトでのレイアウト設計が可能となります。

- 115 -

尚、Foreign Databaseを出力することで、メインプロジェクトに存在するExpedition PCBデータは以下のメッセージが表示されて、 オープンすることは出来ません。

※別サイトで設計したレイアウトデータをメインプロジェクトへマージする方法は、⑤を参照ください。



③ Foreign iCDBのImportによるバックアノテーション

Expedition PCB-CESでの制約条件の編集やREF変更・ピンスワップといったバックアノテーション情報を回路図に取り込むには、DxDesignerにてFile> Import> Foreign Databaseコマンドを実行します。



Expedition PCBで上記のような変更を実施後にSaveコマンドを実行することにより、変更情報がForeign iCDBに反映されます。この情報を含むForeign iCDBフォルダをメインプロジェクトヘコピーして、インポート処理を実行します。

回路図にレイアウトで行った変更情報をアップデートするために、File> Import> Foreign Databaseコマンドを実行します。

Cite Diff Vew Sette Add Figent Table Window Help         Cite Diff Vew Sette Add Figent Table Window Help         Cite Diff Vew Sette Add Figent Table Window Help         Cite Diff Vew Sette Add Figent Table Window Help         Cite Diff Vew Sette Add Figent Table Window Help         Diff Vew Setee Add Figent Table Window H	DxD	lesiener - El¥ee2007#	2007-divdoutput¥2004.prj -	[vbpcb1.1]		_ 🗆 X
Image: Control       Image: Control       Image: Control       Image: Control       Image: Control         Image: Control </th <th>Ei Ei</th> <th>le <u>≣</u>dit <u>V</u>iew <u>S</u>et</th> <th>tup <u>A</u>dd F<u>o</u>rmat <u>T</u>ools</th> <th>s <u>W</u>indow <u>H</u>elp</th> <th></th> <th>X</th>	Ei Ei	le <u>≣</u> dit <u>V</u> iew <u>S</u> et	tup <u>A</u> dd F <u>o</u> rmat <u>T</u> ools	s <u>W</u> indow <u>H</u> elp		X
Gen       Ours         See       Ours         Backup       Enclose         Databas       Enclose         Enclose       Control         Enclose       Enclose         Databas       Enclose         Databas       Enclose         Databas       Enclose         Enclose       Enclose         Enclose       Enclose         Enclose       Enclose         Enclose       Enclose         Enclose       Enclose         Enclose		New		,	A	
Give       Cell's         Balaxa       Property         Use       Use         Balaxa       Property         Data       Detector         Dat		Open		, , ,		2002.4.8
Colore       List at a black         Baskup       Exponent         List at a black       Exponent         Diskup       Exponent         Exponent       Citient         Exponent       Exponent         Exponent	I R	Save		Otri+S	C FOLLONDEI A	
Bit Backson       Bit Stopperty       Value         Bit Stopper       Find       Exception         Bit Stopper       Exception       Exception       Exception	<b>1</b>	Giose				Properties TTX
B       Bitlack         Export       Export         Export       EDD* Netlist         E       Executive control of the exponent of the expone	8	Backup				Property Value
E Log 1 Decet Decet E Vecc007/Room-1-devbg/v4X004.pr) E Vecc007/Room-1-devbg/v4X04.pr) E Vecc007/Room-1-devbg/v4X04.pr) E Vecc007/Room-1-devbg/v4X04.pr) E Vecc007/Room-1-devbg/v4X04.pr) E Vecc007/Room-1-devbg/v4X04.pr) E Vecc007/Room-1-devbg/v4X04.pr) E Vecc007/Room-1-devbg/v4X04.pr) E Vecc007/Room-1-devbg/v4X04.pr) E	2	Bollback				Name vbpcb1
Dirac.       EDP Mellist         Execc017X007-d-dou/putX04/pri       EDP Mellist         Execc017X007-d-dou/putX04/pri       EVECO17X007-d-dou/putX04/pri         Execc017X007-d-dou/putX04/pri       EVECO17X007-d-dou/putX04/pri         Execc017X007-d-dou/putX04/pri       EVECO17X007-d-dou/putX04/pri         Execc017X007-d-dou/putX04/pri       EVECO17X007-d-dou/putX04/pri         Execc017X007-d-dou/putX04/pri       EVECO17X007-d-dou/putX04/pri         Execc017X007-d-dou/putX04/pri       EVECO17X007-dou/putX04/pri         Execc017X007-d-dou/putX04/pri       EVECO17X007-dou/putX04/pri         Execc017X007-dou/putX04/pri       EVECO17X017-dou/putX04/pri         Execc017X007-dou/putX04/pri       EVECO17X017-dou/putX04/pri         Exec017X007-dou/putX04/pri       EVECO17X017-dou/putX04/pri         Exec017X007-dou/putX04/pri       EVECO17X017-dou/putX04/pri         Exec017X007-dou/putX04/pri       EVECO17X017-dou/putX04/pri         Exec017X017-dou/putX04/pri       EVECO17X017-dou/putX04/pri         Exec017X017-dou/putX04/pri       EVECO17X017-dou/putX04/pri         Exec017X017-dou/putX04/pri       EVECO17X04/pri         Exec017X017-dou/putX04/pri       EVECO17X04/pri         Exec017X017-dou/putX04/pri       EVECO17X04/pri         Exec017X017-dou/putX04/pri       EVECO17X04/pri         Exec017X017-dou/p		Export		,		
Brind       ChrP         Elevedout Novay-dedxel/purktokernatic/Exbennatic pt         Elevedout Novay-dedxel/purktokernatic pt         Elevedout Novay-dedxel/purktokerna		Import			EDD <sup>F</sup> Netlist	
E VeccOUNCOUT-dandupurKOOA pr) E VeccOUNCOUT-dandupurKOOA pr) E VeccOUNCOUT-dandupurKOOA pr) E VeccOUNCOUT-dandupurKOOA pr) E VeccOUNCOUT-dandupurKOOA pr) E VeccOUNCOUT-dandupur (redok 2000 Apr) E VeccOUNCOUT-dandupur (redok 2000 Apr)	9	Brint_		Gtr1+P		
Eleccol New, schild construction nature (p) HITELINE Collection (Schild College) HITELINE Collection (Schild College) Eleccol New (Schild College) Eleccol New (Schild College) Eleccol New (Schild College) Eleccol New (Schild College) Elector (Schild College) Elector (Schild College) Notest Report a database from Isout Itol Select Schild College) Elector (Schild Colleg		E¥ee2007¥2007-d×	dou/tpu/W2004.prj		Foreign Database.	
HYTENWCKOG (COENCLOSED) HYTENWCKOG (COENCLOSED) Elector(NUO) 		E¥ee2007¥new_schi	#Schematic#Schematic.prj		Description of the second s	
The control web of the control web of the control o		E#ee2007#2007-de	000/p012#2004.pr)	No. 101. 1918. ptg. 101.1		
Electron 2003 - deckupur, undeck grout 2004 pri Electron 2003 - deckupur, undeck grout 2004 pri Egit Undeckuput - Deckuput - Deck		EXec200702002-de	de lace? context/2004 esi	30-203-1404-030-203-1.prj		
Epiteria adabase from layout tool Select Sheet 1 Convert Likesyy: Election/FichersyHmaster=10078		EXec200742007-do	dpiddesjandock/2004.pr) doutout undock cener//2004	Levi	· · · · · ·	
ELA Verter a database from layout tool Select Street 1 Speet		E-0	000000.00000000000000000000000000000000			
A statute for local tool Select Sheet	. –	Elix				
A protect a database from layout tool Select Sheet Shee						
No Item Selected     Select of Sheet			1			
A Sheet 1						
Av the second seco					*(*******	
Image: State					20 144 14 20-00 SHEET 2 17 2	
			· · · · ·			
x         x           No Item Selected         Select an Atem to see its description           x         x           x         x           x         x           x         x           No Item Selected         Select an Atem to see its description           x         x						
Vepoli 1      No trem Selected Balact an item to see its description      Temper a database from isynut tool      Select						
vepeti1						No. Hom Colorted
Vegobili			(D)			Select an item to see its description
angeris a database from kyout tool Select Sheet Donne Library Elifoc0007RibraryFinoster-020R	L		Vbpcb1.1			1
Imports a database from Jayout tool Select Sheet 1 😥 Online (Likrary: Eliec2007ALbrary#master=DXD#		> Output /				
	Imports	a database from lays	out tool	Select	Sheet 1   Online	Library: E#ee2007%Library#master=D%D#

別サイトからコピーしたForeign iCDBが格納されたフォルダ(Foreign iCDBフォルダの上位フォルダ)を指定ください。 "The design is successfully imported"のメッセージが表示されると、正常にアップデートが完了したことになります。





④ 回路変更のアップデート方法

回路図でネット名等の接続情報やCESの制約条件が変更となった場合は、①の手順と同様にFile> Export> Foreign Database コマンドを再度実行ください。2回目以降は以下のように、オーバーライトとなる旨、メッセージが表示されます。



以降は出力したフォルダに存在するForeign iCDBフォルダのみコピーして、別サイトにある同フォルダへ上書きします。 その後、前回同様にExpedition PCBにてForward Annotation処理を実行してください。



- 118 -

⑤ その他

・ワーニングメッセージの表示

Foreign Databaseのインポートを2度実行した場合、以下メッセージが表示される場合があります。指定したForeign Databaseで誤りがなければ、Yesを選択して処理を実行ください。

DxDesigner	×
<b>i</b>	This design contains multiple exported datasets. It is user's responsibility to merge the data from any of these datasets that is to be used into one dataset before importing. Do you want to continue with the import process?
	(()()え( <u>))</u> ()(いえ <u>())</u>

#### ・CESの制約条件の整合について

回路図からForeign Databaseを出力後、回路図及びレイアウトの双方で同じ箇所の制約条件を変更した場合、どちらを優先するかは、DxDesignerのSetup> SettingのConflicts resolution設定に依存します。以下のようにFront End always winをチェックした場合は、Foreign Databaseをインポートした際には回路図のCES情報を優先します。

i 🗄 Settings	×
Project     Designs     Vebcb1     Special Components     Bus Contents     Borders     Schematic Editor     Grid     Strokes, Pan and Zoom     New Sheets     New Objects     Nets     Site and Dice     Site and Dice	vbpcb1       Top level block     vbpcb1       Image: Allow forward annotation       Image: Allow back annotation       Conflicts resolution       Image: Top resolution
Hodygdor     Hodygdor     Symbols     Hots     Objects     Objects     Font Mappings     Run on Startup     Advanced	Symbol Partitions        →

・Foreign iCDBを使用したレイアウト情報のマージ方法

Foreign Databaseを出力してメインプロジェクトから分離してレイアウト設計を実施した場合、メインプロジェクトに存在する Expedition PCBデータはオープンできない状態となります。別サイトで行ったExpedition PCBデータをメインプロジェクトに反映す るには、以下操作が必要となります。

メインプロジェクトのプロジェクトファイル(.prj)から、KEY ForeignICDBExported "1" と記載された行を削除します。



Foreign iCDBを使用して設計したExpedition PCBデータのフォルダの"Layout"フォルダを、メインプロジェクトのLayoutフォルダ へ上書きコピー操作を実行します。

アドレス(D) 🗀 E:¥ee2007¥2007-dxdou	utput¥l	РСВ	
フォルダ	×	名前 🔺	
🖃 🛅 2007-dxdoutput		Config	
🕀 🛅 AutoBackup		Generic.gdb	
🕀 🫅 BAK		Layout	┣ メインフロシェクトのLayoutフォルタを更新。
🕀 🧰 CES		i logfiles	
🕀 🛅 database		Cogic Logic	
표 🚞 Default		Output	
🛅 Generic.gdb			
🛅 genhdi		vbreport	
🛅 hdl		Work	
🕀 🛅 HighSpeed		2004.pcb	
🕀 🛅 ICXPro		Ces_EnetGen.log	
🕀 🛅 Integration		Ces_Expedition.log	
🛅 OLE		ces_sync.log	
🕀 🗁 PCB		CesToReImport.log	
🛅 RF		FieldSolver.log	
		HKP2NetPropeDB tyt	

その後、メインプロジェクトのExpedition PCBを起動すると、Forward Annotationが促されますので、Yesを選択して処理を実行します。以上の操作にて、メインプロジェクトへ最新レイアウトデータのマージが完了します。



# ◆ドッグ解除/Undock & Dock

Undock機能を使用することで、iCDB(Integrated Common Database)を介してリンクしている回路図データから、Expedition PCBデザインを分離することができます。これにより、メインプロジェクトから離れた場所でのレイアウト設計を可能とします。

🔁 Expedition PCB - Pinnacle	e E:¥ee2007¥2007-dx	loutput¥PCB¥2004,
<u> Eile E</u> dit <u>V</u> iew <u>S</u> etup	<u>P</u> lace <u>R</u> oute P <u>l</u> ane	s E <u>O</u> O <u>A</u> nalysis
🔁 🗋 <u>N</u> ew	Ctrl+N	
⊥ — Dpen	Ctrl+O	
		🚰 👬 🖥 UnDock
New Script <u>F</u> orm	Ctrl+Shift+F	
Open Script For <u>m</u>	Ctrl+Shift+M	Location to place dataset:
Save	Otrl+S	E:¥ee2007¥Undock
🙀 S <u>a</u> ve Copy		
Undock		
		Undockケータを作成するノオルタを指定。
Print Setup		Include data to enable crossprobing
		OK Carrel 🔊
		$2 - 4 $ (CONDUCK / 一 ) 2 2 1 F 成しま $9 \circ$

Undockフォルダに含まれるデータは以下となります。

- ・ back\_end フォルダ : Expedition PCBデータ。
  - :CESデータ及び回路図データ(Include data to enable crossprobingがチェック時)
- •\*.prj ファイル

・ database フォルダ

- :プロジェクトファイル
- ・UnDockedBackEnd.log :ログファイル

メインプロジェクト内のExpedition PCBデータをOPENした際に、Undockデータが存在すると以下メッセージが表示されます。

Expedition	PCB
2	This design contains undocked datasets. Do you want to dock a dataset?
	(はいな)

"いいえ(No)"を選択した場合、以下メッセージが表示され、Read Onlyモードでデザインが起動します。

Expedition	PCB	Exp	edition PCE	
1	The design contains an undocked dataset. Forward and Back Annotation will be disabled.	4	г 🚺	ne design is Read-only.
				OK

"はい(Yes)"を選択した場合、以下ダイアログが表示されDockするデータを選択します。Dockを実行することで、Undockデータとして分離した環境で編集されたPCBデザインを正規データとして、メインプロジェクトへ反映します。

Nock	
Undocked dataset: E:¥ee2007¥2007-dxdoutput_undock1	複数のUndockデータが存在 する場合は、Undockデータを 選択して、Dockを実行します。
Reset All Undocks Cancel	
Undockデータを全て解除します。(Read Onlyモードの解除)	

- 121 -

複数のUndockデータが存在した場合、1つのUndockデータのみがメインプロジェクトのPCBデータへ反映することできる旨、 以下メッセージが表示されます。指定したUndockデータで間違いない場合は、"はい(Yes)"を選択することでDock(マージ) 処理が行われます。



Undockデータが存在する間に回路図が変更された場合、Dock処理が完了後にForward Annotationを促すメッセージが表示 されます。"Yes"を選択しForward Annotationを実行して、回路変更情報を取り込む必要があります。

Expedition PCB		
New chan Annotation Annotate r	ges are ready for Forward . Do you want to Forward .ow?	
<u>Y</u> es ⊡ <u>D</u> on't s	<u>No</u> show this message again	

<u>Undock/Dockの運用フロー</u>





Undock/Dock機能は、iCDBを使用するデータのみが対象となります。ネットリストを使用したデザインでは使用できません。

# ローカルライブラリ

◆ローカルライブラリ

Expedition PCBでは、設計に必要なライブラリ情報を、必ずローカルライブラリとして保有します。保有するライブラリ情報は、 パッドスタック、セル、PDBの3つの情報となり、フォワードアノテーションの際にマスターとなるセントラルライブラリからコピーさ れます。これらローカルライブラリへのアクセスは、Expedition PCBエディタのプルダウンメニューからのみ行なえます。

Setup以下に収納される、Cell Editor、Padstack Editor、PDB Editorの各コマンドを選択することで、ローカルライブラリを編集 するための各エディタが起動します。



・セルエディタ/Cell Editor

tarte listing			197 P3 D5 22	l s
ALL A HALL A				1.0
Number		Name	Label	
IM27621	_	2/321	INTERAM27321	
CONN25		PININU25	INTERD CONN25	
LDG4E_10		PININTE	INTEREDUE_18	
F347	-	OPAMP	INTERUES/	_
GAPUTUP		PUAP	INTERPORTUTUE	
RESHIU SERVICE	0	RESIDIUR	INTERRESHIU	
Lanto		PESISTOR	DITERNEONIO	
144004		OUDDE 2000E	D/TED741000	
46000	_	2000	D/TED24(500	
		17906	1011EPJ/91-002	
41.5244		OBUFF	INTER74LS244	
4LS244 Selected part infor	nation	OBUFF	INTER/ALS244	
4L352 4LS244 Selected part infor	nation		Differences	

#### ・パッドスタックエディタ/Padstack Editor

Filter gadstack list	Properties Tarter Technology	Parl 6	her.	
All	Pro SMD T Default	· · · · · · · · · · · · · · · · · · ·	np.	
Names: 🚹 🕞 👬 🖄	Default User Layers Layer Overrides	Availa	ble padı:	
EDGE Type1		[No P	ad	
M-Hole Type1	Top mount:	Ruie	d Themail	
M-Hole Type2	Internal	Finge	Oct 360x60 Olf 150x0	
M-Hole Type3	Bottom mount:	< Epot	0ct 370x70 0# 195x0	
Rectangle Type1	Plane clearance:	New		
Rectangle Type2	Plane themak	> 0ctw	son 62	
Round Type1	Top mount soldermask:	000	oon 63	
Round Type2	Bottom mount soldermask:	Beck	anale 25x60	
Square Type1	Top mount solderpaste:	1000	1 05 30	- 2
Test Point Type1	Bottom mount solderpaste:	- Prev	inu (10a)	
VIA020			Badvicel and thele	
V1A030	belevied hole:		raditacy padi 6 note	
V1A040			elected pads I ER	
025/1A	Hole Files All	Υ.		
	Available holes: Red 10 Red 19 a Tot 0, Tot 3			
	Red 20 Red 31			

- O ×

#### ・パーツエディタ/PDB Editor

T dokago Ocria-		👫 🔤	副わしX
Name	Package Group	Mount Type	#Pins 🕌
CON25H	Connector	Through	25
20FP	IC - PLCC	Surface	20
EDGE18	Edge Connector	Surface	18
DIP16H	IC - DIP	Through	16
SOL14H	IC - SOIC	Surface	14
DIP14H	IC - DIP	Through	14
SMDCAP	Discrete - Chip	Surface	2
RESH	Discrete - Axial	Through	2
DIODE	Discrete - Axial	Through	2
Available columns ( Description	drag & drop): Prev	iew:	<b>⊠</b> <u>F</u> it



 ・各エディタは、ライブラリマネージャ側から起動されるものと 全く共通のGUIで構成されています。起動された各エディタ では、このプロジェクトが保有するローカルライブラリへの作 業のみが許可され、ライブラリマネージャ時のような他のパー ティションへの作業は一切行なえません。
 ・ローカルライブラリ内の情報は、常にデザインファイルとリン クされており、ローカルライブラリへの修正内容は直接デザイ ンファイル側に反映されますので、ローカルライブラリの修正 作業には注意して下さい。 ◆ライブラリサービス/Library Services

フォワードアノテーションでコピーされるライブラリ情報は、ネット情報内にあるパッケージ部品に限定されます。従って、ネット 情報内に記されないビアやメカニカル及びグラフィックセルといった情報は、ローカルライブラリの各エディタを使用して個別 に作成するか、ライブラリサービスを使用してマスターとなるセントラルライブラリより個別にコピーする必要があります。

ライブラリサービスを使用してローカルにコピーする場合、Setupプルダウン下にあるローカルモードのライブラリサービスを使用します。

Setup Place Route ECO Analys
Library Manager
Lib <u>r</u> ary Services
🗱 Cell E <u>d</u> itor
💕 Padstac <u>k</u> Editor
🗭 PD <u>B</u> Editor
IBIS Librarian
$\checkmark$
E Library Services
Parts Cells Symbols Padstacks Materials Processes BIS Models
Operation Import from
© Import O Export      © Library database O ASCII file
Import from: F-\ee2007\Libraru\master-DXD\master-DXD Imc
Import from partition:
ipc-sm-782a 「CellDB ローカルモードでは、セントラルライブラリを指定できません。
Cells in import partition: Cells to import: Cells to import: みが対象となります。
C1206
C6032
LCC16
Increan Increase Incr
and contour holes needed for each cell.
Items already existing in target partition are indicated with blue text     Close
青字で表示されたアイテムは、既にローカルライブラリとして
「林村してい つノイノムとなります。

- 125 -

本章はExpedition PCBを使用して設計する際に必要となる各種パラメータ設定と各設計工程で行う手順を以下のように5つのパートに分類して説明しております。

- 1. Verifying Parameters (パラメータ設定)
- 2. Placement (配置プロセス)
- 3. Routing(配線プロセス)
- 4. Reviewing Design(検証プロセス)
- 5. Postprocess(出力プロセス)

# 概要

Verifying Parameters (パラメータ設定)では、デザインを設計するのに必要となる各種パラメータ設定とどのような 制約条件と設計でデザインを作成するかを決定する手法を説明します。

- ・セットアップパラメータ
- ・ ネットクラスとクリアランス
- ・ネットプロパティと制約条件の設定
- ・エディタコントロール

- 127P - 139P
- 149P
  - 158P



#### ◆セットアップパラメータ/Setup Parameters

設計データに対する基板層数/使用ビア等に関する設定は、各設計データ毎にセットアップパラメータにて行ないます。この セットアップパラメータの各種設定内容は、新規作成の際に使用するテンプレートデザイン内に予め設定しておくことが可能と なります。このセットアップパラメータは、エディタプルダウンのSetup > Setup Parametersコマンドで起動します。

<u>S</u> etup <u>Place</u> <u>Route</u> P <u>lanes</u> E <u>C</u> O <u>A</u> nalysis Ver	Setup Parameters	_ 🗆 ×
Manager	General Via Definitions Via Clearances Laver Stackun Buried Besistors & Bise Time	
Lib <u>r</u> ary Services		1
💕 Padstac <u>k</u> Editor	Layers Padstack technology	
Material / Process Editor	Number of physical layers:         6         Remap Layers         Iechnology name:         (Default)	-
💋 Cell Editor		
🧭 Part Editor	User defined layers: Display units	
ICX Pro Model Setup	Layer Name         △           Default User Layer         Design units:	•
ICX Pro <u>V</u> erify Setup	DRL_ThruHoleNonPlated DBL_ThruHolePlated Velocity of propagation units (Vp): Inches/ns	- I
Satur Parametero	TP Graphics	
Editor Control Ctrl4E	v user_pad	
	Local: TESTPAD35	<b>-</b>
	<u>G</u> rid: (None) <u>▼</u> (th) Test <u>s</u> ide: Both	-
	Ref des prefix: TP Use closed polyc assembly outline:	jon sas
	test point obstruc	sts
	Settings may be changed on a per-pass basis for the Test	
	Point Assignment dialog.	
	ΟΚ. <b>Είουε</b> Δρρίγ	<u></u>

セットアップパラメータは5つのタブで構成されており、それぞれのタブで以下のような内容の設定を行います。

General Via Definitions Via Clearances Layer Stackup Buried Resistors & Rise Time

#### General:

基板層数、ユーザーレイヤ(作画専用)、テクノロジタイプ、設計に使用する単位系、テストポイントに関する設定。

#### Vias Definitions:

設計に使用するビアのパッドスタック名と、ビアスパン(層ペア)の設定。

#### Via Clearances:

各ビアスパン毎の異電位/同電位間におけるクリアランス設定。

Layer Stackup:

絶縁層や銅箔の厚み、導電率や誘電率といった基板の実パラメータの設定。

#### Buried Resistor, Rise Time:

埋め込み部品(パターン抵抗)、部品種別毎の立ち上がり時間に関する設定。

— 128 —

◆全般/General タブ

Netup Parameters		①其板の屠粉の設定
General Via Definitions   Via Clearances   Laver Stackup   Buried	Resistors & Rise Time	
Layers Number of physical layers:          Layer Name       Emap Layers         Layer Name       Default User Layer         Default User Layer       DRL_ThruHolePlated         DRL_ThruHolePlated       TP Graphics         user_pad       user_tracetop	Padstack technology	<ul> <li> <ul> <li>②パッドスタックテクノロジの指定</li> <li>③単位系の設定</li> <li>④ユーザー定義レイヤの追加、削除、編集</li> </ul> </li> </ul>
	Grid:       Local: TESTPAD35         Grid:       [None]         Ith)       Test gide:         Both       Ith)         Ref des grefix:       TP         Itest point obstructs       Itest point obstructs         Settings may be changed on a per-pass basis for the Test Point Assignment dialog.	─── ⑤テストポイントの設定

① 基板の物理的な層数を設定します。Remap Layersボタンで、既存の層構成を変更(2層と5層を入れ替えるなど)することができます。また、層数を変更した場合にも、Remap Layersを使用して変更後の層構成を設定します。



- ② 設計に使用するパッドスタックテクノロジを決定します。ドロップダウンリストには、パッドスタックに定義された全ての テクノロジがリストされますので、使用するパッドスタックテクノロジを選択します。尚、ここにリストされるパッドスタック テクノロジは、ローカルライブラリが保有するものとなりますので注意して下さい。
- ③ 設計に使用する単位系を設定します。Display Unitsのドロップダウンリストより、使用する単位系を選択して下さい。 尚、リスト内のThousandthsは、インチの1/1000を表わすミルとなります。
- ④ このリストでは、ユーザー定義の作画レイヤを設定します。Newボタンを選択することでエントリがリストに追加されま す。レイヤの名前を変更する場合には、リスト内を直接選択して編集して下さい。

User defined layers:		このボタンでレイヤを追加。
Layer Name	Δ	
Default User Layer		
User Layer 34		
New	•	- 名前は直接キーインして変更。

- 129 -

⑤このデザインファイル上で使用するテストポイントに関する設定を行ないます。

テストポイントを使用しない場合には、この項目への設定は必要ありません。

使用するテストポイントのセル名を指定。 (ローカルライブラリ内のセルのみがリスト表示されます。)	
Test point settings Cell name: Local: TP1	
<u>G</u> rid: (None) 🔽 (um) Test side: Top 🚽	テストポイントを配置する際に有効とする配置面
Ref des prefix: TP	
Settings may be changed on a per-pass basis for the Test Point	テストポイントを配置する際に使用するグリッド値 (Noneはグリッドレスとなります。)
Assignment dialog.	
テストポイントに使用するREF番号のPrefix デストポイントを配置 域を禁止領域としま	量の際に、部品外形領 です。

Note

- 130 -

# ◆ビア定義/Via Definitions タブ

設計に使用する基本的なビアの条件を設定する項目となります。



Layer Range	Layer 1-2	Layer 2-5	La
Padstack	L: 40th via 🗲	L: 40th via pad	<del>L:</del>
Capacitance (F)	Allowed		*
Inductance (H)	25th via pad		
Delay (ns)	25th via pad, tent	ted	
Grid (th)	40th via pad		_
Skip	40th via pad, tented 026VIA		

0.000

0.000

0.00

(Default)

この項目を選択することで、ローカル及びセントラルライブラリ内 のビアのパッドスタックがリストされます。表示されたリストより、 使用するビアを選択して下さい。

こちらの各項目では、ビアに対する容量や遅延値といった情報及び設計時にこのビアが使用するグリッドの設定が行なえます。 ※CapacitanceとInductanceは、解析ツールでのみ使用されます。



Capacitance (F)

Inductance (H)

Delay (ns) Grid (th)

> こちらの項目では、設定するビアの層間情報(ビアスパン)をグラフィ カルに設定します。画面上の緑の部分をクリックすることで、層の追加 、削除を行うことができます。



### ・ビアスパンの追加と削除

設計に使用するビアスパンを追加する場合には、リスト右上にあるNewボタンを選択します。空のエントリがリスト内に追加されるので、使用するビア形状などの情報を設定します。



・Skip Viaの設定

3層以上に渡るスパンをもつビアのみにチェックが可能であり、チェックされたビアは最外層のみに接続が許可され、内層パッドへの接続が禁止されます。

Skip			
Buildup 1-2		Г	
Buildup 2-3			Skip Via項目にチェックされたこのビアは、
Laminate 3-4			2 2 僧と5 僧のみ 按続 可能となり、3 僧と4 僧の 接续は林山されます
Laminate 4-5			1安税は奈正されます。
Laminate 5-6			

Skip Via を使って配線したあとで、Setup Parameters ダイアログでSkip Via のチェックが外された場合、デザイン上 に配置されているそのVia はすべてSkip Via として扱われなくなります。また逆に、通常のVia を使って配線したあ とで、SetupParameters ダイアログでSkip Via にチェックが入れられた場合、デザイン上に配置されているそのVia はすべてSkip Viaとして扱われます。これにより、本来許可されていない接続がSkip Via に対して行われている状 態になる可能性がありますが、システムがトレースを自動的に削除して接続を切り離すことはありません。このような 場合は、以下の警告メッセージを表示し、バッチDRCの実施を促します。※バッチDRCでSkip Viaの内層に対す る接続の検出が可能となります。

・Use mount and opposite side pads for start and end layers of blind and buried vias の設定

このオプションにチェックを入れた場合、パッドスタックのMount sideとOpposite sideに定義されているバッドを、ブラインドビアやBuriedビアの最外層のパッドとして使用することが可能です。

#### Vise mount and opposite side pads for start and end layers of blind and buried vias Nadistack Edit <u>F</u>ile <u>H</u>elp ブラインドビアの最外層パッドとして、Mount Padstacks | Pads | Holes | Custom Pads & Drill Symbols | sideとOpposite sideのパッドを使用します。 Filter padstack list: Propertie: Type Technology: -Via 例) 2-5層のブラインドビアにて (Default) • 7 🐮 🗈 👬 🗠 🗙 ・このオプションがOFFの場合は、全てのパッ Names: Default User Layers Layer Overrides ドにInternalパッドが使用されます。 25th via pad 25th via pad, tented Mount side: 40th round ・このオプションがONの場合は、Mount side 40th via pad Internal: 46th round 40th via pad, tented とOpposite sideのパッドを使用し、3-4層の Opposite side: 40th round みInternalパッドを使用します。 132

# ◆ビアクリアランス/Via Clearances タブ

登録されたビアスパンに対する、クリアランス条件を設定します。



Same Netでは同電位間におけるビアクリアランスの定義を行ないます。同電位間で指示を与える場合、その基準をType項目で指示します。

Р	:	ビアの中心から中心までの最低間隔距離を指示
PE	:	パッドの縁と縁の最低クリアランス
HE	:	ホール(穴)の縁と縁の最低クリアランス
С	:	デフォルトクリアランス以上に近接する場合は中心同士を無条件で重ね合わせる
PEC	:	指示したパッドエッジ間のクリアランス以下に近接する場合は重ねる
HEC	:	指示したホールエッジ間のクリアランス以下に近接する場合は重ねる



Generalは異なるネット間、Same Netは同電位ネット間での設定となります。ここで設定される値はネットクラス内で定義されるクリアランスよりも小さくなければ適応されません。このメニュー内でクリアランス設定を行なうことで、サンプル図に示すようなビアのコントロールが可能となります。

General	Layer 1-2	Layer 2-3	Layer 3-6	Through Via
Trace-Via	(Net Class)	(Net Class)	(Net Class)	(Net Class)
Via-Via 1-2	(Net Class)	(Net Class)	(Not Applicable)	(Net Class)
Via-Via 2-3		(Net Class)	(Net Class)	(Net Class)
			· · ·	r

配線とビア間、ビアとビア間に対するクリアランス条件を指定する場合、各項目に対してその値を直接 入力します。値が設定されない場合、(Net Class)の表記の通り、ネットクラスで指定されたクリアランス 条件が通常通りに使用されます。

ドロップダウンリストから、クリアランス定義のTypeを選択します

🗾 Same Net	Layer 1-2		Layer 2-3		Layer 3-6		Through	
	Distance	Туре	Distance	Туре	Distance	Туре	Distance	Туре
Via-Via 1-2	(Net Cla	P	(Net Cla	P 💌	(Not App		0.254	P
Via-Via 2-3			(Net Cla	P	0.254	Р	0.254	P
Via-Via 3-6				IHE	(Net Cla	PE	(Net Cla	PE
Via-Via Throug				<u>č</u>			(Net Cla	PE
		Ī		PEC				
•				HEC				

グレーアウトされた項目については設定不可となります。特に指示が無い場合は、ネットクラスで指示した 値がデフォルト値として使用されます。タイプでCを選択した場合、値を指示することはできません。



# ◆レイヤスタックアップ / Layer Stackup タブ

基板の層構成の情報を設定します。

Lonductive Layer Number	Laver Type	   Thickness	(th)	(OhmMeters)	Constar	nc ht	Description	
	Dielectric	3.000	(~)		1.000	_	Solder Mask	
[	Signal	0.700		1.670E-008			Microstrip	
	Dielectric	20.000			4.700		Core/Pre-preg	
2	Signal	0.700		1.670E-008			Plane	
	Dielectric	20.000			4.700		Core/Pre-preg	
3	Plane	0.700		1.670E-008			Plane	
	Dielectric	20.000			4.700		Core/Pre-preg	
1	Plane	1.400		1.670E-008			Stripline	
	Dielectric	6.000	•		4.400		Core/Pre-preg	
5	Signal	1.400		1.670E-008			Stripline	
	Dielectric	6.000			4.400		Core/Pre-preg	
6	Signal	0.700		1.670E-008			Microstrip	
	Dielectric	3.000			1.000		Solder_Mask	
Keep layer sta	ackup in sync w	ith layer defin	itions ir	n Plane Assignmer	nts dialog.			Options
•								

①基板の構成種別を示します。

Dielectricは絶縁層を表わし、Signal 及びPlane は銅箔層を表わします。

②材質に対する厚みを示します。

項目に明示された単位系での厚みを、キー入力もしくはドロップダウンリストよりの選択で設定します。

Signal	17.78	
Dielectric	76.2 🗾	◆
	25.4	BIN FOCT P//////ANDAUGF
	50.8	
	76.2	
	101.6	

③銅箔層に対する導伝率の値を示します。 銅箔層の場合にのみ有効で、導伝率の値をキー入力で設定します。

④絶縁層に対する誘電率の値を示します。絶縁層の場合にのみ有効となり、誘電率の値をキー入力で設定します。

⑤各層への注釈となります。

各層への注釈を、キー入力で設定します。

- 135 -

⑥基板の構成種別について、Plane(プレーン層)とSignal(配線層)を区分けするか否かを選択するスイッチとなります。 このスイッチがONの場合、Plane Assignments設定と同期させるため、変更することはできません。

Conductive Layer Number	Material Type
	Dielectric
1	Signal
	Dielectric
2	Signal
	Dielectric

<u>(スイッチがONの場合)</u>
---------------------

Conductive Layer Number	Material Type		
	Dielectric		010100410
	Signal	│ ───► │	Signal 🗨
	Dielectric		Plane
2	Signal		Signal
	Dielectric	r	

(スイッチがOFFの場合)

⑦オプションメニューを起動するためのボタンとなります。

レイヤスタックアップの各パラメータ値から算出される各層毎のインピーダンスを求めることができます。

Layer Stackup Option:	S			×	
Define override set	ttings:		* 🖬 🔿 🗙		😹 📖 🗠 🗙
Conductive Layer Number	Width (um)	Vp (in/ns)	ZO (ohms)		
<b>↑</b>	<b>↑</b>	0.9			
					<u>計算実行のボタン。</u>
配線層	配線幅		<u>インピーダンス</u>		
	ок с	ancel	<u>A</u> pply	J	

Newボタンでリストを追加し、配線層と配線幅を設定します。カリキュレイトボタンが有効になるのでボタンを選択すると、指定した層で指定した幅を使用した場合の伝送インピーダンス値を算出することができます。



・ここで算出された値は、レイヤスタックアップのパラメータに変更が無い限りは有効となり、デリートボタンで削除しない限り情報として残しておくことができます。

・レイヤスタックアップの各パラメータ値は雛形となるデフォルト値が供給され、この値をもとに全ての計算が行なわれます。算出される値をより精度の高いものとするためには、各パラメータ値を製造工場などから入手する必要があります。 ・レイヤスタックアップへ設定する値の具体例に関する質問には回答でき兼ねますのでご了承下さい。 ◆内層抵抗と立上り時間/Buried Resistor & Rise Time タブ

General   Planes   Via Definitions   Via Clearand	ces Layer Stackup Burie Rise time by technolo	ed Resistors & Rise Time		
Allow buried resistors         The location of the layer stack center will determine when a buried resistor is considered to be on top or bottom and will also determine when the resistor will be mirrored.         Layers       Layer Stack Center         1       2         3       MIRROR         4       WIBBOB	Technology ABT AC ACT ALS AS C C CMOS E10E E10H E10K E100E E100E	▲ *Rise Time (ns 1.5 1.2 1.2 1.2 1.2 0.72 1.5 0.6 0.45 0.96 2.52 0.45 0.45 0.96 2.52 0.45 0.72	<ul> <li>Voltage Swing (V)</li> <li>5</li> <li>5</li> <li>4</li> <li>4</li> <li>5</li> <li>5</li> <li>2</li> <li>4</li> <li>4</li> <li>5</li> <li>5</li> <li>4</li> <li>4</li> <li>4</li> <li>5</li> <li>5</li> <li>4</li> <li>4</li> <li>4</li> <li>5</li> <li>5</li> <li>5</li> <li>4</li> <li>4</li> <li>4</li> <li>5</li> <li>5</li> <li>5</li> <li>5</li> <li>5</li> <li>5</li> <li>6</li> <li>7</li> <li>7</li></ul>	
6	Default values <u>Rise time:</u> 0.6 Rise time is the time	(ns) to change from 20% to 80% of	<u>V</u> oltage swing: <mark>5</mark> the voltage swing.	_ <>

① 部品種別(テクノロジタイプ)毎の立ち上がり時間と、電圧降下を設定します。

テクノロジタイプ毎にデフォルト値が設定されています。変更したい場合には、直接キーインして変更して下さい。

Technology 🖉	*Rise Time (ns)	Voltage Swing (V)		
ABT	1.5	5		
AC	1.2	5	1	
ACT	1.2	5	1	
ALS	1.2	4	1	
AS	0.72	4	1	
С	1.5	5	1	
E10E	0.45	2		_ 種別毎の(
E10H	0.96	2	1	<u>.                                    </u>
E10K	2.52	2	1	
E100E	0.45	2	1	
E100K	0.72	2	1	
FAST	0.9	4		
Default values				
<u>R</u> ise time: 0.6 (ns)	7	<u>∕</u> oltage swing: <mark>5</mark> (∖	/)◀	- <u>デフォルト</u>

② 埋め込み部品に関する設定を行ないます。

Allow buried resistorsのスイッチを入れることで、埋め込み部品(パターン抵抗)への設定が行なえます。埋め込み部品への 設定としては、埋め込み部品に関する配置面の定義のみとなり、リスト内のMIRRORが表記された層間で配置面の変更が行 なわれます。

※埋め込み部品を使用しない場合、この項目への設定は一切不要となります。



・Buried Resistor(埋め込み部品)を使用した設計について

- 1. Cell Editorにて埋め込み部品を作成します。Package Group: Buriedを指定ください。
- 2. 埋め込み部品は通常Placement Outlineを含みません。また必要に応じてDrawモードにてResistor Shapeを作成します。
- 3. Setup> Setup Parameters> Buried Resistor & Rise Timeタブ にてAllow buried resistorをON、MIRRORポイントを設定。
- 4. 対象部品を配置後、Pushコマンドを実行することで配置層を変更することが可能となります。 上記で設定したMirrorポイントで部品の配置面が変更されます。
- 5. ガーバー出力時に以下を選択することで出力可能となります。 Items:Resistor Areasを選択、Cells-Type:Buriedを選択します。

**-** 138 **-**

# ネットクラスとクリアランス

◆ネットクラスとクリアランス/Net Classes and Clearances

Expedition PCBでは、ネットクラスと呼ばれるグループ毎の条件をもとに配線作業が行なわれます。1つのネットクラスには、単一もしくは複数のネットを登録することができ、各ネットクラス毎に配線幅や配線層、ビア形状やクリアランスといった配線条件を設定することができます。ネットクラスでは、デフォルト値となる"Default"クラスが標準値として供給され、ユーザーが作成したクラスに属さないネット全てがこの"Default"クラスに属すこととなります。デフォルト供給される"Default"クラスの条件が配線に使用される標準値となり、これ以外の条件で配線したいネットが存在する場合には、その条件の数だけネットクラスを作成することとなります。

このネットクラスメニューではクリアランスの設定も行ない、トレースやビア・パッドの他、部品間やマウンティングホールに関するクリアランス設定も行なうことができます。このネットクラスメニューは、プルダウンのSetup > Net Class and Clearancesコマンドで起動します。

ルールエリア機能では、領域指定によるクラス条件定義が可能です。指定された領域内では、ネットクラスで設定された条件 に基づいて配線作業が行なわれます。

<u>Setup</u> <u>Place</u> <u>R</u> oute E <u>C</u> O <u>A</u> naly	s Net Classes and Clearan	:es					X
Library <u>M</u> anager Lib <u>r</u> ary Services 727 Cell Editor	Active Scheme name (Master)		<b></b>	Reset to (Master	) options		
Padstack Editor	Net Classes Clearances	=					
PDB Editor	The second se		Dec. e.c.				
IBIS Librarian	Net Class:		Via Assignme	ents:			
	Name	~	Via Span	- (Default V	/ia) Net C	lass Via	
<u>S</u> etup Parameters	Sample1		Layer 5-6	030VIA	(Defau	int via/ int Via)	
🐼 Editor Control Ctrl+E	N	1	Through	030VIA	(Defau	ilt Via)	
Net Classes and Clearances				23392233	Appende		
Net Descetion							
Net <u>Properties</u>			- <u>1</u>				
	Widths & Impedance by	layer:					
	Layers	/ Minimum Width	Typical Width	Typical Impedance	Expansion Width	Differential Pair Spacing	
	I Layer 1	6	8	63.8881	10	6	
	Layer 2 (Plane)	6	8	82,698	10	6	
	V Laver 4	6	8	55.6184	10	6	
	Layer 5 (Plane)	6	8	82.698	10	6	
	Layer 6	6	8	63.8881	10	6	
	L Allow routing		Minimum V	Widths are used fo	r Pad Entry width	s Cancel	

◆ネットクラス/Net Classes タブ

ネットクラスの追加とネットクラスに対するビアアサイン、配線許可層の指定及び配線幅情報の設定を行います。

1000	an y	1		1			
let i	Classes   Clearances	1					
Ne	t Class:	<b>B</b> OX	Via Assignr	nents:			
Name			Via Span	- (Default	Via)	Net Class Via	
(De	efault)		Layer 1-2	030VIA	3	Default Via)	
Sa	mple1		Laver 5-6	030VIA	(	Default Via)	
		1	Through	030VIA	0	Default Via)	
_	Layers	/ Width	Width	Impedance	Width	Pair Spacine	
M	Layer 1	6	8	92.699	10	6	
Ť	Laver 3	6	8	55.6184	10	6	
5	Layer 4	6	8	55.6184	10	6	
2	Layer 5 (Plane)	6	8	82.698	10	6	
	Layer 6	6	8	63.8881	10	6	
P							

① 登録されたネットクラスが全てリストされます。ネットクラスを追加する場合には、Newボタンを選択してNewエントリをリストに追加し、キー入力で直接名前を編集して下さい。

Net Class:	
	追加されたNewエントリを、キー入力で直接編集します。
Net Class: 🔛 🛅 🕥 🗙	Net Class: 🔠 🗠 🗙
Name	Name
New	Power

Note

クラスへの条件設定や確認を行なう場合には、リスト内より対象となるクラスを最初に選択する必要があります。 リスト内で青くハイライトされたクラスに関する内容がメニューに表示され、これを編集することでクラスへの設定 が行なわれます。 ②クラスで使用するビア形状を設定します。ここにリスト表示されるビアスパンは、セットアップパラメータ内で設定したビアス パンと同様の内容となります。ここに記される"Default Via"とは、セットアップパラメータ内で指定されたビア形状(パッドス タック)となります。クラス内で使用するビアを変更したい場合には、各ビアスパンのNet Class Viaを選択し、表示されたドロ ップダウンリストから該当するビアを選択して下さい。

Via Assignment	ts:		1
Via Span	<ul> <li>(Default Via)</li> </ul>	Net Class Via	
Layer 1-2	030VIA	(Default Via)	ここに11つしたわえばアけ、ローカルライブラ11内に改得
Layer 5-6	030VIA	(Default Via)	ここにリストされるビノは、ローカルワイノフリトに金塚
Through	030VIA	(Default Via)	されたパッドスタックとなります。リスト内の(None)とは
			このビアスパンを使わせたいためのものとたります
Via Assignments	£		
Via Span	(Default Via)	Net Class Via	
Layer 1-2	U3UVIA 0000 ga	(Default Via)	<b>←</b> /
Layer 5-0	U3UVIA	(Merault, Via/	
Through	UJUVIA	DEFVIA	
		050VIA	
		040VIA	
,		030VIA	ここに表示される内容は、セットアップパラメータ内で

③クラスに対する配線層と配線幅の設定を行ないます。

Dayers 🛆	Minimum Width	Typical Width	Typical Impedance	Expansion Width	Differential Pair Spacing
I Layer 1	6	8	63.8881	10	6
✓ Layer 2 (Plane)	6	8	82.698	10	6
✓ Layer 3	6	8	55.6184	10	6
✓ Layer 4	6	8	55.6184	10	6
✓ Layer 5 (Plane)	6	8	82.698	10	6
I Laver 6	6	8	63.9981	10	6
ング このチェック	ックボックスド ~入れた層に	は、配線層~ このみ配線な	への配線許可 が許可されます	の有無を設	定するものとなり

# •Minimum Width

最小の配線幅の値を設定する項目となります。主に表面実装部品に関する引き込み/引き出しの際の配線幅となり、 クリアランス条件に違反してTypical Widthの幅では配線が行なえない場合にこの配線幅が自動的に使用されます。

Typical Width

通常の配線幅となり、設定された幅で配線が行なわれます。

# • Expansion Width

Editor CtrlメニューでExpansion Widthを有効とするか、自動配線でExpansionのフェーズを流した際に使用される幅となり、クリアランスに余裕がある場合にのみこの幅が自動的に使用されます。

# ·Typical Impedance

各層におけるインピーダンス値となり、Typical Widthの値に基づいて簡易計算された値が自動挿入されます。 この欄に値を入れることで、そのインピーダンス値における配線幅をTypical Width欄へ逆算させることも可能です。

# ·Differential Pair Spacing

各層におけるペア指定配線グループのペア間隔を設定します。ペア指定された配線ペアは、各層で指定された 間隔にペアを形成して配線が行なわれます。

・ルールエリア(Rule Area)の設定

各クラス毎に領域指定による別ルールを設けるには、Active Scheme name項目にてスキームを新たに作成します。

Active Scheme name:	Newボタンでスキー人が追加されます
(Master)	
Active Scheme name:	
New	💌 🎟 💌
Active Scheme name:	
Sample Scheme1	
ス	トームが追加されたら、Newの名前を適当な名前に直接修正します。

追加されたスキーム名が表示されているのを確認したら、Net Classリストより設定を行なうクラスを選択します。

Net Class:	🕌 🗈 🗙
Name	~
(Default)	
Sample1	

メニュー内の各内容は、選択されたスキーム(エリアルール)上の指定したクラスにおける条件が表示されますので、 各条件設定を領域で指定したい内容に編集してください。

Name	~	Via Span		/ia) Net (	lass Via
Default)		Layer 1-2	030VIA	(None	>
Sample1		Layer 5-6	030VIA	(None	)
		Through	030VIA	(Defa	ult Via)
vidths & Impedance by	layer:				
idths & Impedance by	layer:	, Typical Width	Typical Impedance	Expansion Width	Differential Pair Spacing
idths & Impedance by Layers 7 Layer 1	Alayer:	Typical Width	Typical Impedance 63.8881	Expansion Width	Differential Pair Spacing
Vidths & Impedance by Layers 7 Layer 1 7 Layer 2 (Plane)	layer: / Minimum Width 6 6	Typical Width 8	Typical Impedance 63.8881 82.698	Expansion Width 10 10	Differential Pair Spacing 6
idths & Impedance by Layers Layer 1 Layer 2 (Plane) Layer 3	layer: // Width 6 6 6	Typical Width 8 8 8	Typical Impedance 63.9881 82.698 55.6184	Expansion Width 10 10 10	Differential Pair Spacing 6 6 6
fidths & Impedance by Layers Layer 1 Layer 2 (Plane) 7 Layer 3 7 Layer 4	layer: / Minimum Width 6 6 6 6 6	Typical Width 8 8 8 8 8	Typical Impedance 63.8881 82.698 55.6184 55.6184	Expansion Width 10 10 10 10	Differential Pair Spacing 6 6 6 6
Vidths & Impedance by Layers 7 Layer 1 7 Layer 2 (Plane) 7 Layer 3 7 Layer 5 (Plane)	layer: Minimum Width 6 6 6 6 6 6 6	Typical Width 8 8 8 8 8 8	Typical Impedance 63.8881 82.698 55.6184 55.6184 82.698	Expansion Width 10 10 10 10 10	Differential Pair Spacing 6 6 6 6 6 6 6 6

Note

この設定は、各スキーム単位で作成することができ、各スキーム毎にクラスの設定が可能となります。

- 143 -

条件設定が終了すれば、Drawモードにて指定する領域を作成することができます。領域作成はDrawの作画コマンドを用いて作成し、プロパティメニュー内で指定する層や使用するスキーム(エリアルール)を設定することができます。


## ◆クリアランス/Clearances タブ

スキームに対するクリアランスルールの設定を行います。

Net Classes and Clearances Active Scheme name: [Master]	Reset	to (Master) o	ptions:		3	
Net Classes Clearances General Clearance Rules (mm) Contour & Mounting Hole Contour & Mounting Hole to Nor Contour & Mounting Hole to Placement Outline to f	to Mounting Hole 0.254 1-Plane Conductor 0.254 9 Plane Conductor 0.254 Placement Outline 0.254			<	(I	Generalクリアランスの設定
Layer         Trace-Trace         Trace           Layer         0.254         0.25           Layer         0.254         0.25           Layer         2 (Plane)         0.254         0.25           Layer         3 (Plane)         0.254         0.25           Layer         4         0.254         0.25           Layer         4         0.254         0.25	Rule name:         Defa           ace-Pad         Trace-Via           54         0.254           54         0.254           54         0.254           54         0.254           54         0.254           54         0.254	Via-Via 0.254 0.254 0.254 0.254 0.254	Via-Pad 0.254 0.254 0.254 0.254 0.254	Pad-Pad 0.454 0.254 0.254 0.254 0.254	2	トレース・ビア・パッド・プレーン に対するクリアランスの設定
Net Class to Net Class rules:	Net Class (All)		Rule (Default Rule)		3	NetClass対NetClassが使用すス
(Default) Power (All) (All)	(All) Power		(Default Rule) Rule 1	•		クリアランスルールの設定

①Generalクリアランスとして、各項目にクリアランス値を設定します。

•Contour & Mounting Hole to Mounting Hole

NCルータ(Contour)やマウンティングホール等のホール同士のクリアランス。 マウンティングホール内のパッドは、次ページに記載する②項目のPad-Padクリアランス値を使用します。

•Contour & Mounting Hole to Non-Plane Conductor

NCルータ(Contour)やマウンティングホール等のホールとプレーン以外の銅箔要素(トレースやビアなど)とのクリアランス。

•Contour & Mounting Hole to Plane Conductor

NCルータ(Contour)やマウンティングホール等のホールとプレーンデータとのクリアランス。

•Placement Outline to Placement Outline

部品セルが持つプレースメントアウトライン間のクリアランス。

•Placement Outline to Placement Obstruct

部品セルが持つプレースメントアウトラインと禁止領域(配置禁止領域)のクリアランス。

•Placement Outline to Board Edge

部品セルが持つプレースメントアウトラインとボードアウトラインのクリアランス。

•Trace to Buried Resistor

埋め込み部品(パターン抵抗)と配線のクリアランス。

Pad to Buried Resistor

埋め込み部品(パターン抵抗)と全てのパッド間におけるクリアランス。

•Testpoint Center to Testpoint Center

テストポイントのパッドの中心間の最小クリアランス。

②配線に関するクリアランス条件ルールを作成/編集します。Newボタンを選択してNewエントリをリストへ追加し、ルール名と各クリアランス値を設定して下さい。

ĹĹ

Clearance rules	for Net Classes:	(mm) Ru	le name: (Defau	lt Rule)	<ul> <li>8</li> </ul>	* 🗈 🖂 🗙
Layer 🛆	Trace-Trace	Trace-Pad	Trace-Via	Via-Via	Via-Pad	Pad-Pad
Layer 1	0.254	0.254	0.254	0.254	0.254	0.254
Layer 2 (Plane)	0.254	0.254	0.254	0.254	0.254	0.254
Layer 3 (Plane)	0.254	0.254	0.254	0.254	0.254	0.254
Layer 4	0.254	0.254	0.254	0.254	0.254	0.254
,						

				$\rightarrow$ $\_$		
Clearance rules	for Net Classes:	(mm) Rul	le name: <mark>New</mark>		- 🧾	
Layer 🛆	Trace-Trace	Trace-Pad	Trace-Via	Via-Via	Via-Pad	Pad-Pad
Layer 1	0.254	0.254	0.254	0.254	0.254	<b>(</b> .254
Layer 2 (Plane)	0.254	0.254	0.254	0.254	0.254	Q.254
Layer 3 (Plane)	0.254	0.254	0.254	0.254	0.254	Q.254
Layer 4	0.254	0.254	0.254	0.254	0.254	Q.254

Newボタンを押すと、Rule Name欄にルールが追加されますので、追加されたルールの名前を変更し、 各層毎にクリアランス値を設定します。また、各ルールの内容確認や編集を行なう場合には、Rule Name 欄にて、該当ルールを選択することで下のリストに内容が呼び出されます。 プレーンとプレーン、プレーンと配線、プレーンとビア、プレーンとパッド間のクリアランスを定義するには、クリアランス値 設定項目にあるトグルプレーンクリアランススイッチを入れます。このスイッチを入れると、クリアランス欄にプレーンとのク リアランスカラムが追加表示され、プレーンとの各クリアランスを設定することが可能です。

プレーンクリアランスにはトレースクリアランスの値がデフォルト値として定義されるため、トレースとプレーンを異なるクリ アランスでチェックを行うには、ここでクリアランス値の指定が必要となります。

Clearance rules	for Net Classes	: (mm)	Rule name:	(Default Rule)	1	EU	* <b>B</b>	$\times$
Layer 🛆	Trace-Trace	Trace-Pag	d Trace-	Via Via-V	/ia Vi	a-Pad	Pad-Pad	
Layer 1	0.254	0.254	0.254	0.254	0.2	54	0.254	
Layer 2 (Plane)	0.254	0.254	0.254	0.254	0.2	54	0.254	
Layer 3 (Plane)	0.254	0.254	0.254	0.254	0.2	54	0.254	
Layer 4	0.254	0.254	0.254	0.254	0.2	54	0.254	
,							/	
			2			,		
Clearance rules	for Net Classes	: (mm)	Rule name:	(Default Rule)	)	E 関		$\times$
Layer Z	T-T T-P	T-V V-V	V-P P-P	Plane-Trace	Plane-Pad	Plane-Via	Plane-Plan	e
Layer 1	0.254 0.254	0.254 0.254	0.254 0.254	0.254	0.254	0.254	0.254	
Layer 2 (Plane)	0.254 0.254	0.254 0.254	0.254 0.254	0.254	0.254	0.254	0.254	
Layer 3 (Plane)	0.254 0.254	0.254 0.254	0.254 0.254	0.254	0.254	0.254	0.254	
Layer 4	0.254 0.254	0.254 0.254	0.254 0.254	0.254	0.254	0.254	0.254	

ここで設定された値は、ダイナミックで作成されるプレーンデータのクリアランス値として使用されます。

Note

③クラス間におけるクリアランス条件を、層毎に設定します。上部にある各リストを使って条件を設定した後にNewボタン を選択して条件をリストへ追加して下さい。リストで設定する内容は、クラスと層と条件となります。

Net Class to Net Class rules	:		E SX
Net Class 🔷	Net Class	Layer	Rule 🗄
(AII)	(AII)	(AII)	(Default Rule)
(Default)	(Default)	Layer 1	Rule1
Power	Power	Layer 2	
		L 🔟	
(AID	(AII)	(AII)	(Default Rule)



Net Class	- Net Class	Layer	Rule 🕂
(AII)	(AII)	(AII)	(Default Rule)
(Default)	(Default)	Layer 1	Rule1
Power	Power	Layer 2	-1
		و محمد با	
(All)	(AII)	(AII)	(Default Rule)
Power	(AII)	(AII)	Rule1
			'

指定した条件が追加されます。



ここではクラス間というカテゴリでクリアランス条件を作成しますが、クラスという枠組みで作成するということで、All (全て)-All (全て)とPower-All (全て)といったように条件に重複する内容が含まれることがあります。このような場合には、より条件範囲の狭いほうが優先され、重複する片側の条件は無視されます。

# ネットプロパティと 制約条件の設定

# 

ネットプロパティでは、ネットに対するネットクラス設定を行ないます。また、トポロジー、最大長配線、等長配線、ペア配線といった条件の他、スタブ長や最大ビア数といった配線条件などもネットプロパティメニュー内で設定することができます。ネットプロパティは、プルダウンのSetup > Net Propertiesコマンドで起動します。



・ネットに対するネットクラス設定

クラス登録を行なう対象ネットをリストより選択し、Net Class項目を選択するとドロップダウンリストに全てのクラスがリストされます。このリストより、ネットを登録するクラスを選択して下さい。



— 150 —

# ◆ネットオーダ/Net Order タブ

ネットプロパティメニューのNet Orderタブでは、トポロジー設定を行なうことができます。デフォルト値のMSTはトポロジーの指定がなされていないことを表わします。※エディタ上でトポロジーを指示する方法については、Chapter3-Routingの "ネットライン操作/Net Manipulation"コマンドを参照ください。

		m					
Order Timine 8	Differential Pairs Crossta	k Other					
Net Class	Net None	Topology	Ordered	1	Pins in net		Force order
Default)	Battery	MST	The second second		Source Pins		Type Ordered Pins
Default	Batt Sense	MST	1				1988 W
Default)	change	MST					
Default)	OLK	MST	0				
Default)	data[0]	MST	1		1000 C		
Default)	data[1]	MST			1 2	3	
Default)	data[2]	MST			Load Pins	-	
Default)	data[3]	MST				>>	
Default)	data[4]	MST	2				
Default)	DC_SOURCE	MST	2			<	
Default)	DOME IN	MST	1			11	
Default)	DISCHARGE	MST					
Default)	Discharge_Enable	MST				-1	
Default)	Discharge_Mode	MST	5			7	
Default)	DISPENSE	MST	1			4	
Default)	Fast-Charge_Mode	MST	0		En la		
Default)	GND	MST			Terminators		
Default)	HERSHEYS	MST			8. 18		
Default	HERSHEYS_OUT	MST		_			Contraction of the second se
Default)	MARS	MST		11	トボロジーの設定内	容	Greate/Delete Branch

・トポロジーの設定

対象となるネットのType項目を選択すると、ドロップダウンリストが表示されます。このリストより、トポロジーのタイプを選択して下さい。

Net Class	Net Name	∇ Topology	Ordered	
(Default)	XSIG020028	MST 💻	1	
(Default)	XSIG010086	MST		
(Default)	XSIG010032	Chained		
(Default)	XSIG010030	Custom		
(Default)	XSIG010027	MST		
(Default)	XSIG010019	MST		
		MST Chained Custom	:指定無し :ネットオー :ネットオー	ダー ダー

Customを選択した場合、右側の項目へそのネットの接続ポイントが全てリストされます。中央の矢印ボタンを使用してForced orderリストへ結線順序を作成して下さい。



◆タイミングとディファレンシャルペア/Timing & Differential Pairs タブ

タイミングとディファレンシャルペアタブでは、最大長指定および等長配線指定、ペア配線指定の3つの配線条件の設定が 行なえます。

Net Class	Net Name	Max Lengt	h or Delay	Match Set #	Match Set Tol.	Diff Pair #	Diff Pair Tol.	Т
'ower	GND							٦ř
'ower	VCC							
Default)	XSIG010002_1							
Default)	XSIG010003_1				$\mathbf{V}$		$\sim$	
)efault)	XSIG010008							
)efault)	XSIG010010				•		•	
efault)	XSIG010013							
efault)	XSIG010014							
efault)	XSIG010015_1							
efault)	XSIG010019							-
efault)	XSIG010020_6							-
efault)	XSIG020002							-
efault)	XSIG010115							-
efault)	XSIG010114							
efault)	XSIG010113							
)efault)	XSIG010112							
)efault)	XSIG010101							
)efault)	XSIG010100							
)efault)	XSIG010099							
Default)	XSIG010098							
2 15	Line of oper			i	1	1	1	
x Length or De	lay can be specified as a	percentage of	Manhattan d	distance. For exar	nple: 120%			
erride default le	ength and tolerance units	by including un	t label after	value. For examp	ie: 10 in, 0.3ns			

最大長指定の設定

Max Length or Delay項目では、長さもしくは遅延時間での最大長指定が行なえます。対象となるネットのMax Length or Delay項目をマウスで選択し、カーソルを確認したらその値を直接キーインして下さい。設定した値には必ず単位を付け加える必要があり、長さでの指定の場合にはその単位となる in、mm、th、umを、遅延時間での指定の場合にはnsを数値の後に付け加えます。



#### ・等長配線指定の設定

Match Set#とMatch Set +/- Tol項目では、等長配線指定を行なうことができます。このMatch Set#とMatch Set +/- Tolの2つの 項目を合わせて等長配線指定を行ないます。等長に配線させたい配線全てに対し、両項目に共通値を設定することで、共通 のグループ番号のネットが指定された誤差の範囲内で配線されます。グループ設定は番号リストから選択し、誤差の値は直 接キー入力で設定します。誤差を指定する際の値は、最大長指定と同様に長さもしくは遅延時間の値で設定することが可能 となり、設定する値に対しての単位が必要となります。



### ・ペア配線指定の設定

Diff Pair#の項目では、ペア配線指定の設定が行なえます。ペア配線を行ないたい2つのネットのDiff Pair#項目に対し、共通のグループ番号を設定して下さい。グループ番号の設定は、マウスで項目を選択すると矢印ボタンが表示されますので、矢印ボタンを選択して値を設定します。



### ◆クロストーク/Crosstalk タブ

Expedition PCBでは、2.5次元のフィールドソルバーを使用したクロストーク検証の環境を提供しています。このクロストークタブでは、ネットへのクロストーク検証を行なう際に使用する条件を設定することができ、ここに設定した条件に違反するネットを エディタ上で簡易的に検出することが可能となります。設定は、影響電圧もしくは物理的条件設定にもとずく係数値のいずれ を各ネット毎に行ないます。

let Class	Net Name	Max Crosstalk (V)	Parallel Rules Factor		Accumulative parallelism rules
)efault)	BIG_VOLT_ALT_CURREN				Same layer segments: 🛛 👫 🗠
)efault)	BIG_VOLT_ALT_CURREN				
)efault)	DCONN_IN_NET_1				Edge / Edge Gap   Max Parallel Len
)efault)	DCONN_IN_NET_2				
)efault)	DCONN_IN_NET_3				
)efault)	DCONN_IN_NET_4				
)efault)	DCONN_IN_NET_5				
)efault)	DCONN_IN_NET_6				
)efault)	DCONN_IN_NET_7				
)efault)	DCONN_IN_NET_8				
)efault)	DCONN_IN_NET_9				
)efault)	DCONN_IN_NET_10				🔰 Adjacent layer segments: 🛛 🍀 🖌 💬
)efault)	DCONN_IN_NET_11				
)efault)	DCONN_IN_NET_12			1	Edge / Edge Gap   Max Parallel Len
)efault)	DCONN_IN_NET_13				
)efault)	DCONN_IN_NET_14				
)efault)	DCONN_IN_NET_15				
)efault)	DCONN_IN_NET_16				
)efault)	GND				
)efault)	input driver				

### ・影響電圧での設定

クロストーク検証の対象となるネットのMax Crosstalk(V)項目に対し、エラー検出のボーダーラインとなる電圧値をキー入力して下さい。電圧の単位は項目が示す通りV(ボルト)となり、該当ネットが設定された値を越える電圧の影響を受けた場合にエラーとして検出されます。



・物理的な設定内容における係数での設定

係数で設定を行なう場合には、始めに係数のもととなる物理的な条件を作成する必要があります。この物理的条件とは、同一層及び異層間におけるクリアランス値に対しての最大平行線長となります。平行線条件としてSame layer側に同層での条件を、Adjacent Layer側に異層間での条件を設定します。



ここに登録する物理的な条件値は、係数のもととなる値となるので実際の検証に使用する値全てを設定する必要はありません。ここに登録した値をもとに、どういった条件で検証を行なうのかを各ネットのParallel Rules Factor項目へキー入力で設定して下さい。



例 > Edge/Edgeが200umでMax Pallel Lengthが2000umであった場合

係数として1を設定した場合には、該当ネットに200umのクリアランスで2000um平行線を辿っているネット(パターン)が存在した場合にエラーとして検出され、係数が0.5であった場合には、半分の条件である1000umの平行線でエラー検出されることになります。

- 154 -

## ◆その他/Other タブ

Otherタブでは、各ネットに対するスタブ長制限指定やビア数の指定が行なえます。Supply Voltage項目では、クロストーク検証の対象外となるネットを判別するための電源ネットに対する電圧値を設定します。この電圧値は、Expedition PCBのオプションとなる伝送線路解析ツールにおける電源電圧のパラメータとしても用いられます。



・スタブ長制限指定の設定

対象となるネットのMax Stub Length項目を選択し、直接値をキー入力して下さい。



・ビア数制限の設定

対象となるネットのMax Vias項目を選択し、矢印ボタンを使用して最大使用数を選択して下さい。



・電源ネットへの電圧値の設定

対象となる電源ネットのSupply Voltage(V)項目を選択し、電圧値を直接キー入力して下さい。



# ◆ディレーフォーミュラ/Delay Formulas タブ

ディレイフォーミュラタブは、Topology: Customでネットオーダー指定を行なったネットに対してのみ使用できるオプション設定 となります。このディレイフォーミュラでは、ピン間指定での配線長や等長配線指定といった設定が行なえます。ネットの接続 ピンは、スプレット形式の表としてリストされます。ディレイフォーミュラにおける各設定には特別な書式が用いられ、各接続ピ ンのカラムに対して長さや等長といった書式を入力して設定を行ないます。



## ・表内における接続ピンの見方

表内における各ネットの接続ピンの見方については、最上段に記されたアルファベットのカラムとIndexカラムに表示される番号を使用します。下図を例に取ってみると、最上段にリストされたネットの"BIG\_VOLT\_ALT\_CURREN1"には、インデックス番号として1が割り付けられており、各接続ピン"J2-AA18、R1-1、R2-1"のカラム文字を合わせて、J2-AA18がA1、R1-1がB1、R2-1がC1という変数として表内では扱われます。



### ・ディレイフォーミュラの設定

ディレイフォーミュラでの設定は、各カラムへ特別な書式を用いて行ないます。この書式は、下記のような内容の要素を組み合わせて設定します。

要素の例>	
・数値	: 1、10、0.5、0.01などのギリシャ数字で値を表わす。
・単位	: ps、ns、in、th、mm、umで数値に対する単位を表わす。
・接続ピン	: A1、C4、などのカラム記号で接続ポイントを表わす。
·不等号	:<、>、=で設定する値への意味付けを行なう。
・演算記号	: +0.5ns、-10thの表現で値に対する演算を付加。
•範囲	: 0.1:0.3nsの表現で 0.1~0,.3nsの範囲を表わす。
・誤差	: +/-0.01ns、+3/-1thの表現で誤差の範囲を表わす。
・ピン間	: A1@A4の表現でA1ピンからA4ピンまでの長さを表わす。 A4カラムにA2@A4の長さを指定する場合には、自カラムであるA4をはぶいた @A2の表現で自カラム(A4)からA2までの長さを意味する。

例>J2-AA18からR1-1までの長さを1.5ns以内で配線し、全体としては3nsで配線したいというような場合、 J2-AA18からR1-1までの長さをB1のカラムに@A1<1.5nsと設定し、全体の長さをC1カラムに@A1=3nsと 設定します。





自カラム記号を省略できるのは同一インデックス番号内のみで、異なるインデックス番号行へ指定する場合にはカラム は省略できません。従って、A2~B2までの長さをA1~B1と同じ長さにしたいという場合には、A2カラム内に @B2=A1@B1と設定する必要があります。

# エディタコントロール

◆エディタコントロール/Editor Control

エディタコントロールメニューでは、Expedition PCB上で行なわれる設計作業に関する様々な設定が行なえます。このエディ タコントロールメニューは、プルダウンのSetup > Editor Controlコマンドで起動します。このメニューには、Place/Route/Grid の3つのタブと、Common Settingsメニューが存在します。

<u>Setup</u> lace <u>R</u> oute E <u>C</u> O <u>A</u> nalys	Editor Control
Library Manager	Place Route Grids
Lib <u>r</u> ary Services	+ <b>→</b> 分 €
<ul> <li>Padstack Editor</li> </ul>	S General ontions
🤣 PD <u>B</u> Editor	
IBIS <u>L</u> ibrarian	> Jumpers
Setup Parameters	
Vet Classes and Clearances	
Net Properties	
Design Capture	
CAE Project Integration	
l≩ Cross Pr <u>o</u> be	
Signal <u>A</u> nalyzer Models	V Common Settings
Per Creatister Control	☑ Interactive Place/Route DRC
	AutoSave intervals to temp work area
	Interactive: 60 [min]
	Auto Route: 60 [min]
	📙 🗙 No schema selec 💌 🖆 🔗

・項目の展開と折りたたみ





- 159 -

・ドッキングと切り離し

エディタコントロールは、EE2007.3バージョンからAdd-InタイプのGUIになり、アプリケーションウィンドウにドッキングさせたり、切り離したりすることが可能です。



・スキームの保存と削除

エディタコントロールで設定した内容を、メニュー下にあるセーブスキームボタンで保存することができます。スキームに名前 を設定することができ、またローカル又はシステム用として保存が可能です。システムとして保存されたものは、その端末上 で扱われる全てのエディタ上で呼び出すことが可能であり、作業内容に応じたスキームを作成しておけば、面倒な操作を毎 回行なう必要はありません。



## ◆共通設定/Common Settings

自動バックアップ、インタラクティブDRC等のGeneral項目の設定を行います。

Editor Control
Place Route Grids
+
> General options
> Jumpers
V Common Settings
✓ Interactive Place/Route DRC
AutoSave intervals to temp work area
Interactive: 60 [min]
Auto Route: 60 [min]
No schema selec 💌 💼 🤣

•Interactive Place/Route DRC

このスイッチをOFFにすることで、マニュアル配線&配置作業時のオンラインDRC機能(AutoActive機能)をオフにすることが可能です。

☑ Interactive Place/Route DRC

インタラクティブDRCを無効とすると、エディタ上にはオンラインDRCが無効であることを示すマークが表示されます。このマークが表示されている状況であれば通常では行なえない銅箔同士の干渉を含む配線や部品配置作業が行なえるようになります。一度でもインタラクティブDRCを無効にすると、バッチDRCを実行することを促すメニューが表示されます。このメニューの表示はバッチDRCを実行しない限りエディタ起動時などに毎回表示されます。

Expedition PCB  Vou have requested to turn Interactive DRC OFF.  This will disable the following items:  - Teardrop Generator's Non-Selected Options - Breakout Generator's Non-Selected Options - Auto Route, Gloss, & Turing - Modify Corners' Non-Selected Options DRC OFF Applies to entire Board Area except: - Reusable Blocks: Board & Flattened Blocks Do you wish to continue?  (C(XY)) - C(C)(2) -	▶ DR. ▼ Interactive DRCをOFFとした際、DRCが無効である旨 メッセージが表示されます。
Expedition PCB         Interactive DRC will now be switched on.	上記メッセージをClose 又は Interactive DRCをONとした際、
It is recommended that you now run Batch	DRC違反を検知する為バッチDRC実行を促すメッセージが表示
DRC.         Would you like to run it now?         Yes         Yes         Don't show again this session	されます。

- 161 -

•AutoSave intervals to temp work area

この項目では、マニュアル配線作業時と自動配線時の自動バックアップ時間を設定することができます。この項目の標準値は、双方60分となります。

AutoSave interval	s to temp wor	'k area
Interactive:	60	[min]
Auto Route:	60	[min]

# ◆配置/Place タブ

部品移動時のDRC設定、スナップポイント、部品回転時のテキストの取り扱い等に関する設定を行います。

Editor Control	
Place Route Grids	
<b>キー</b> 分 歩	
➢ General options	全般設定
> Jumpers	ジャンパー設定
> Common Settings	
🔚 🗙 No schema selec 💌 🕋 🤣	

◆配置> 全般設定/Place> General options

•Place Online DRC (pad-pad errors)

この項目では、部品のオンラインDRCに関する設定を行います。部品の配置や移動時に、部品間でプレースメントアウトライン が接触した場合の動作を定義します。

Place Online DRC (pad-pad errors) <ul> <li>Warning</li> <li>Preventative</li> <li>Shove Parts</li> </ul>	<ul> <li>尚、Editor Control &gt; Common Settings&gt; Interactive DRCがOFF時以 外は、このDRC設定に関係なく銅箔要素(パッドなど)間の接触を一 切認めておりません。</li> </ul>
Warning : プレスメントアウトラ エラーの際は ワー	ー インの接触を許可して、部品の配置や移動が可能となります。 ニングメッセージが表示されます
Preventative : プレスメントアウトラ Shove PartがONの	インの接触を禁止し、部品の配置や移動は許可されません。 場合、エラーを回避するように接触対象部品の押し退け(部品移動)が行なわれます。
Pushback Part : Ctrlキーを押した状のエラーを回避する	態にて部品配置を行っと、Pad to Padクリアランス 及び フレイスメントアワトライン同士 5ように配置が行われます。

•Netline display while moving parts

この項目では、部品がマウスカーソルに追従している状態で表示されるネットラインに関する設定が行なえます。



# •Part alignment

この項目-	では、部品の整列コマンド(Aligr		■ )を使用した場合の基準点を設定します。
Pa	art alignment		セル原点を基準とする場合に選択します。
	<ul> <li>Cell origin </li> <li>Centroid of pins </li> </ul>		ピンマトリクスの中心を基準とする場合に選択します。
	○ Pin centers ◄		部品のピンを基準とする場合に選択します。
ב ב צ	ペンマトリクスとは、その部品のピン	ン(パッド)全てを	 を直線で結んでできたシェープ(多角形)形状を指します。

Note

参考:セル原点とピン基準の動きの違い



Text Rotations

この項目では、部品回転時における、リファレンス番号と部品番号の取り扱いについて設定することができます。





- 165 -

### •Cell Rotations

セル形状に対する配置角度と配置面についての指定が行なえます。設定は各セル毎に行なわれ、リストで選択したセルの内容が、右側のフォーム内で確認できます。

Cell Name 🛛 🖂	Package Group	Mount Type	r 🔍 Any angle	,	
AMD_8111_BGA	IC - Other	Surface	Side: 💽 📷	p	⊖ <u>B</u> ot
TX_POWER	IC - Other	Through			
ONN184	IC - Other	Through	C Orthogon	al	
FFBGA1517	IC - Other	Surface			
PCI_EXPX4	IC - Other	Through			
CI_32BIT_CONN	IC - Other	Through	5 +	0°	
PCI_64BIT_CONN	IC - Other	Surface			
RADIAL_0.414	Discrete - Radial	Through		-	
RNC8T0402	IC - Other	Surface		Rotton	
OCKET_940	IC - Other	Surface	L T TOP L	Borrou	1
OIC24	IC - Other	Surface	_	-	
SOT23	IC - Other	Surface			
SOP48	IC - Other	Surface	+	S 1809	•
IFBGA144	IC - Other	Surface		_	
FO263	IC - Other	Surface			
TQFP44	IC - Other	Surface	🗌 Тор 🗖	Bottom	
rennee	IC Other	Surface			

・Any angle (角度制限なし)

この項目を選択した場合には部品に対する角度指定は無く、配置面指定のみとなります。

🕘 Any angle ——		
Side: O <u>T</u> op	C <u>B</u> ottom	🖲 Bot <u>h</u>

Any angleでSideをBothとした場合、配置面、配置角のどちらも指定しない設定となります。

## •Orthogonal (直角)

この項目を選択した場合には、下の項目でセルに対する角度を配置面毎に指定することができます。



0度/90度/180度/270度の項目には、それぞれ配置面を指定する チェックボックスが存在します。有効としたい角度のチェックボック スにチェックを入れることで、その配置面での配置角を指定するこ とができます。ここでチェックが入れられなかった配置面と角度を使 用した配置は禁止されます。

尚、ここで設定された内容に違反する配置を認めるか否かについては、 Place Online DRC設定に依存します。 違反している部品があればReview Hazardで検出が可能です。

### ·Clusters & Rooms

クラスターとルームに関する設定を行ないます。クラスターとは、部品間のつながりの強さを意味し、同一クラスターグループに それらの部品を登録することで、ネットの属性などに関係なく部品間のつながりを強めることができます。これに対してルームと は、基板上に作成された部品の配置領域(Room)を差し、各ルーム毎に部品をグループ化することで、それらの部品の配置 領域を指定することができます。



このタブでは、クラスター及びルームの各グループに対する部品の登録作業が行なえます。作業の方法は双方共通となり、 Newアイコンでエントリをリストへ追加します。追加されたNewエントリの名前を直接変更して、Excluded parts項目にリストされた 部品の中からグループ登録したい部品を選び、[>]ボタンを使ってIncluded partsリストに登録します。

	— このボタンを選択してNewエントリを追加し、名前を変更します	0
Clusters	Excluded parts:	
	Ref Des Part Number Ref Des Part Number	
	<u>»</u>	
	<u>«</u>	
Clusters		
Name: 🚯 🖄 🗙	Excluded parts:	
Cluster1	D1 1N4004	
	D2 1 N4004 PCAP.01 UF	
	」 ゴ グループ登録したい部品を移動。	

グループ名は直接編集。

Note

クラスターとルームの登録は、必要と思われる部品にのみ行ないます。 ・クラスター登録の内容は、自動スワップ機能などの検討材料に用いられます。 ・ルームのグループをここで作成することで、Drawコマンドのルーム作成時、プロパティフォームに登録済み となるルームグループ名がリスト表示されるようになります。 Type Room Layer Top Name 受録済みのグループ名がリストされます。 ◆配置> ジャンパー設定/Place> Jumpers

この項目では、ジャンパー部品に関する設定を行います。

•Press spacebar to add jumper

ジャンパー配置を、スペースバーに連動させる場合にチェックを入れます。

Press spacebar to add jumper

•Jumper placement angle

ジャンパーの配置角度を、Orthogonal(直角のみ)とAny angle(自由角度)から選択します。



• Jumper Table

PDBに登録されたジャンパー部品の選択と、ジャンパー配置後に付加されるジャンパーシルクに関する設定となります。

Numper Table	
Angle Part Number Cell Length (th)	
Conly selected jumpers will be available while placing jumpers.	PDB内に登録されたジャンパー部品がリストされます。 使用を許可するジャンパーのチェックボックスにチェッ クを入れることで、ジャンパーの使用が認められます。
Graphics options Assembly and Silkscreen line width: 10 (th)	
Line gullback distance: 50 (th)	
Graphics options (作画オプション)	
<ul> <li>Assembly and Silkscreen line width :シルク線の太さを</li> <li>Line pullback distance :ジャンパーパット</li> <li>この距離</li> </ul>	≥設定します。 ジンらシルク線までの距離を設定します。

168

◆配線/Route タブ

マニュアル、自動配線動作に関する設定を行います。

Editor Control	
Image: specific depth       Image: specific depth	全般設定
Dialogs	ダイアログ設定
Trace & via edit behavior	配線設定
> Vias & fanouts	トレースとビアの動作設定 ビアとファンアウトの動作設定
Common Settings	
No schema selec 💌 📩 🔌	

◆配線> 全般設定/Route> General options

•Turn on/off net rules

この項目では、ネットクラスやネットプロパティ等で設定された制約条件をマニュアル配線時に適応させるか否かを設定しま す。



各チェックをはずすと、ネットプロパティ条件に違反する配線作業がマニュアル配線時にのみ行なうことが できるようになります。

•Curved Traces

カーブトレース機能にてカーブトレースを作成する際に使用される配線コーナー円弧の半径を指示します。値を指定しない場合(Variable)、マウスカーソルを使用して任意の大きさの円弧を作成することが可能です。カーブトレース機能の詳細は、 Chapter3-Routingの"カーブ切り替え/Toggle Curve"を参照ください。

Curved Traces Radius: Variable (th)	Radiusに値を指定することで、カーブトレース実行時の右マウス ボタンメニュー(RMB)より候補値として選択可能。
Min. radius: Variable (th)	 最小の円弧半径を指定。

## ◆配線>ダイアログ設定/Route> Dialogs

## $\bullet {\rm Net} \ {\rm Filter}$

この項目では、ネットに対するフィルタリング設定を行なうことができます。Excluded(除外)リストとIncluded(含む)リストへネット を状況に応じて振り分けて使用します。Includedリストに登録されたネットがその作業に対する対象となり、ダイアログ内の チェックボックスで、フィルターを使用するか否かを決定します。

	り エツク Include	つ時にフィルターを有効とし edリストに含まれるネットの	<sub>ンます。</sub> みが選択	え(編集)可能となります。
Net Filter Selection Scheme: No schema selected Display class type:		•		- 設定内容をスキームとして登録。
Excluded:       Net Name     Net Class       (Net0)     (Default)		Included: Net Name ∠ Net Class \$1N155 (Default) 000 (Default)	-	CES使用時のみ表示されます。 Net :Net Classを表示 Constraint :Constraint Classを表示
+5V_BACK 15ML +12V_BACK (Default) CPU0_CLK_N (Default) CPU0_CLK_P (Default) GND POWER HTC_CLK_TOFPGA_N HT_CONN_N_0_7 HTC_CLK_TOFPGA_P HT_CONN_N_0_7 HTC_CTL_FROMFPG HT_CONN_OUT_0 UTG_OTL_FROMFPG HT_CONN_OUT_0	7 7	ADU         (Default)           AD1         (Default)           AD2         (Default)           AD3         (Default)           AD4         (Default)           AD5         (Default)           AD6         (Default)           AD7         (Default)		
HTC_CTL_FROMPG HT_CONN_OUT_0 HTC_CTL_TOFPGA_N HT_CONN_N_0_7	7 	AD8 (Default) AD9 (Default)		チェック時にNetlineに対するフィルターを 有効とします。Includedリストに含まれるネ ットのネットラインのみが表示されます。

•Layer Settings

この項目では、配線可能な層と配線層に対する主配線方向及び配線層のペアを設定することができます。

🔁 Layer Settings 📃 🗖 🗙			- 🗆 ×
Enable routing & di	irection bias:		
Enable Layer	Bias	Layer Pair*	
<b>⊡</b> 1	Horizontal	4	
🗖 2P	Horizontal	None	
□ 3P	Vertical	None	
<b>▼</b> 4	Vertical	1	
Items with * for interactive tools, not auto router.			
OK	Can	cel Apply	<b>@</b>

Enable Layerには、各層にあるチェックボックスで、配線層として有効か否かを設定します。チェックを入れた層へのみ配線が 行なえ、チェックが無い層への配線は一切行なえません。尚、この設定は全ての配線コマンドに対して有効となります。



Biasには、各配線層毎の配線の方向性を設定します。各項目を選択するとドロップダウンリストが表示されますので、 Horizontal(横方向)、Vertical(縦方向)の何れかを設定して下さい。ここに設定される方向は、あくまで優先という意味合いと なりますので、指定された方向以外への引き回しも行なわれます。



Layer pairsには、マニュアル配線時にスペースバーやAdd viaを使用してビアを発生させた場合に切り替わる、配線層のペアを設定します。ビアの発生とともに、ペア指定された層間でアクティブな配線が入れ替わります。この項目はマニュアル配線時のみ有効となります。

Enable Layer	Bias	Layer Pair*	]
	Horizontal (	4	Layer1とLayer4がペアの設定となります。
₽ 2₽	Horizontal	None	
🔽 3P	Vertical	None	
✓ 4	Vertical	1	]

• Tuning

この項目では、ネットプロパティで長さ指定された配線に対して、どのようにチューニングするかについて設定します。

Tuning Patterns
■ Tuning Patterns Tuning pattern rules Minimum gaacing Minimum gaacing Preferred minimum height Magimum height Magimu
Comparison (th)     Allow vias in any pattern     Tuning iterations     Reduce length: Off     Add length: Low     ビアを使用して他層に迂回させるチューニングを 指示する場合に指定します。
Effort:     Automatic urgency:     Interactive urgency:       ReTune Only     Image: Concel Conce
Tuning pattern rules - チューニングパターンルールの定義 Minimum spacing : チューニングパターン間の最小スペーシング値を設定します。 Default値は0となり、0指定時はNetClassルールに違反しない最小値が自動で定義されます。 またトレース幅に対する係数での指定が、"x"を付与することで可能となります。
例)トレース幅が10thで2xが指定された場合、スペーシング値は20thとなります。 Preferred Minimum :チューニングパターンの最小の高さ値を設定します。Default値は0となります。 height
Maximum height :チューニングパターンの最大の高さ値を設定します。Default値は0となります。

- 172 -

		Add length: Low		
—AutoTune options — Effort: ReTune Only	Automatic	c urgency:	Interactive urgency: Off	
マニュアル配線時と自 Tuning iterationsー自 Reduce length Add length	自動配線時において、 自動配線(Tune Delay) :Max length違反を解 :Tune Delayの強度を 整形を行います。	チューニングをどのように 時のチューニング動作の 決する為、最も長いペア 設定します。Exhaustive書	実行するのかを設定します。 定義 配線を短くするよう整形作業を行 没定時は、最大限まで長さを追加	テいます。 叩するように
Effort - チューニング実行時のレベル調整 ReTune Only :このスイッチが有効であるとき、許容を超えた分のみの再チューニングに制限されます。 尚、このモードではチューニング済みでないネットに対しての作業は行なわれません。 Tune & Retune :このスイッチが有効であるとき、全体に対する再チューニングが行なわれます。 必要に応じてビアや配線を押しのけて最適なチューニングが行なわれます。				
Automatic urgency - 自動配線時のチューニングの定義 Off:整形作業を実行しない。Off: 整形作業を実行しない。On Netline Routed:配線が終了した時点で、定期的に整形作業を実行する。At End of Effort:エフォート終了時に、定期的に整形作業を実行する。At End of Pass:配線パスの終了時、定期的に整形作業を実行する。				
Interactive urgency-マニュアル配線時のチューニングの定義 Off:整形作業を自動で行なわない。On Drag:配線ドラッグ時にも自動で整形作業を行なう。While Clicking:選択した際に自動で整形作業を実行する。On Netline Routed:配線が終了した時点で、定期的に整形作業を実行する。On Idle:常に自動整形作業を行なう。				
※双方とも、On Netline Routedとした場合には自動でこのチューニングが行なわれ、ダイナミックな配線修正に対し ても、チューニング作業が自動追尾するようになります。また、双方Offとした場合には、結線後にチューニング 作業を意図的に行なわない限りは、長さの整合が行なわれませんので注意が必要となります。				

Note

チューニング機能について

Expedition PCBでは、等長指定や長さ指定が施された配線に対するチューニング(自動長さ整合)機能が提供されま す。長さ指定された配線が結線された後、この配線がその条件を満たしていない場合に長さの整合を行なわせる機 能がチューニングとなります。このチューニングは、指定された長さに足りないという場合に有効となり、その配線に対 してチューニングパターンを形成することで長さの整合を行ないます。



この項目では、ペア配線指定されたディファレンシャルペアを異層間でペア形成させる際の設定を行ないます。グレーアウトされた左側の層に対するペア層を異なる値にすることにより、設定された層間を使った異層間ペア配線を形成させることができます。

Niff Pairs	
Adjacent and same layer pairs: 1 1 1 2P 2P 3P 3P 4 4	Convergence 0.64 (mm) distance tolerance: 2.54 (mm) Max distance to 2.54 (mm) Min length to 2.54 (mm)
	maintain pairing: [2:37 (mm) Max separation 0 (mm) distance:
	Ignore Pair Relationships
ОК	Cancel Apply 🏈



Adjacent and same layer Pairs: ペア指定ネットは、ここで設定さ れた層設定で異層間ペアを形 成します。双方の値が同じ場合 、その層では同層でのペア配 線が形成されます。

Convergence distance tolerance:

パッドやビア接続時などにおけるペア間隔の拡散部の配線長誤差を指定します。このルールに違反するポイントは、 ReviewHazard内で確認することができます。



Max distance to convergence distance:

パッドやビア接続時などにおける一時的なペア間隔の拡散の最大長を指定します。この値はパッドの縁から計算され、パッドやビアからペア配線が指定間隔に収束される端点までの距離として定義します。この設定に違反するポイントは、ReviewHazardで確認することができます。



Min length to maintain pairing :

ペア間で指示された間隔を最低限維持させたい長さを指定することができます。ペア形成維持するということは、 下図のような密集したピン間を抜ける際に多くの湾曲が形成されます。



この項目に値を指示すると、指定された値よりも少ない長さの範囲内において下図のように湾曲を削除することができます。



Max separation distance:

パッドやビア接続時などにおける一時的なペア間隔の拡散の最大長を指定します。この値はパッドの中心からの距離 として計算され、パッドやビアからペア配線が指定間隔に収束される端点までの距離として定義します。この設定に違 反するポイントは、ReviewHazardで確認することができます。

During Push & Shove:

既存のペア配線におけるプッシュ&ショーブの動きの調整を指示することができます。

During Pus <u>h</u> & Shove: Ignore Pair Relationships	<ul> <li>Ignore Pair Relationships: ペア関係を無視する。</li> <li>Allow Pairs to Split If Necessary: 必要な場合にのみペアを分ける。</li> <li>Prohibit Splitting of Diff Pairs: ペアが分かれるのを禁止。</li> <li>Avoid Splitting of Existing Pairs: ペアが分かれるのを避ける。</li> </ul>
---	---

Minimize splitting (AutoRoute only) :

AutoRoute時のみ有効となります。チェック時は既存配線を含めて、ペア間隔が小さくなるように整形が行われます。

### •Pad Entry

この項目では、各パッドに対する引き込み方向を指定します。Select pads項目でパッド形状の種類を選び、リストに表示された パッドの中から対象を選択します。引き込み形状を設定するメニューが右側に表示されますので、優先する引き込み形状の チェックボックスに対してチェックを入れます。この設定は各パッド個別に行なうことができ、リスト最上段にある(All \*\*\* Pads) を指定することで種別毎の設定も行なえます。また、幾つかのパッドのみをまとめて設定したいという場合には、対象となるパッ ドを[Ctrl]や[Shift]キーを使って選択します。

New York Pad Entry			
Pad Entry Select pads: Rectangular	Rules for all rectangular pads	パッドの種別を以下 Roctangular	から選択します。
[All Rectangular Pads] ▲ Rectangle 410×425 RECT_0.220×0.180 RECT_0.01969×0.00984 RECT_0.02000×0.07000	Rules for selected pads	Oblong/Octagon Round/Octagon Square Custom	: 構円形 : 円形 : 正方形 : カスタム形状
RECT_0.03000X0.10500	Prefer     Prefer     Prefer     Ke	ign on long axis poate at pad edge eep via center inside pad	
General options Gridless pad entry for all pads Et view / highlight pad Exposed metal clearance on outer layers Top 0 (th) Bottom 0 (th)	□ Select padsで選んだみ を選択します。[Shift]・ ※All *** Padsを選択 (All Rectangular 635.0 × 1524.0 1524.0 × 1905.)	形状のパッドが全てリス や[Ctrl]キーを併用す い時は、リスト内の全ての Pads) rect O rect	ストされるので、設定対象となるパッド ることで複数同時選択が可能。 のパッドが対象となります。

General options項目

•Gridless pad entry for all pads

オフグリッドパッドに対してパッドエントリー設定を有効とします。本設定はEditor Controlにて配線グリッドを指定した場合のみ有効となります。

•Fit view / highlight pad

エディタとのクロスプローブ機能を有効とします。チェック時は、リストで選択したパッド形状を持つピンへパンニング表示します。

•Exposed metal clearance on outer layers

→次ページに例を記載

トレースの露出箇所(引き出し箇所)と近接するパッド間のクリアランス指定を可能とします。指定したクリアランスルールを もとに、配線禁止領域を擬似的に作成し、トレースの進入を禁止します。これにより、トレースの露出箇所(引き出し箇所) と近接パッドにより引き起こされる、ソルダーブリッジの製造課題を解決することが可能となります。

General options     Gridless pad entry for all pads     Gridless pad entry for all pads			
Exposed metal clearance on outer layers Top 20 (th) Bottom 20 (th) ◄	Exposed metal clearance on outer layers: 外層 (TOP/BOT毎) にパッドからのオーバーサイズ として、クリアランス値を設定。		
Fynosed Metal Clearanceに設定した値は、パッドからのクリアランス値として使用されます			

例) 20th を設定した場合、パッドから20thオーバーサイズした領域(ピンクの領域)をExposed Metal Clearanceとして扱います。



Note

インタラクティブDRCがOFF 又は 設計途中にExplosed Metal Clearance を変更した場合、Exposed Matal Clearanceに違反したデータが作成されます。その際、エラー箇所は バッチ処理のAnalysis> Batch DFF (Design for Fabricationのライセンスが必要)でのみ検出可能です。





Extended Pad Entry (拡張パッドエントリー)のオプションは、"パッドのエッジに対して常に垂直なるように引き出す"という条件で、最適な形状/位置(前述の5種類以外も含む)で引き出すものであり、これにより、5種類という制限に縛られない、より自然な形状でのトレースの引き出しが可能となります。また、オプションであるAllow Odd Angle によって、パッドのエッジに常に垂直になるように、特殊な角度での引き出しを行うことが可能となります。



# **Plowing Between Two SMD Pads**



Extended Pad Entry :OFF

Extended Pad Entry :ON SMD間に配線されたトレースに対して、VIAが 接近してトレースが押し退けされた状態となり ます。Extended Pad EntryがON時は、トレース に対して不要なポイントを作成せず、パッド内 のみポイントを作成します。



Allow Odd Angle Allow Odd :OFF ON 特殊な角度で配置されたパッドからの引き出し。 Allow Odd AngleがON時は、引き出し時に一時的 に特殊な角度で配線を行い、パッドエッジに対し て垂直な引き出しを可能とします。



Finger、Round/Octagon、Customパッドへの対応

Allow Odd AngleがON時は、これらのパッド形状 に対しても、常にパッドのエッジから垂直な引き出 しを可能とします。

・Route タブのAllow 45 degree corners にチェックが入っていない状態で、Extended Pad Entry やAllow Odd Angle にチェックを入れたとしても本機能は有効になりません。またその場合、すべてのPrefer チェックボックスに チェックが入っている時と同じ動きになります。

・本機能が有効な場合、各Prefer チェックボックスでの設定は無視されます。 (Prefer チェックボックスの5種類以外も含むすべての形状/位置からの引き出しが有効になります。)

•Pad Entry タブのGridless pad entry for all pads は、全パッド形状に共通する設定ですが、Extended Pad Entry が有効なパッドからの引き出し時には機能しません。

・これまで"Pad Entry の優先する(Prefer)引き出し形状"の設定ができなかったRound / Octagon パッド、Custom パッドなどに対しても本チェックボックスは追加されています。

・Differential Pair 配線時には、Extended Pad Entry は機能しません。

•Expand Traces

Note

この項目では、配線時にどのネットクラスで設定された各配線幅を使用するかの設定を行います。



- 180 -
•Modes

この項目では、マニュアル配線時における配線モードの設定を行ないます。

•General options

この項目では、配線のコーナーに対する処理、ループ配線の許可、ダブルクリックでのビアの配置許可を行ないます。



## •Strength control

この項目では、マニュアル配線の動作における強度の設定を行ないます。

Strength control				
Effort:	Layer bias:			
Medium 💌	High 💌			
Via cost:	Max vias added:			
Medium 💌	1 💌			

Effort (エフォート):

自動配線エンジンの強さを示し、Low<Medium<Highの順に強くなります。ここで設定するエフォートレベルは、マニュアル配線時における自動配線のアルゴリズムとなり、バッチ型に付属されるそれとは異なります。また、ここで設定される最大値のエフォートは、バッチ型の最小エフォートに劣りますので、特に必要がなければ"Medium"として下さい。

Layer bias (レイヤバイアス):

配線の方向性における拘束の度合いを示し、Low<Medium<Highの順に拘束度が増します。配線方向に対する 拘束度を増すと、配線はその層で指定されていない方向への引き延ばしを嫌い、結果ビアを経由して他層へ迂回しよ うと働き、必要以上にビアを発生させる可能性が高くなりますので、必要がなければ"Medium"としておいて下さい。

Via cost (ビア コスト):

ビア使用におけるコストを示し、Low<Medium<High の順にコストが増します。ビアに対するコストを増すと、配線エンジンはビアの使用を控えようと働きますが、これにより配線作業自体が円滑に行なえなくなる可能性がありますので、特に必要がなければ"Medium"としておいて下さい。

Max vias added (最大ビア数):

配線に対して追加できるビアの数を設定します。ここで設定されたビア数制限は、半自動コマンドのRouteコマンドで 有効となり、Plowコマンドでは無効となります。尚、この設定についても値を"0"とすることで、作業が困難となる場合が ありますので、特に必要が無ければ"3"などの数値を指定しておいて下さい。 ◆配線>トレースとビアの動作設定/Route> Trace & Via edit behavior

•Push & Shove

この項目では、マニュアル配線時における押し退け設定を行います。尚、各設定は異電位間に限定されます。

Push & Shove	
🔽 Trace shoving	🔽 Via shoving
🔽 Allow C	dd Angle Escape
🔽 Pad jumping	🔽 Via jumping

Trace shoving	: 配線の押し退けが行なわれます。
Via shoving	: ビアの押し退けが行なわれます。
Allow Odd Angle Escape	: 一時的に特殊な角度(45度以外)での配線を許可します。
Pad jumping Via jumping	※現在のバージョンでは、部品パッドに対してのみ有効となります。 :パッドを飛び越す押し退けが行なわれます。 :ビアを飛び越す押し退けが行なわれます。

•Gloss mode

この項目では、グロスモードの設定を行ないます。配線コマンド(Plow)実行時の[F4:Toggle Gloss]と同じ動作となります。

Gloss mod	е		
O On	$\odot$ Local	<ul> <li>Off</li> </ul>	

Gloss ON	:グロスモードがOnの場合、パターン全てに対する自動整形がポイント指定毎に行なわれます。 このモードを選んだ場合、パターン形状を細かくチェックする必要はありませんが、ポイント指定毎に 整形が行なわれるため、配線経路を細かく指定したいようなケースには向きません。
Gloss Local	:グロスモードがグロスローカルの場合、ポイント指定毎にその区間(1セグメントあたり)の自動整形が 行なわれます。このモードを選んだ場合、奇麗な形状で配線を引き回すことができます。
Gloss Off	:グロスモードがOffの場合、パターン形成後に自動整形は一切行なわれません。このモードで配線 されたパターンには半固定(セミフィックス)の属性が与えられ、固定化を解除しない限りは他の パターンが押しのけることはありません。

#### •Advanced gloss options

この項目では、マニュアル配線時における整形処理についての設定を行ないます。Advanced gloss options項目にある各 チェックボックスで、マニュアル配線時における整形処理(アクションキーのGlossコマンドや配線の修正作業)の動作を指示します。



◆配線> ビアとファンアウトの動作設定/Route> Vias & fanouts



•Max trace length on restricted layers

配線禁止層に対する最大配線長の許容を、表層と内層に指定します。

Max trace length on restricted layers			
Extern	al:	Intern	al:
3.00	💌 (mm	) 2.00	<b>•</b> (mm)

## 使用例)

・表層 (External)を配線禁止層として、Net Classes & Clearances に設定。
・Max trace length on restricted layers > External に3mmを設定。
結果、表層からファンアウトする際の最大配線長として、3mmまでのトレースを許可します。3mmを超えるトレースを作成しようとすると、以下エラーが発生します。

Restricted layer rule violation on net.



- 184 -

## ◆グリッド/Grids タブ

部品配置、マニュアル配線、Drawコマンドの作画時に使用するグリッドの設定を行います。

Editor Control     Image: Control       Place     Route       Grids       Part Grids (mm)       Route Grids (mm)       Other Grids (mm)	<ul> <li>部品グリッド</li> <li>配線及びビアグリッド</li> <li>その他グリッド</li> </ul>
Common Settings          Image: Setting selection         Image: Setting selection         Image: Setting selection	

◆グリッド> 部品グリッド/Grids> Part Grids



•Criteria for parts using Primary Grid



•Part grid snap

この項目では、配置用グリッドに対して部品のどの位置に対してスナップするのかを設定します。



◆グリッド> 配線グリッド/Grids> Route Grids



◆グリッド> その他グリッド/Grids> Other Grids





配置/配線用の各グリッドは、基板の原点を基準に発生します。オフセット値を設定することで、グリッド発生ポイントの基準点を基板原点位置からずらすことができます。

#### 概要

Placement(配置プロセス)では、部品配置の手法及び配置工程で有効となる様々なコマンドを説明します。

- 部品配置
- 部品配置の編集コマンド
- サーキット移動とコピー

- 188P - 198P - 209P

# 部品配置

◆部品配置/Place Parts and Cells

Expedition PCBでは、部品配置を行なうための専用メニューが用意されています。このメニューは、エディタプルダウンの Place > Place Parts and Cellsコマンドを実行することで開くことができます。

<u>Place R</u> oute E <u>C</u> O <u>A</u> nalysi:	Nace Parts and Cells	_ 🗆 ×
Automatic	Include: 🗖 Unplaced 🛛 🗖 🖸	istributed 🦳 <u>P</u> laced
<u>H</u> atomatic	Criterion: Ref Des	
<b>∏</b> ⊾ Place Parts and <u>C</u> ells	Ref Des	- Part Number
Unplace Part	V VV	
<b>f</b> ∰ <u>S</u> wap Parts	Active:	
Move	Ref Des 🗠 Cell	Part Number
Move Circuit		
	I Preview cell:	Active layer:
		Top and Bottom
		Active angle:
		U degrees
		Place
		Method:
		Sequence 🔽
	😭 🗈 Apply	<u>C</u> lose 🤣

最上段にある3つのチェックボックスは、メニュー内にリストされる部品を設定するものとなります。各チェックボックスにチェック を入れることで、それに該当する部品がメニュー内にリストされます。



Criterion項目では、リストされる部品を如何にソートさせるかを設定し、リストより選択したカテゴリでリスト内の部品がソートされます。

<u>O</u> riterion:	Ref Des	1	この項目を選択するとリストが表示されます。
- *~	Connected to Distributed Connected to Placed Connected to Selected Connected to Highlighted	per 🔺 F	
Active:	Nets & Net Classes	F	
Ref	Ref Des Part Number	t Number	
	Package Cell Package Cell by Type Package Cell by Mount Type		
	Room Cluster Schematic Cross Probe		
Preview c	Spare by Package Cell Spare by Part Number	.om 💌	選択したカテゴリでソートがかかる。
	Mechanical Cell Drawing Cell	<b>_</b>	
_			
Criterio	n: Nets & Net Classes		
	Net Name - Cl	lasz Name	<b></b>
× ~		efault) efault)	
<u>~</u>	DCONN_IN_NET_1 (De	efault)	
ACTIVE:			

パッケージ部品ではないセルや、ネットに存在しない部品を配置する場合には、このCriterion項目の"Mechanical Cell"や"Spare by xxx"を選んで下さい。

Spare by Package Cell Spare by Part Number

Mechanical Cell Drawing Cell

Ξ

Note

<u>ネット情報に無い部品の配置時に選択します。</u>

また、Criterion項目横の空欄について検索文字を入力することで、リスト内のターゲットとなる部品を選別することができます。 ここに入力する検索文字の後ろには、表示されない\*(ワイルドカード)が常に存在し、Uと入力するとU\*としての検索作業を 行なうのと同じ効果を得ることができます。

<u>O</u> riterion:	Re	f Des	Ţ U	-	<u>ここに文字を入力することで、入力文字を頭に含む</u> 部品を検索することができます。
		Ref Des 🛛 🗠	Part Number		
N V	U	U1	74LS03		
<u> </u>	U	U2 🔶	LF347		結果けリスト内に表示されます
<u> </u>	U	U3	74LS03		MIN(2)/ I ICAUA / .
Active	11	LLA.	741.000		

<u>Criterion(基準リスト)動作</u>	
・Connected to Distributed ・Connected to Placed ・Connected to Selected ・Connected to Highlighted 上記項目のActiveリストには	<ul> <li>         – 基板外に配置された部品に接続する部品をリストします。         – 配置された部品に接続する部品をリストします。         – 選択された部品に接続する部品をリストします。         – ハイライトされた部品に接続する部品をリストします。         #項目が表示され、選択された基準に対して各部品がいくつ接続しているかを表します。         </li> </ul>
•Nets & Net Classes	- 指定したネット又はネットクラスを持つ部品をリストします。
•Ref Des •Part Number	ーRef Des(回路番号)をキーに部品をリストします。 ーPart Number(部品番号)をキーに部品をリストします。
<ul> <li>Package Cell</li> <li>Package Cell by Type</li> <li>Package Cell by Mount Type</li> </ul>	ーローカルライブラリに存在するTOPセルの部品をリストします。 ーローカルライブラリに存在するTOPセルをタイプ毎にリストします。 ーローカルライブラリに存在するTOPセルをマウントタイプ毎にリストします。
•Room •Cluster •Schematic Cross Probe	ーエディタコントロールで定義したRoom情報をもとに部品をリストします。 ーエディタコントロールで定義したRoom情報をもとに部品をリストします。 ーこのオプションはCross Probeで設定した回路図で選択した部品をリスト表示 又は カーソル表示します。
<ul> <li>Spare by Package Cell</li> <li>Spare by Part Number</li> </ul>	<ul> <li>ーライブラリに存在する部品をセルを基準にリストして、スペア部品として配置します。</li> <li>ーライブラリに存在する部品をPart Numberを基準にリストして、スペア部品として配置します。</li> <li>スペア部品は自動的にSP(数字)のRef Desが付与されます。このRef Desは必要により</li> <li>Renumber Ref Des(Ref Des編集) コマンドで変更可能です。</li> </ul>
<ul><li>Mechanical Cell</li><li>Drawing Cell</li></ul>	ーリストに表示されたメカニカルセルを配置します。 ーリストに表示されたドローセルを配置します。

部品配置を行なうには、作業対象となる部品を上部リストから下にあるActiveリストへ移動させる必要があり、アクティブリスト側 へ移された部品に対してのみ作業が許されます。アクティブリストへの移動は、左にある矢印ボタンで行ない、対象となる部品 を選択した後に矢印ボタンを押して移動して下さい。

Include: 🔽 Unplaced 🛛 🗖 Distributed 🕅 Placed	Include: 🔽 Unplaced 🛛 🗖 Distr	ributed 🦳 <u>P</u> laced
Criterion: Ref Des	Oriterion: Ref Des	
Ref Des Part Number U C1 PCAP01UF U C2 PCAP01UF U C3 PCAP01UF Active: Call Part Number リストから対象を選択してこのボタンを押す。	Ref Des - U C2 U C3 U C4 Active: Ref Des Cell U C1 T - SMDCA	Part Number PCAP.01 UF PCAP.01 UF PCAP.01 UF PCAP.01 UF PCAP.01 UF PCAP.01 UF

## このリストに移動した部品だけが作業の対象となります。

アクティブリスト内の部品を選択すると、Cell項目に示されたセル形状をプリビュー画面で確認することができます。プリビュー 画面右の各設定項目は、作業時時における初期状態を設定する項目となります。

Act	tive:	lu luo.				LA MOD	2004				
	Ret	f Des	-	Cel			Part Number				
U	U1			T -	DIP14	Н	74LS03				
U	U3			Т-	DIP14	Н	74LS03				
U	U4			Т-	DIP14	Н	74LS03				
U	U5			Т-	DIP14	Н	74LS03				
				/						セル	レ形状を表示。
Prev	view o	cell:		*		Active la	a <u>v</u> er:				
						Top and	l Bottom	•			
						Active a	an <u>e</u> le:				
	<					0 degree	es	•			
1	2					Action:			7		作業時における初期状態
	Ť		•			Place		•			
						<u>M</u> ethod:					

Active Layer	:初期状態の部品配置面の指定を行ないます。
Active Angle	:初期状態の部品配置角の指定を行ないます。 0,30,45,90の角度がリスト内にあり、これ以外の角度を使用する場合は直接入力となります。
Action	:作業内容を選択します。 Place(配置)、Delete(削除)、Find(検索)の中から選択します。Delete及びFindは、このメニューを使って基板上の部品を削除もしくは検索したい場合に使用します。
Method	:部品選択の方法を選択します。 連続した操作を行なう場合にはSequenceを、1回ずつ確認しながら行ないたい場合にはManualを選択します。尚、Sequenceでの連続作業には、[Shift]キーを使って対象となる部品をすべて選択して おく必要があり、これを行なわなかった場合には毎回部品を選択しなければなりません。

このアクティブリスト内のCell項目には、その部品で標準的に使用されるTop Cellの値が表示されます。パーツデータベース内 にもしBottomやAlternates Cellが登録されていれば、この項目を選択することでそれらがリスト表示されます。配置時から形状 を変更したいという場合、ここの値を変更することでTop Cellに登録された形状以外のセルを直接使用することができます。

Act	tive:	Ju lea			
	Ref	Des	1	Cell	Pàқt Number
U	U1		- É	T - DIP14H 🛛 💌	74LS03
U	U3			T - DIP14H - DISQ	74LS0 <del>3</del>
U	U4			<u> A - Soliah - 14F</u>	74£\$03
U	U5			T - DIP14H	74LS03

PDBに登録されたセルがリストされます。

メニュー左下にある2つのボタンは、プロパティメニューとエディタコントロールメニューを表示させるボタンとなります。プロパテ ィメニューは、部品を座標指定で配置する際に使用し、エディタコントロールメニューは部品配置における禁則設定などを行 なう場合に使用します。

	Editor Control
	General Pats Cells Clusters & Rooms Routes Gloss PadEntry Grids Filter Tuning Jumpers
	(Pad to pad errors prevented) C Keep same rotation C Rotate with part
	C Off © Warning I Orjentation rules
	Preventative     Iop settings     Determines
	While moving parts
イン	Display local netlines only     Dynamic netline ordering
$\vee$	Maximum Number of Part alignment
Part Properties	Part originary C Cegitoid of pins
	© Cell origin
Part Nested Cells	C Centroid of pins
C2 - CAP-SMD1206-10P	
	Applies to interactive placement tools only.
E ditable	<b>▲</b>
X: Y: Botation:	
750 2,275 (th) 90 (deg)	
⊙ A <u>b</u> solute O <u>D</u> elta	エディタコントロールメニューでは、部品配置に関するタブが自動的に
	表示され、ここで設定された内容を基に部品配置や移動が行なわれます。
Lock status: None	
Other	
V Leastion: 750 (th)	
$Y$ Location: 2,275 (th) $\exists$	
Rotation: 90	
Board Side: Bottom	
Mount Height: 53 (th)	
OK Cancel Apply	

## ◆部品配置の作業手順

① エディタプルダウンより、Place>>Place Parts and Cellsコマンドを実行してメニューを開きます。

<u>Place</u> <u>R</u> oute E <u>C</u> O <u>A</u> nalysi:		Place Parts and Cells	
Automatic 🕨		Criterion: Ref Des	
<u></u>	N	Ref Des	Part Number
Interpretation of the second seco	$\square$	× ~	
<u>U</u> nplace Part	V	<u>*</u> ^	
€¶ Swap Parts		Active:	Part Number
11 Oweb Large			
Move			
Mo <u>v</u> e Circuit			
🖶 Eush			
		Preview cell:	Active la <u>v</u> er:
			Top and Bottom
			O degrees
			Action:
			Place 💌
			Method:
		Apply Apply	<u>C</u> lose 🤌

②メニュー最上段のUnplacedにチェックを入れ、リストに未配置部品をすべてリスト表示します。

Include:	☑	<u>U</u> nplaced	<u> ¶ D</u> istr	ibuted <u>Place</u>	d	- ここをチェックする。
<u>O</u> riterion:	Re	f Des		<b>_</b>		
		Ref Des	-	Part Number		
N V	U	C1		PCAP.01UF		
<u> </u>	U	C2		PCAP.01UF		
<u> </u>	U	C3		PCAP.01UF		
Active:	hi	04 - C		DO AD 01 UE		

③リスト左側にある矢印(下向き[>>])ボタンを選択して、全ての部品をアクティブリスト側へ移動します。

	Inc	olude: 🔽 <u>U</u> nplaced	<u> </u>	<u> </u>		
	<u>O</u> rite	erion: Ref Des		•		
	$\frown$	Ref Des	- Part	Number		このボタンですべて移動します。
$\left( \right)$	8					
	<u> </u>		全てを移動			
	Act	tive:				
		Ref Des 🛛 🔶	Cell	Part Numb	•	
	U	C1	т – 🖏 🗸 АР	PCAP.01UF		
	U	C2	T - SMDCAP	PCAP.01UF		
	U	C3	T - SMDCAP	PCAP.01UF		
	U	C4	T - SMDCAP	PCAP.01UF		
	U	D1	T - DIODE	1 N4004		
	U	D2	T - DIODE	1 N4004	•	

④ アクティブリストの部品の先頭と末尾を[Shift]キーを押しながら選択し、全ての部品を選択状態にします。

Act	ive: I		
	Ref Des 🛛 🗠	Cell	Part Numb 🔺
U	U9	T - DIP16H	AM27S21
U	U10	T - 20FP	74LS244
U	U11	T - SOL14H	74LS82
U	U12	T - SOL14H	74LS82
U	U13	T - SOL14H	74LS82
U	U14	T - SOL14H	74LS82 🔍

[Shift]キーを使ってすべてを選択。

⑤ プリビュー画面右のMethodの値を"Sequence"とし、メニュー下の[Apply]ボタンを選択します。



⑥マウスカーソルに部品が追従しますので、配置ポイントをマウスで選択します。

Note



作業を中断する場合には、ESCキーを数回押して下さい。コマントがキャンセルされるとマリスカーノルが無くなります。

マウスカーソルに部品が追従している状態では、部品配置に関するオプションコマンドを使用することができます。このオプシ ョンコマンドは部品操作時にアクションキーメニューへとマッピングされ、各コマンドを実行することで部品の角度や配置面をリ アルタイムに変更しながらの作業が行なえます。

1 Help	3 Rotate 90 4 Rotate 180 5 Push
	6 Rip-up Seg. 7 Rip-up Jun. 8 Rip-up All 10 Snap to Grid
F3:Rotate 90	ピンが90度回転します。
F4:Rotate 180	ピンが180度回転します。
F5:Push	ピンがPushします。
F6:Rip-up Segment	ピンに接続された第一セグメントのトレースが削除されます。
	またビアを介して他のピンに接続されている場合は、ビア以降の第一セグメントが削除されます。
F7: Rip-up Junction	ピン間のトレースが削除されます。
	また分岐ポイントが存在する場合は、ピンから分岐ポイントまでのトレースが削除されます。
	ビアを介して他のピンに接続されている場合は、ビア以降のセグメントが削除されます。
F8:Rip-up ALL	ピン間のトレースが削除されます。
	分岐ポイントがあれば、ピンから分岐ポイントまでのトレースが削除されます。
F10: Snap to Grid	部品グリッドへスナップされます。

※Rip-up(リップアップ)によるトレース削除箇所は以下の通りです。 が移動部品となります。

	F6 Rip-up Segment	F7 Rip-up Junction	F8 Rip-up All	
ピン間に未結 線が存在				Rip-up segment では移動部品に 接続された第一 セグメントが削除 されます。
ピン間が接続				Rip-up segment では移動部品に 接続された第一 セグメントが削除 されます。
分岐ポイント が存在				Rip-up Junction /Allでは移動部 品に接続された 分岐ポイントまで のトレースが削除 されます。
ビアを介して 接続				Rip-up segment では接続された ビア以降の第一 セグメントが削除 されます。 Junctionでは、ビ ア以降のトレース が削除されます。 Allは全て削除さ れます。
	- 196	_		,

## ◆座標指定配置

Note

座標指定で部品を配置したい場合、プロパティメニューを表示させておく必要があります。アクティブリストで部品を選択する 前にプロパティメニューを表示しておくと、部品が選択された時点でその部品のプロパティ情報がメニュー 内に表示されます 。この時に、メニュー内の座標入力欄に対して値を入力し、プロパティメニューの[Apply]ボタンを選択することで、その部品を 座標指定で配置することができます。



・座標指定配置では、部品への連続作業が行なえません。したがって、対象となる部品をアクティブリストから毎回選択する必要があります。

・ファイルによる座標指定配置(移動)に関するキーイン(ショートカット)操作については、Chapter1-Expedition PCB エディタの操作方法のキーインコマンド(P33)を参照ください。

## 部品配置の編集コマンド

Placeプルダウン以下には、部品配置編集に関するコマンドが収納されています。

<b>∏</b> ⊾ Place Parts and <u>C</u> ells	
Polar Place <u>U</u> nplace Parts	
<mark>≨∯</mark> <u>S</u> wap Parts	
Move Move Circuit Copy Circuit Lush Rotate 90 State 180	部品配置に関する編集用コマンド
🚹 Group 🚹 Uner <u>o</u> up	
<mark>\$‡</mark> Align L <u>e</u> ft \$¶ Align <u>R</u> ight \$¶ Align <u>T</u> op ★★ Align <u>B</u> ottom	
Dix Dir Dir Lock Dir Unlock	
Snap to <u>G</u> rid	

## ◆部品を未配置/Unplace Part

アンプレスパーツコマンドは、配置した部品を削除する場合に使用します。削除対象となる部品を選択した後にこのコマンドを 実行することで、その部品を削除することができます尚、このコマンドと同じ効果が、コマンドの変わりにキーボード上の [Delete]キーを押すことで得られます。

## ◆部品スワップ/Swap Parts

スワップパーツコマンドは、部品の物理的な位置交換を行なう場合に使用します。コマンド実行後に対象となる部品を順に選択することで、部品の配置位置を交換することができます。



— 199 —

## ◆移動/Move

ムーブコマンドは、部品を移動する場合に使用します。コマンド実行後に対象部品を選択、もしくは対象部品を選択後にこの コマンドを実行することで部品を移動することができます。また、部品の移動時には、部品配置時と同様にアクションキーにマ ッピングされた各コマンドで部品の回転や配置面の変更がダイナミックに行なえます。

1 =	=	$ \  \  \  \  \  \  \  \  \  \  \  \  \ $	
		=1	
13	_	=	
NI.		tο	

部品移動に関するキーイン(ショートカット)操作については、Chapter1-Expedition PCBエディタの操作方法のキーインコマンド(P33)を参照ください。

#### ◆ムーブサーキット/Move Circuit

ムーブサーキットのスイッチでは、移動された部品に結線された配線の取り扱いを設定しています。部品に結線された配線を 部品と連動して移動させたい場合には、このスイッチをオン(チェックマークを付けた状態)にして下さい。尚、スイッチで部品 と連動して移動する配線は、部品のピンとビアピンを結ぶピン間の配線のみとなり、それ以外の配線は通常通りに再配線の対 象となります。移動の際には、エリア選択の後に移動の際の基準点を指定します。 この基準点は、Tabキーを使用することで候補変更が行なえます。



#### ◆配置面変更/Push

プッシュコマンドは、部品の配置面を変更する場合に使用します。対象となる部品を選択した後にコマンドを実行することで、 部品の配置面を変更することができます。

#### ◆回転/Rotate 90, 180

ローテートコマンドは、部品の配置角を変更する場合に使用します。対象となる部品を選択した後にコマンドを実行することで、部品の配置角をそれぞれ90度/180度単位に変更することができます。

#### ◆整列/Align Left, Right, Top, Bottom

各オリジンコマンドは、複数の部品を整列させる場合に使用します。対象となる部品全てを選択し、整列方向に対応する各コ マンドを実行することで、指定した部品を指定した方向に整列させることができます。尚、部品整列の際に使用される基準点 は、エディタコントロールメニューのPartsタブ内にあるPart alignmentで設定します。



Align Leftでは選択した部品の最も左側、Align Rightでは選択した部品の最も右側の部品に対して整列させることができます。



Align Topでは選択した部品の最も上側、Align Bottomでは選択した部品の最も下側の部品に対して整列させることができます。



## ◆固定とロック/Fix, Lock

フィックス及びロックコマンドは、部品を固定化する場合に使用します。対象となる部品を選択した後にコマンドを実行することで、部品を固定化することができます。固定化された部品は画面上中抜け表示となり、Unfix/Unlockコマンドを使用して固定化を解除しない限り、移動や削除といった操作が行なえなくなります。このフィックスとロックは、単にフラグ特性が異なるのみとなり、エディタ上での効果に違いはありません。フィックスはアンフィックスコマンドでのみで解除することができ、ロックはアンロックコマンドでのみ解除することができます。

#### ◆固定解除とロック解除/Unfix, Unlock

アンフォックス及びアンロックコマンドは、部品の固定化を解除する場合に使用します。対象となる部品を選択した後に固定化 特性に応じた解除コマンドを実行することで、部品に施された固定化を解除することができます。フィックスはアンフィックスコ マンドで解除し、ロックはアンロックコマンドで解除することができます。

・複数部品への同時操作について

ここで述べた各編集コマンドは、部品をまとめて選択することで複数の部品に対する一括操作が行なえます。Rotateコ マンドにおける一括操作では、まとめて選択した部品の状態でその効果に違いが生まれます。

選択した部品が基板上の位置にある(マウスカーソルに追従していない)状態でローテートコマンドを実行した場合、 部品の配置位置は変更せずに個々の部品がその場で回転します。



選択した部品がマウスカーソルに追従している状態でローテートコマンドを実行した場合、マウスカーソルに追従した状態で全ての部品がまとめて回転します。



- 202 -

## ◆コピーサーキット/Copy Circuit

コピーサーキットコマンドは、既に配線作業が完結した回路部と等価な回路情報を自動的に抽出し、抽出された回路部を既存の形のままに自動作成させるコマンドとなります。この機能を使用するには、エディタプルダウンメニューのPlace>>Copy Circuitを選択し、コピーサーキット機能を有効な状態にする必要があります。



・コピーサーキットの作業手順:

①コピーサーキットボタンを選択し、コピーサーキットを有効にします。

②対象となる回路部を基板上より選択します。



③アクションキー内にある[2 Copy]ボタンを選択すると、未配置部品の中から選択されたブロックと等価な回路情報 を検索し、等価な回路情報が見つけられた場合にのみ、雛型となるブロックを模倣してマウスカーソルに追従しま させます。マウスカーソルに等価回路が表示されれば、あとはポイントをを指定して基板上に配置して下さい。



## ◆グループ化と解除/Group, Ungroup

グループコマンドは、特定の部品をグループ単位で操作する場合に使用します。グループ化したい部品全てを選択し、プルダウンメニューよりPlace>>Groupコマンドを選択することで部品をグループ化することができます。このグループは、基板上に複数作成することができます。一度グループ化された部品は、移動や削除といった操作が全てグループ単位で行なわれ、Ungroupコマンドでグループ化を解除しない限り、このグループ情報は保持されます。

このコマンドは、対象となる部品を先に選択しない限り有効にはなりません。グループ化された部品については、表示上は特に他の部品と変わりませんが、部品選択がグループ単位となります。

◆グリッドへスナップ / Snap to Grid

選択した部品を、Placement Grid上のポイントへオングリットとなるように移動します。 コマンドは、Editor Control > Grids > Part Grids > Part grid snapの設定に依存し、Cell Originの設定ではセル原点が、 Centroid of Pinの設定ではピンマトリクスの中心がGrid上へスナップされます。



◆自動スワップ(セル名でスワップ、パーツナンバーでスワップ)/Swap/Rotate by Cell Name & Part Number

オートマティックプルダウン以下には、2つの自動系コマンドが収納されています。

<u>P</u> lace	<u>R</u> oute	Е <u>С</u> О	<u>A</u> nalysis	<u>O</u> utput	<u>W</u> indow	<u>H</u> elp
Automatic >			•	Swap/ł	Rotate by <u>s</u>	<u>C</u> ell Name
Place Parts and Cells				<u>S</u> wap b	iy Part Nui	mber

0

スワップ/ローテート・バイ・セルネームコマンドでは、配置済みとなる部品に対する配置情報の最適化を促します。メニュー上段より対象となる部品を選び、Modification Type項目で実行する作業タイプを選択、[Apply]ボタンを押して作業を実行します

Automatic Swap / Rotate by Cell Name Package cell selection Excluded: Cell Name CON25H EDGE18	Included: Cell Name DIP14H DIP16H RESH SMDCAP 1 20FP	対象となる部品はすべてIncludeリストへ 登録します。
Placement modification and status Modification type: Swap Swap Task Flip	▼ Exhaustive Total Savings Count システムは	作業内容を選択します。 Flipとは、ネットラインを最短にすべく、部品を180 度回転させるもの。
	連続して行 Apply Close	Fなわせる場合にチェックを入れます。

Task	Savings	Total Savings	Count
Swap parts	5.96 %	5.96 %	5
Swap parts	0.00 %	5.96 %	0

作業が終了すると、その結果がリストされます。

スワップ・バイ・パートナンバーコマンドでは、配置済みとなる部品に対して配置情報とピン・ゲートスワップの最適化を促します。メニュー上段で対象となる部品を選び、Modification Type項目で実行する作業タイプを選択、[Apply]ボタンを押して作業を実行します。

DICONN25 EDGE_18 EDGE_18 LF347 PCAP.01 UF RESH10 楽
Swapping mode and status       作業内容を選択します。         Swap items:       Gates         Parts       日本180度回転させるもの。         Task       Gates         Pins       Total Savings         Swap Count       システムに対し、自動的に最適化の余地が無くなるまで作業
連続して行なわせる場合にチェックを入れます。         Apply       Close

Task	Savings	Total Savings	Swap Count
Swap gates	0.00 %	0.00 %	0
Swap parts	9.80 %	9.80 %	8
Swap gates	0.00 %	9.80 %	0
Swap pins	0.00 %	9.80 %	0

作業が終了すると、その結果がリストされます。

Note

・この機能を使用するためには、PDB内にてゲート、ピンスワップが可能となるように設定する必要があります。 ・ここで行なわれる自動最適化コマンドの結果は、あくまでもツールのアルゴリズムから判断した結果となります ので注意して下さい。 ◆ポーラー配置/Polar Array Placement

ポーラーアレイプレスメントコマンドは、指定した複数の部品を放射線状に配置するためのコマンドとなります。プルダウンメニ ューのPlace> Polar Place...コマンドを選択した後に表示されるメニューを使って、指定した座標を基準に、選択した複数の部 品を放射線状に円形配置することができます。

i	Dises Double ECO Analysis
	Automatic
	□ ■ Place Parts and Cells
	Polar Place
	円形配置を行な2際の原点(円の中心)座標を設定。
	Polar Array Placement
	Origin location Side
	× (um) Y: (um) © Top ◎ Bottom ◆ 配置面を指定。
	Array definition
	Radius: Start angle: C # of sectors Additional rotation:
	(um) (deg) (deg) (deg)
	Place parts on radius by
	Cell origin C Centroid of pins C Pin 1
	Part selection
	List of Ref Des: Dialog List
	☐ Include placed parts Example: C*, IC1:22, U?, R1??, D4
	OK Cancel Apply
I	Podius · 田彩配置する際に使用する田の半径を指定します
	Radius . 口形配直りる床に使用する口の十任を指定しより。
	Start angle : 部品を配置し始める最初の角度を指示します。
	   Sector angle : こちらのスイッチでは、角度で配置する部品間隔を指定します。
	#of sectors : こちらのスイッチでは、何分割にして部品を配置するかを指定します。
	Additional rotations : 各部品の配置に使用する角度を指示します。(0度、90度、180度、270度のみ)
	Place parts on radius by : 配置に使用する部品の基準点の扱いを指示します。
	・Cell origin :セルの原点 ・Controid of ning :ピンストルクスの中心
	・Pin 1 :1番ピン

- 207 -

リスト表示の対象に、配置済み部品を加える場合にチェックを入れます。

Part selection List of Ref Des:	arts	Example: C*, I(	X1:22, U?, R1	??, D4	Dialog List	
Select From Av Ref	Vailable Pa Placed U U U U	rts Cellname SMDCAP SMDCAP SMDCAP SMDCAP		Part Number PCAP.01 UF PCAP.01 UF PCAP.01 UF PCAP.01 UF		
	Diale 併用	og Listボタンそ してすべて選	と選択する 択します。	ок. リストがま	長示されます。対 Cancel Ø	・象となる部品を <shift>キーなどを</shift>



Τ

このコマンドは、配置済みの部品を対象にすることもできます。メニュー内で設定された内容での配置が行なわれますが、DRC等に違反した場合などにはエディターコントロールメニューなどの設定内容に依存した動作となります。

## サーキット移動とコピー (Circuit Move & Copy) コマンド

◆サーキット移動とコピー/Circuit Move & Copy

Expedition PCBでは、既存のサーキット(回路ブロック)を移動またはコピーするための機能を提供しています。この機能でコ ピーされるのは部品の Part Number や相対的な配置座標や角度、またトレースの引き回しの形状などであり、各部品の Ref\_Des や ネット名 についてはコピー先のデザイン(ホストデザイン)に合わせて変更することが可能です。また、同一デザイン内でのコピーはもちろん、クリップボードを使用してのデザイン間でのコピーも可能です。

<u>E</u> dit <u>V</u> iew <u>S</u> etup <u>P</u> lace <u>R</u> oute P <u>l</u> anes E <u>C</u> O <u>F</u>	
<u>Undo</u> Ctrl+Z <u>C</u> Redo     Ctrl+Y	
©opy Bitmap to Clipboard	
Copy to Layout Clipboard Ctrl+C Paste from Layout Clipboard Ctrl+V Circuit Move & Copy	
Circuit Move & Copy を達	<b>ま</b> 択しますと、メニュー等が以下のように変化します。
・自動的に配線モードへ切り替わります。	
・アクションバーが以下のように変化します。 1 Help 2 Move 3 Rotate 90 4 Rotate 180 5 Pus	h 6 Change Layer 7 Copy Circuit 12 Finish
・ Select by Area ツールバーが表示されます。	77
Select By Area	× • • • * • • • • • • • • • • • • • • • •
<ul> <li>Selection Filter ダイアログボックスが表示されます。</li> <li>Selection Filter</li> </ul>	マウス右ボタンのポップアップメニューが以下のように変化します。 Close Finish
Object Layer	<u>D</u> isplay Control <u>E</u> ditor Control
<ul> <li>✓ Draw</li> <li>✓ Fiducials / Mounting holes</li> <li>✓ Restrict Action of the second second</li></ul>	Copy to Layout Clipboard Ctrl+C Paste from Layout Clipboard Ctrl+V Circuit Clipboard
Plane shapes Teardrops / Breakouts	Add To Selection  Selection Outline
I Test points I Test I Traces I Vias	<u>M</u> ove Mirror <u>H</u> orizontally Mirror <u>V</u> ertically <u>P</u> ush Change <u>L</u> ayer
Select All Clear All	Set Origin Restore last Origin Snap •
	Se <u>l</u> ection Filter Selec <u>t</u> ion List ✓ Select <u>B</u> y Area Toolbar

アクションバーの "12 Finish" (F12) をクリックするか、マウス右ボタンのポップアップメニューから Finish を選択することで、 この状態から抜けることができます。

- 210 -

- ◆回路ブロックの移動・コピー手順
- ① まず、Selection Filter を使って、対象とするオブジェクト および レイヤ を指定します。チェックが入っているものが 移動・コピー対象になります。

Selection Filt	ter	Selection Filter
Object Layer Conductiv Design ref Draw Fiducials / Parts Plane sha Teardrops Last point	e shapes erence 'Mounting holes pes : / Breakouts	Object       Layer         ✓ 1       作画オブジェクトについて、レイヤ単位         ✓ 2       でフィルタをかけます。(禁止領域も         ✓ 3       Layer タブの層番号で制御します。)         ✓ Assembly Bottom       Silkscreen Top         ✓ Silkscreen Bottom       Silkscreen Bottom         ✓ Soldermask Rottern       Katern
I Text I Text I Traces I Vias	Object (タブ): オブジェクトタイプ単位でフィルタをか けます。デフォルトは Design reference (基板外形、製造外形、配線領域、原 点)のみチェックが外れた状態です。	Image: Soldernask Bodom       Image: Soldernask Bodom
Select	t All Clear All	Select All Clear All

- ② Select By Area ツールバーにてグリッドを指定します。
  - ※ グリッドとしては、Editor Control に設定されている、Primary Part, Secondary Part, Route, Via, Jumper, Test point, Drawing, Custom Grids および Grid None(グリッドなし)をプルダウンリストから選択できます。



③ Select By Area ツールバーの以下の3つのシェイプ形状のいずれかをクリックして選択し、そのシェイプにて、デザイン内の移動・コピーしたいブロックを領域選択します。



④ 領域選択が完了しますと、以下の3つのアイコンがアクティブ(選択可能)になります。

※トレースについては、これらのアイコンで細かい指定が可能です。(部品については、部品を構成するオブジェクト いずれかの一部(パッドは除く)でもシェイプに掛かれば部品全体が選択されます)

_ <u>Reset Selection</u> 一度選択した後でSelection Filterを変更した場合このアイコンでリフレッシュします。
Split Traces at Area Extents ON の場合、シェイプの境界線でカットし、内側にあるもののみを選択します。
<u>Inside Area Extents</u> ON の場合、選択された部品のパッドにつながっているトレースのみを選択します。



⑥ 基板外形、製造外形、配線領域、基板原点、ドリル原点のいずれかがコピー対象に含まれていた場合、以下のダイアログ ボックスが表示されます。処理対象とするオブジェクトにチェックを入れて、OK ボタンをクリックします。



[F2 Move]、[F3 Rotate 90]、[F4 Rotate 180] を行った場合、すぐに部品の移動、回転が行われます。その他のコマンドを実行した場合については、それぞれ以下に説明します。

## 【[F6 Change Layer] を実行した場合】

Change Layer ダイアログボックスが表示されます。このダイアログボックスでは、各層にあるトレース、ビア、プレーンシェイプ、コンダクティブシェイプなどの配線要素を他の層と入れ替えるための設定を行います。また、レイアウトデザイン上で追加した作画オブジェクトのレイヤも変更することができます(但し、ユーザー定義レイヤを除く)。設定内容はSchemeとして保存することができます。

No. Char	nge Layer				
Schem	e:			Scheme	
Mounte	ed parts:				
Befor	re	Part	Count After	Mounted parts:	
¦ Top		1	Тор	選択された部品(読み取り専用)	
Bottor	n 	0	Bottom		
Physica	al layers:				
Befor	re 🛛 Item Count	After	Plane Nets		
1	12	1		Dhugigal lawara	
<u>2</u> P	4	2P	GND	<u>rilysical layers.</u>	
1 3	8	4		選択された配線要素のBefore/Afterの層のマッピング	
	0	3 5P		Before : 入れ替え前の層	
	0	6		Item Count : その層に存在する選択されたオブジェクト数	
🖰				After : 入れ替える相手となる層	
				Plane Nets : その層に設定されたPlane net	
Draft la	yers:			Draft layers:	
Befor	re	Item	Count After	作画オブジェクトのBefore/Afterのレイヤのマッピング	
Solder	rpaste Top	1	Solderpaste Bottom	Before : 変更前のレイヤ	
:				Item Count · そのレイヤの選択されたオブジェクト数	
				After : 変更後のレイヤ	
	OK Cancel Apply 🤗				

・BeforeとAfterの値が異なる層およびレイヤ(すなわち入れ替え/変更が行われる)は青字で表示されます。

・配線要素については、層と層の入れ替えのみができます。ひとつの層を複数の層に移動することはできません。

- ・作画オブジェクトについては、レイアウトデザイン上で追加したものだけが対象です。セルの中に作成されたオブジェクトは 入れ替え対象にはなりません。また、ユーザー定義レイヤも対象にはなりません。
- ・DRC は考慮していません。入れ替えた先に禁止領域等があってもそのまま入れ替えを行います。
- ・トレースとビアやパッドの接続状態は処理の際に考慮していません。入れ替えによって接続状態が変わることもあります。 (表面層のパッドにつながるトレースを選択し、内層などと入れ替えると、当然、トレースとパッドの接続は切れます。)

ビアが処理対象として選択されている場合、入れ替える層に合わせてビアも置き換わります。

例1)1-2のビアが選択されている状態で、次のような入れ替えを行うと、2-3のビアに置き換わります。



例2)1-2のビアが選択されている状態で、次のような入れ替えを行うと、3-4のビアに置き換わります。

12	Physical la	ayers:	~		
	Before	Item Count	After	Plan	
	1	2	4		
	2	2	3		
	3	0	2		
	4	0	1		

※ ただし、いずれの場合も下図のように、入れ替え後に必要となるビアが予めパラメータ設定にて定義されていないといけません。パッドスタックは同じでなくても問題ありません。ただし径が大きくなる場合、置き換え後に他のオブジェクトと干渉する可能性があります(DRCを考慮せずに置き換えられます)。

Definitions								
Layer Range	Layer 1-2	Layer 2-3	Layer 3-4					
Padstack	L: VIA20	L: VIA20	L: VIA18					
Capacitance (F)	0	0	0					
Inductance (H)	0	0	0					
Delay (ns)	0	0	0					
Grid (mm)	(Default)	(Default)	(Default)					
Skip								
Laminate 1-2								
Laminate 2-3								
Laminate 3-4								

定義されていない場合、エラーとなり、層の入れ替え処理は行われません。

Expedition PCB							
8	Change Layer cannot be applied to selection due to the Via Span definition: Layer Range 2-3 is not defined or not allowed for padstack VIA20						
	<u>OK</u>						

※ビアのスパンを長くするような入れ替えはできません。

例) 1-2 のビアが選択されている状態で、次のような入れ替えはできません。エラーとなります。

Before	Item Count	After	Plan
1	1	1	
2	1	3	
3	0	2	
4	0	4	

## Expedition PCB

Change Layer cannot be applied to selection due to the Via Span definition: Layer Range 1-2 for padstack VIA20 cannot be converted to Layer Range 1-3.

×

ÖK

【[F5 Push]を実行した場合】

基本的な動作は [F6 Change Layer] と同じです。ただし次のような特徴があります。

- ・部品の配置面を反転します。
- ・配線要素についても、層をすべて反転した設定がデフォルトになります。(変更は可能です。)
- ・選択したすべてのオブジェクトがX軸対称にミラー反転されます。





Mounted parts:					
Before	Part Count	After			
Тор	1	Bottom			
Bottom	1	Тор			

#### Physical layers:

Before	Item Count	After	Plane Nets
1	4	4	
2	2	3	
3	0	2	
4	0	1	

- ◆コピーした場合のペースト手順([Copy Circuit(F7)] および [Edit > Copy to Layout Clipboard] を実行した場合)
- コピーする際に、Copy Circuit(F7)をクリックした場合は、そのまま自動的にペースト処理に入ります。 Edit > Copy to Layout Clipboard でクリップボードにコピーした回路ブロックをペーストする場合は、ペースト先のデザイン (ホストデザイン)を開き、Edit > Copy to Layout Clipboard を選択します(このとき、サーキット移動とコピーを一旦実行する 必要はありません)。
- ② Instantiation Wizard が表示されます。このウィザードは 4 つの タブ を持ち、ここで、コピー元回路ブロックをホストデザイン にペーストする際の Ref Des や Net 名、また ペースト先の層 や ユーザーレイヤ のマッピングを行います。 これら 4 つのタブは連動しており、一箇所設定を変更することで他のタブ内の値が連動して変わる場合もあります。 はじめは、システムが最適と判断した設定が行われた状態で表示されます。

Netantiation Wizard							
Ref Des Nets Physical Layers User Layers							
Ref Des 🛆 Part Number Number of Pins Equivalent Cel				Equivalent Ref Des	Lock		
U34	AM27S21	16	DIP16H	U31			
🔲 Use same Ref D	es only		9	bow Report	lesolve		
				OK Car	ncel 🤌		

- ③各タブでの設定が完了したら、OKボタンをクリックし、ホストデザインにペーストします。
- ④ Edit > Copy to Layout Clipboard の場合で、かつ 基板外形、製造外形、配線領域、基板原点、ドリル原点のいずれかが コピーされていた場合、以下のダイアログボックスが表示されます。貼り付けたいオブジェクトにチェックを入れて、OK ボタン をクリックします。

216 -



⑤ ペーストが完了するとすぐに残りの部品を使って Instantiation Wizard が表示されます。
#### ■Ref Des タブ

Ref Des タブでは、コピー元回路ブロック内の Ref Des とホストデザイン内の Ref Des とのマッピングを行います。

Linstantiation	wizard							_ 🗆 X	1
Ref Des Ne Ref Des U34	ets   Phy ∠ F Al	vsical La Part Nun M27S21	iyers Usi	er Layers] Number of Pins 16	Equivalent Cell DIP16H	Equivalent Re	ef Des 🛛 L	Lock	:
			Ref Do Part N Numb Equiva Equiva Lock	es Jumber er of Pins alent Cell alent Ref Des		: コピー元 : コピー元 : コピー元 : コピー元 : ホストデ : ロック	回路ブ 回路ブ 回路ブ 回路ブ ザイン」	「ロック内で 「ロック内で 「ロック内で 「ロック内で 上での Ref	ごの Ref Des ごの Part Number ごの ピン数 ごの セル名 Des
Use same	e Ref Des	only				Show Report	Res	solve	
					[	ОК	Cance	el 🖉	

•Equivalent Ref Des の候補となるのは、コピー元回路ブロック内の部品と Part Number が同じで、かつ Unplaced (未配置) かDistributed (基板外)の部品です。

Cell Equivalent Ref	Des Lock	Place Include	e Parts and Ce ▼ <u>U</u> nplaced	ells <mark>I D</mark> istribu	ted Elaced
-unmapped- U31 U32 U33			Part Number Part Number (No Part) LF347 PCAP.01UF		
		Active:	tDes C	ell (	Part Number
		U U3	1 T 2 T	- DIP16H - DIP16H	AM27S21 AM27S21
Show Report	Resolve	U U3	3 T	- DIP16H	AM27S21

- ・Lock にチェックを入れることで、システムがその設定を変更してしまうことを防ぐことが出来ます。 Lock にチェックが入った状態でもユーザー自身は変更することができます。
- ・システムが選び出した Ref Des 以外の値にユーザーが変更した場合、自動的に Lock にチェックが入ります。



・Use same Ref Des only にチェックを入れると、コピー元回路ブロック内の Ref Des がそのままホストデザイン上で使用されます。(つまり、Equivalent Ref Des 欄の値が、Ref Des 欄の値と同じになります。)

・-unmapped-または配置済の部品が Equivalent Ref Des として設定されている場合は、Equivalent Ref Des 欄が赤色となり、 再設定を促します。(マッピングエラーの状態)



この状態で、OK をクリックした場合は、それぞれ以下の警告が表示されます。 Ignore ボタンをクリックすることで、警告を無視してペースト可能なオブジェクトのみをペーストすることが可能です。

-unmapped- の場合	
Instantiation Wizard: WARNING!	
Unmapped components found	
0K	Ignore

配置済部品が選択されていた場合

Instantiation Wizard: WARNING!			
1 Invalid component n	napping - component n	ot allowed for paste.	
	(OK)	Ignore	

■ Nets タブ

Nets タブでは、コピー元回路ブロック内のネットとホストデザイン内のネットとのマッピングを行います。 Ref Des タブで選択した Ref Des を考慮して、自動的に最適なネット名がマッピングされます。

	/		ホストデザイン上でのネット名
Instantiation Wizard	usical Lauers   Joar Lauers	ロック	
Circuit Pin Nets: Circuit Net memory(3) memory(4) memory(5) memory(6) memory(7) XSIG010028 XSIG010029	Host Net         Lock           memory(3)	Floating Items: Circuit Net  XSIG/10016_1 XSI5010020 XSIG010050 XSIG010066	Host Net XSIG010016_1 XSIG010020 XSIG010050 XSIG010066
Circuit Pin Nets: 部品のピンにつな: (必然的にホストデ じネットをマッピンク	がっているトレースのネット ザイン上の部品のピンと同 <sup>*</sup> することになります。)	Floatin 部品の Show Repo	n <u>g Items:</u> Dピンにつながっていないトレースのネット nt Resolve Cancel @
	:"一元回路ブロック内での <i>&gt;</i>	 ネット名	

- 218 -

- ・同じネット名が Nets タブ内に複数設定されているものについては黄色く表示され注意を促します。(必ずしもエラーという わけではありません。)
- ・Lock にチェックを入れることで、システムがその設定を変更してしまうことを防ぐことが出来ます。 Lock にチェックが入った状態でもユーザー自身は変更することができます。
- ・システムが選び出したネット以外の値にユーザーが変更した場合、自動的にLockにチェックが入ります。

Next Instantiation Wizard							
Ref Des Nets Phys	ical Layers User Layers	:					
Circuit Pin Nets:		Floating Items:					
Circuit Net	Host Net	Lock		Circuit Net 🛛 🛆	Host Net		
memory(3)	memory(3)			XSIG010016_1	memory(5)		
memory(4)	memory(4)			XSIG010020	XSIG010020		
memory(5)	memory(5)			XSIG010050	XSIG010050		
memory(6)	memory(6)			XSIG010066	XSIG010066		
memory(7)	memory(7)						
XSIG010028	XSIG010112						
XSIG010029	XSIG010113						
XSIG010030	XSIG010114						
XSIG010031	XSIG010115						

・Circuit Pins Net:のネットは、Ref Des タブで指定した部品のピンが持つネットと同じネットをマッピングする必要があります。 もし、Nets タブの Circuit Pin Nets: で指定したネットが一致しない場合は、Ref Des の再選択を促すため、Ref Des タブの Equivalent Ref Des 欄がオレンジ色になります。

Netantiation Wizard									
Ref Des Nets Physical	Ref Des Nets Physical Layers User Layers								
Ref Des 🛆 Part N	lumber   Number of Pins	Equivalent Cell	Equivalent Hef	Lock					
U34 AM279	521 16	DIP16H	U31 🚽 🔽						

この状態で、OK をクリックした場合は、以下の警告が表示されます。

Instantiation Wizard: WARNING!	
Invalid component mapping - could not resolve net conflicts.	
※ Ref Des タブ と Nets タブ には共通した2 つのボタンが存在します。 (どちらのタブを表示した状態でクリックしても動きに違いはありません。)	Show Report Resolve
<u>Show Report :</u> InstantiationWizard.txt を表示します。主にマッピングの結果レポートで	ごす。
<u>Resolve :</u> Ref Des タブ、Nets タブ の設定の整合性を保つためにシステムが設定 Lock の状態によって結果は変わります。	宦を調整します。

# ■ Physical Layers タブ

Physical Layers タブでは、コピー元回路ブロック内の各層のオブジェクトを、ホストデザインのどの層にペーストするか、といったマッピングを行います。

Circuit Layers								
Layer	Numb	Map To	Plane Nets					
1 2P 3P 4	5 1 No data No data	1 2P none 6	GND, memory(4) VCC	<u>Circuit Layer:</u> コピー元回路ブロックの層構成を基準として表 示します。マッピングの設定はこちらで行いま す。				
Allow lost Des Layer	mapping mor ign Layers Pr Accepts (	e than one review Circuit L	e circuit layer to a one host layer					
1	1 2P none		GND, memory(4)	Host Design Layers Preview: ホストデザインに対してどのようにマッピングさ れてのかた。ナストデザインに対してままま!				

Circuit Layer:	
Layer: コピー元回路ブロックの層構成Number of Items: その層に含まれるオブジェクト数Map To: ホストデザインでの層(ペースト先)Plane nets: コピー元デザインの Plane Assignments ダイアログボックスに設定されているプレーンネットのうち、 回路ブロック内で使用されているネット。黒か赤、どちらかの色で表示されます。黒 - ホストデザインの Plane Assignments ダイアログボックスに設定が引き継がれるもの。 Map To で選択した層に引き継がれます。本 Man To で page が選ばれるなどしてその設定がまえたデザインの Plane Assignments	
赤 - Map 10 C none か選ばれるなどししての設定がホストラウインの Plane Assignments ダイアログボックスに引き継がれないもの。	
Host Design Layers Preview:	
Layer : ホストデザインの層構成	
Accepts Circuit Layer : Circuit Layer 項目 ビマッピンクされた層 Plane Nets : ホストデザインの Plane Assignments ダイアログボックスで設定されているプレーンネット。 黒と青 どちらかの色で表示されます。	
黒 - ホストデザインの Plane Assignments ダイアログボックスにすでに設定されているもの。 青 - ホストデザインの Plane Assignments ダイアログボックスに設定が無いため、追加されるもの。	
	_

・Map To で設定できるのは内層のみです。Top, Bot は変更できません。

・Map To で none を設定した場合、コピー元回路ブロック内のその層のオブジェクトはペーストされません。

• "Allow mapping more than one circuit layer to a one host layer" にチェックを入れた場合、Map To に重複した層を指定する ことが出来るようになります。

# ■ User Layers タブ

コピー元回路ブロック内に含まれる User Layer オブジェクトをホストデザインのどの User Layer としてペーストするか、といったマッピングを行います。



- ・Map To Host Layer にて none を選択した場合、その User Layer のオブジェクトは、ホストデザインにペーストされません。
- ・ Circuit Layer が、ホストデザインの Setup Parameters に設定されていない場合、Map To Host Layer の値は青色で表示 され、Create 欄のチェックボックスにチェックが入ります。(デフォルトはチェック有り)。 チェックが入っている場合、ペースト時に自動的にホストデザインの Setup Parameters に対してその User Layer 名が追加 されます。チェックを外した場合、Map To Host Layer の値が自動的に none になります。

-- 補足 --

■ クリップボードの保存先

クリップボードにコピーされた回路ブロックは、デザインファイルとして以下のパスに保存されています。

 $\label{eq:second} \$USERPROFILE\% \\ \label{eq:second} $$ USERPROFILE\% \\ \label{eq:second} $$ Local Settings \\ \end{tabular} Temp \\ \end{tabular} \\ \end{tabular} use \\ \end{tabular} \end{tabular} \end{tabular}$ 

ただし、このパスは以下の環境変数で指定することも可能です。

MGC\_LAYOUT\_CLIPBOARD\_PATH = <user defined path>

例) MGC\_LAYOUT\_CLIPBOARD\_PATH = C:¥temp を設定すると、C:¥temp¥mgc\_icc\_clipboard というフォルダが 作成され、その中に保存されます。

ライセンスに余裕がある場合は Expedition PCB を2 つ起動し、それぞれでデザインを開いた状態でリアルタイムにコピー& ペーストすることも可能です。

■ コピーする回路ブロックの原点の設定

マウス右ボタンのポップアップメニューの Set Origin を使うことで、クリップボードに保存される回路ブロックの原点を指定する ことが可能です。(デフォルトはクリップボード内総部品のエクステントの中心) この原点はペーストする際、確定までの間の移動、回転などの作業で有効です。

なお、Set Origin 実行中、マウス右ボタンのポップアップメニューは以下のように変わります。これで、原点を指定する際のスナップの動きを制御することが可能です。

Cancel

Snap to critical points

Restrict to selected items

Snap to critical points: 各オブジェクトのポイントにスナップします。(Offの場合、グリッドにスナップします。)

Restrict to selected items: 選択されたオブジェクト上にしかスナップしません。(上の Snap to critical points が ON であることが条件です。)

※原点を指定した後は、コピーなどの操作をアクションバーから忘れずに行ってください。

- 222 -

# 概要

Routing(配線プロセス)では、マニュアル・半自動・自動の配線手法及びプレーン作成時に必要な設定等を説明します。

・マニュアル配線	-224P
•自動配線	-281P
・プレーンデータの作成	-303P

# マニュアル配線

◆マニュアル配線/Interactive Route

Expedition PCBにおける配線作業は、自動配線エンジンによって常に監視されています。これにより全てのマニュアル配線作 業では、ネットクラスやネットプロパティで設定されたクロストーク設定を除くほとんどの配線条件に拘束された半自動的な配線 作業環境が提供され、配線条件に違反するような配線を一切認めません。また、マニュアル配線時には、この自動配線エン ジンに裏付けされたダイナミックな配線の押しのけ機能も提供され、ネットクラスで設定したクリアランス条件にもとづいた形で 、邪魔となる配線を押しのけながらの配線作業が行なえます。

Expedition PCBで配線作業を行なう場合には、Routeモードに切り替える必要があります。エディタをRouteモードに切り替えると、ツールバーやアクションキーに対して配線用コマンドがマッピングされます。



# ◆ファンアウト/Fanout

ファンアウトコマンドは、表面実装部品のパッドからビアの引き出しを行なう場合に使用します。対象となる部品のパッド全てを 選択した後にアクションキーの[2Fanout]コマンドを実行します。尚、このコマンドは対象となるパッドを選択しなければアクティ ブになりません。



- 225 -

Plowコマンドは、Expedition PCBにおける一般的なマニュアル配線コマンドとなります。対象となるピンを選択した後にアクションキーの[3Plow]コマンドを実行、もしくは「3Plow]コマンドを選択した後に対象ピンを選択することでラバーバンドが表示されますので、マウスでポイントを指定しながら配線を行ないます。



226 -

Plowコマンド中、下図のようにビアのゴーストが表示される場合があります。この場合、スペースバーやマウスのダブルクリックを行なうことで、エディタコントロールメニューで指示したペア層間で層を入れ替え、ビアを配置して他層へ引き回すことが可能です。



- 227 -



•Change Width

ネットクラスで指定したMinimum・Typical・Expansion Widthより配線幅を指定します。

Change Width	
<u>M</u> inimum	8.000th
Typical	8.000th
<u>E</u> xpansion	10.000th

Note

ネットクラス以外の配線幅変更に関するキーイン(ショートカット)操作については、Chapter1-Expedition PCBエディタの操作方法のキーインコマンド(P32)を参照ください。

•Curve Trace Radius

カーブ配線時の円弧半径を指定します。詳細は、"カーブ切り替え/Toggle Curve"を参照ください。

Curve Trace	Radius
Variable	
50.000th	

•Change Next Via

配線時に使用するビアを変更します。通常ネットクラスで指定したNet Class Viaが使用されますが、このコマンドを使用することで、一時的に配置するビアの変更を可能とします。

	Change Next Via 25th via pad (D) 25th via pad, tented 40th via pad 40th via pad, tented 026VIA	ネットクラスで指定したDefault Viaには、(D)が表示されます。
Note	Change Next Viaにリストされ チェックしたLocalビアとなりま	ビアは、Setup > Setup Parameters > Via DefinitionsのAllowed Via Padstacksで ・ Via span definitions: Definitions Layer Range Trough Via Padstack こ 25th via
		$\angle \angle O$

ビルドアップ基板など、マイクロビアが使用されているデータ上では、Plowコマンド中にシフトキーを押しながらマウス右ボタン (RMB)でポップアップメニューを表示することで、指定層に対して階段状に一括して落とし込むことができます。



またポップアップメニューのTarget Layerより、主配線方向と配線可能な層を判断することができます。



Plowコマンドを選択すると、アクションキーにPlowコマンドのオプションがマッピングされます。



#### ◆配線モード切替/Toggle Plow Mode

トグルPlowモードでは、配線に対する動作を選択することができます。トグルPlowモードには、Forced /Route/Angleの3つの モードが用意されており、行ないたい配線作業に応じてモード切り替えることができます。アクションキーにマッピングされた[3 Toggle Plow Mode]を選択する毎にモードが切り替わり、現在のモードがエディタ画面左下に表示されます。



#### •Forced Plow

フォースドモードは、配線経路を直感的に確認しながら配線作業を行なう場合に用います。このモードでは、ホッケー型のラバーバンドが常に表示されるため、ポイント指定後の配線形状を把握しながらの作業が行なえます。



Routeモードは、単純なポイント指定で配線作業を行ないたい場合に用います。このモードでは、直線のラバーバンドが常に 表示されるようになるので、パターン形状に拘束されずに配線作業が行なえます。しかし、実際に配線が作られないとその形 状が把握できないというデメリットも持ち合わせています。



•Angle Plow

アングルモードは、90/45度に拘束されない自由角度の配線を行なう場合に用います。このモードでは、Routeモードと同様に 直線のラバーバンドが常に表示されますが、Routeモードとの違いは作成されるパターンが角度に拘束されないという点になり ます。このモードで作成されたパターンは、指定したポイントへダイレクトに自由角度で引き回され、フォースドやRouteモード のような90/45度の整形処理は全く行なわれません。



Note

自由角度で配線されるパターンも、通常のパターンと同様にDRCが働きますので、クリアランス違反を起こすようなポイントへの配線は認められません。また、アングルモードは配線の押しのけ機能の対象外となり、一切の既存配線を押しのけることはできません。

トグルグロスモードでは、配線に対する自動整形機能のON/Off切り替えが行なえます。グロスモードは、On/Off/Localの3つのモードが用意されており、アクションキーにマッピングされた[4 Toggle Gross Mode]を選択することでモードを切り替えることができます。現在のグロスモードは、エディタ画面右下のメッセージフィールドで確認することができます。



•Gloss On

グロスモードがOnの場合、パターン全てに対する自動整形がポイント指定毎に行なわれます。このモードを選んだ場合、パタ ーン形状を細かくチェックする必要はありませんが、ポイント指定毎に整形が行なわれるため、配線経路を細かく指定したいようなケースには向きません。



 ${\scriptstyle \bullet Gloss \ Local}$ 

グロスモードがグロスローカルの場合、ポイント指定毎にその区間(1セグメントあたり)の自動整形が行なわれます。このモードを選んだ場合、奇麗な形状で配線を引き回すことができます。



グロスモードがOffの場合、パターン形成後に自動整形は一切行なわれません。またこのモードで配線されたパターンには 半固定(セミフィックス)の属性が与えられ、固定化を解除しない限りは他のパターンが押しのけることはありません。



Note

グロスモードがOffの状態では、ユーザーがパターン経路を正しく指示する必要があります。また、このモードで配線 やビア用グリッドを使用すると、Plowモードの設定との組み合わせ如何では配線作業が非常に困難になる場合があ りますので注意して下さい。 このモードで作成されたパターンには半固定の属性が自動的に付与され、他の配線作業で押しのけられないように なっていますが、半固定された配線は通常のドラッグ操作で半固定の属性を失うことなく動かすことが可能です。

# ◆自動終了/Auto Finish

オートフィニッシュは、引き回し途中のパターンをそのポイントから自動で結線させる場合に使用します。



#### ◆スイッチエンド/Switch Ends

このオプションを使用することで、現在作業中の配線を終端側から配線作業できるように切り替えてくれます。



#### ◆ジャンパー配置/Place Jumper

ジャンパー配置は、パターン間にジャンパーを配置する場合に使用します。これを選択すると、PDBに登録されたジャンパー が配線上に表示されます。ジャンパー部品が複数登録されている場合には、マウスカーソルの動きに応じて長さの異なるジャ ンパーが順に表示され、ポイントを指定した時点で投影されていたジャンパーが配置されます。尚、この機能は、PDBにジャン パー部品が登録されていなければ使用することができません。



# ◆カーブ切り替え/Toggle Curve

トグルカーブは、マニュアル配線時の円弧コーナー処理をダイナミックに行なうことが可能です。配線時にF11:Toggle Curve コマンドを選択すると、配線のコーナーに対して円弧処理がダイナミックに行なわれます。



配線中にRMB(右マウスボタン)で表示されるCurve Trace Radiusを選択することで、カーブ半径を指定することが可能です。

Cancel Plow	
Close	
Change Width -	
Minimum	Sth
Typical	5.5th
Expansion	5.5th
Ourve Trace Radiu	IS
Variable	
200th	
Change Next Via	

•Variable選択時(Default)

「Variable」が選択されると、カーソルを使用してカーブ半径を定義する方法となります。

•Radius選択時(例、200th)

Editor Control > Route > General options > Curve Trace Radius にて設定したRadius値で配線可能となります。

◆ 束配線のカーブ切り替え/Toggle Curve in Multi Plow [Advanced Technology Pro-Flexのライセンスが必要となります]

Advanced Technology Pro-Flexライセンスが有効な際、トグルカーブは、東配線の円弧コーナー処理をダイナミックに行なうことが可能です。東配線時に[F11]:Toggle Curveコマンドを選択すると、配線のコーナーに対して円弧処理がダイナミックに行なわれます。



マルチPlowコマンドは、不特定のネットをまとめて束配線するためのコマンドとなります。対象となるピンをまとめて選択した後にアクションキーのF3:Plow/Multiコマンドを選択することで実行することができます。コマンドが実行されると、選択したピン全てからラバーバンドが表示されますので、Plowの時と同様の手順で配線作業を行ないます。



・マルチPlowでの層変更について

マルチPlow実行中に配線層を変更したい場合には、キーボード上の[V]ボタンを選択します。[V]ボタンを選択すると、ラバーバンド上にまとめてビアが表示されます。この状態で[9 Via Toggle]を選択すると、表示されているビアの配列が5形態に変化します。形状のゴーストが表示されている状況でマウスを移動すると、ビアの配列をダイナミック微調整することができ、スペースバーを選択することで表示された配列でのビアを配置を決定します。

[Diag1 Via]



- 237 -



[Parallel Via]



- 238 -

#### [Perpendicular Via]



・モードの確認について

ビア配置モード(トグルビアモード)が現状なんであるかを確認するには、エディタ画面左下枠を参照します。 ここには、現在のビアモードのほかにグロス(整形)モードなども表示されます。



・結線イメージのゴースト表示について

束配線の最中に[Alt]キーを選択すると、そのポイントからの結線イメージがゴーストとして表示されます。この結線イメージゴーストは、[Alt]キーを押している間は常に表示されており、この状態でマウスを移動することで結線イメージをダイナミックに 修正することができます。イメージが決まったところで、マウスのデータボタンを選択すれば、イメージに近い配線経路での結 線作業が行なえます。



- 240 -

・マルチPlowのモードのその他オプションについて

マルチPlowコマンド実行中には、トグルグロスとトグルフィニッシュの2つのオプションコマンドが存在します。どちらの場合でも、[F4:Toggle Finish]ボタンを押すごとにモードが切り替わるというものとなり、各モードの違いは以下のようになります。

# •Toggle Gloss 4 Toggle Finish

配線作業中に行なわれる自動整形に関するモード切替を行なうコマンドとなり、選択する毎にGloss OnとGloss Partialの切り 替えが行なわれます。現在のモードは、エディタ画面右下に表示されます。

 Gloss On
 : 配線経路を指定する毎に、全体に対する整形が自動で行なわれます。

 Gloss Partial
 : 配線経路を指定する毎に、指定したポイント間での整形が自動で行なわれます。



整形処理を可能な限り抑制して意図した配線を作成するには、Gloss Partial / Finish Gloss Last を推奨します。

Note

Converge IN/OUT

2 Converge In 3 Converge Out

束配線の間隔(スペーシング)を発散・収束することを可能とします。

#### ・自由角度でのマルチPlow/Any Angle Multi Plow

マルチPlowコマンド実行中の[F3:Toggle Plow]ボタンにより、自由角度でのマルチPlowが可能となります。カーブ切り替え(Toggle Curve)によるカーブ配線と併せて使用することで、Flexible Circuits(フレキ基板)の束配線時に、より滑らかなトレースの作画が行えます。



#### ◆ディファレンシャルペア配線/Differential Pair Routing

ネットプロパティやCESで制約条件としてディファレンシャルペアを定義したネットは、通常のPlowコマンドにて配線が可能となりますが、配線時に様々なオプション機能を使用することができます。



・ペア配線時のスプリット許可

ペア配線は通常、可能な限りペアを保持してスプリットを作成しない動作となりますが、マニュアル配線時には一時的にスプリットを許可して配線することが可能となります。



Routeコマンドは、半自動的な配線作業を行なうためのコマンドとなります。対象となるネットを選択した後に、アクションキーの [8 Route]を選択することで選択したネットへの半自動配線を行なうことができます。



- 244 -



- 245 -

ղՈւ ◆チューニング/Tune

チューニングコマンドは、CESやNet Propertiesで定義した制約条件を満たすことを目的に、配線長を自動で編集する際に使用します。対象となる配線を選択した後、アクションキーの〔7:Tune〕 コマンドを実行することで、チューニングパターンの作成を自動で行います。チューニングパターンの形状及び動作については、Editor Control > Route > Dialogs > Tuningをご参照ください。

チューニングの対象となるTuned Nets (Edit > Add to Select Set > Tuned Nets)は、以下のルールを持つネットとなります。 Setup > Net Properties

-最大配線長の設定(Max Length or Delay)

- 等長配線の設定(Match Set)

ーディレイフォーミュラ(Delay Formulas)

 $\mathsf{Setup} > \mathsf{CES}$ 

-最大配線長の設定(Minimum/Maximum length or Delay)

- 等長配線の設定(Match Set)
- ーフォーミュラ設定(Formula)

チューニングコマンドの動作条件

・チューニングを実行するには、対象となる全てのネットは、完全に配線されていること。

・既に配線された配線長が、指定ルール+Toleranceの範囲外であること。

※既に、制約条件を満たす場合はチューニングは動作しません。

・Match Setで定義した等長配線に対しては、最も長い配線長に合わせる動作となります。

例) Match Set (等長ルール)が指定されたネットのチューニング動作



# ◆マニュアルチューン/Manual Tune **Ⅲ**



マニュアルチューンコマンドは、チューニングボックスに従って、任意の場所と範囲にチューニングパターンの作成を可能とし ます。対象となる配線を選択した後に、Route > Interactive > Manual Tune 又は アイコンコマンドを実行することで、チューニ ングボックスが表示されて、そのボックスを移動又はドラッグすることによりボックス内にチューニングパターンを作成します。 尚、チューニングパターンの形状については、Editor Control > Route > Dialogs > Tuningの設定に従います。

Display Control > Generalタブ > Display Tuning Meterを有効とすることで、制約条件に対する現在の違反状況をリアルタイ ムに確認しながら、チューニングパターンの作成が可能となります。



Ē Note

定義した制約条件(等長ルール、Delay Formula等)の有無や違反等に関係なく、チューニングボックスで は、チューニングパターンの作成が可能となります。

制約条件が設定されたネットをマニュアルで配線する際、ガイドラインとなるTuning Meterをダイナミックに表示させることができます。Tuning Meterは定義された指定長/遅延規制と現在の長さや遅延を表示します。長さや遅延が目標誤差の範囲以下であるとき、チューニングメーターは黄色で表示されます。指定誤差内で配線された配線に対してチューニングメーターは青色で表示され、誤差範囲を超えると赤色に表示されます。



チューニングメーターは以下のルールが定義されたネットに対して表示されます。

•Setup > Net Properties

ー最大配線長の設定(Max Length or Delay)

-等長配線の設定(Match Set)

ーディレイフォーミュラ(Delay Formulas)

 $\cdot \text{Setup} > \text{CES}$ 

-最大配線長の設定(Minimum/Maximum length or Delay)

- 等長配線の設定(Match Set)

-フォーミュラ設定(Formula)

・H-tree, Star, T-shapeといったようにVPを使ったトポロジバランスルールを与えたネット

- 248 -

#### ◆再配線/Reroute

リルートコマンドは、既存配線への再配線を行なう際に使用します。対象となる配線を選択した後に、アクションキーの [9 Reroute] コマンドを実行することで再配線が半自動で実行されます。

◆配線コピー/Copy Trace *≸* 

Copy Traceコマンドは、選択した既存配線(Viaを含む)のコピーを行う際に使用します。対象となる既存配線を選択した後に、アイコン又はCtrl + C キーを実行することで、ピンや任意の場所にコピーが可能となります。 またコマンド実行時は、F3:Rotate90、F4:Mirror、F5:Pushのアクションと組み合わせて様々なCopyオブジェクトを作成することを可能とします。(Copyオブジェクトの層変更は、上下の矢印キーも使用可能)



マイクロビアへのFanoutは、Copy Traceコマンド実行後、複数ピンを選択することで効果的なFanoutが実行可能となります。



- 249 -

プッシュトレースコマンドは、既存配線に対する層変更を行なう際に使用するコマンドとなります。対象となる配線の変更箇所 を指定し、変更後の層をディスプレイコントロールメニューを使って指定します。この後にアクションキーの[10 Push Trace]コマ ンドを実行することで、指定した範囲を指定した層へと変更させることができます。



このプッシュトレースコマンドは、選択してハイライトされた配線の領域をアクティブ層へと移動します。

# ◆グロス/Gloss

グロスコマンドは、既存配線への整形を行なう際に使用するコマンドとなります。対象となる配線を選択した後に、アクションキーの[11 Gloss]コマンドを実行することで配線への整形作業を行なうことができます。

- 250 -

F6にマッピングされたハッグトレースコマンドは、配線済みのガイドパターンに沿わせる形で半自動的に配線を行なわせる機能となります。以下の手順で作業を行なうことで、ガイドパターンに沿わせる形で配線させることができます。

【作業手順】

①配線するネットを選択します。



②Hug Traceコマンドを選択します。

③ガイドパターンの始点と終点を順番に選択します。



④ガイドパターンのどちら側を沿わせるか(ガイドパターンの右左どちらかの領域)を最後に指示します。



# <u>Hug Traceの制限事項について</u>

ハッグトレースは、連続したトレースセグメントで、ハッグされるセグメント内の接続やビア、ピンに対してのみ作動します。

- 下記の条件のトレースに対しては、ハッグトレースコマンドを使用して配線できません。
- 選択したスパン内にビアがあるトレース
- ー選択したスパン内にT接続があるトレース
- 選択したスパン内に、ピンやテストポイントなど、接続を作り出すオブジェクトがあるトレース セグメント

◆その他のHug Trace編集機能 [Advanced Technology Pro-Flexのライセンスが必要となります]

ATP-Flex ライセンスが有効の際、以下のオプション機能が使用可能となります。

・任意のクリアランス指定

通常 Hug Traceのクリアランスは、Defaultとして"ネットに対して定義されているトレースートレースクリアランス値と標準トレース幅"を使用します。

Advanced Technology Proのオプションを使用することで、任意のクリアランスを指定してHug Traceを作成することが可能となります。

① 以下のように、Keyinコマンドを実行します。

htc クリアフンス値	
htc 200	1

② Hug Traceコマンド実行時のRMB(右クリック)にて以下のPopを表示します。

Cancel Hug Trace	
Undo	
Hug Trace Clearance Default Clearance	
200 (1	

③設定したクリアランス値を選択します。

•Draw-Objectに沿ったHug Traceの作成

Advanced Technology Proのオプションを使用することで、Board Outline(基板外形)やDrawオブジェクトに対して、 Hug Trace(ハッグトレース)を作成することが可能となります。

対象となるElementは以下の通りです。

Route border Board outline Plane outlines Placement keep-outs Rule areas Contour Route Obstruct Draw Elements

使用方法は、以下手順となります。

① Hug Traceを実行

② 対象となるネットを指定するために、Pin 又は ネットラインを選択

③ Start Point 及び End Pointを選択(×マークが表示されます)

- ③ Copy対象エレメントがハイライトされるので、必要によりTABキーで切り替えを行います
- ④ 必要により、RMBにてHug Trace Clearanceを指定

⑤ CopyしたいSideを選択

- 252 -
◆マルチハッグトレース/Multi Hug Trace [Advanced Technology Pro-Flexのライセンスが必要となります]

ATP-Flexライセンスが有効である時、マルチハグトレースコマンドは、配線済みパターンに沿わせる形で同時に複数の 配線を作成する機能となります。

Net Name	Separation (th)	Width (th)
Net0)	20	10

Graphical Net Name selection:チェック時はエディタ上で選択したオブジェクトよりネット名・Traceの本数<br/>を取得します。Number of Traces : 作成する配線の本数を指定。(最大99本)<br/>Net name : ネット名を指定。リストより変更可能となります。<br/>Separation : 配線の間隔を指定。<br/>任意の数値へ変更可能となります。Width : 配線幅を指定。任意の数値へ変更可能となります。

- 【作業手順:Graphical Net Name selectionがOFF時】
- ① Multi Hug Traceコマンドを実行します。
- ② Number of Tracesに作成する配線の本数を指定します。
- ③ 必要により、Separation 及び Widthを指定します。



④ Apply後、ガイドパターンの始点と終点を順番に選択します。



⑤ ガイドパターンのどちら側に配線を発生させるかを指示します。



⑥ 必要により、配線発生後、Net0の場合はRoute> Assign Net nameにてネット名を付与します。

【作業手順:Graphical Net Name selectionがON時】

- ① Multi Hug Traceコマンドを実行します。
- ② Graphical Net name selectionをチェックします。
- ③ Copyしたいネットオブジェクト(ピン等)を選択します。選択順にNet NameがListに表示されます。



④ 必要により、Separation 及び Widthを指定します。

⑤ Apply後、ガイドパターンの始点と終点を順番に選択します。

⑥ガイドパターンのどちら側に配線を発生させるかを指示します。



マウスでのドラック操作により配線に関する編集作業がダイナミックに行なわれます。





<u>不要な迂回をしている配線は、途中からPlowコマンドで引き直すことで迂回部を簡単に削除することができます。</u> 尚、エディタコントロールでループ配線を許可している場合には、迂回側の配線は削除されません。

◆配線の削除

配線を削除するには、幾つかの方法があります。

・選択した配線を削除する

削除対象となる配線を選択し、キーボード上の[Delete]キーを選択するか、ツールバー上のデリートアイコンを選択すること で削除することができます。

・全ての配線を一括削除する

全ての配線を一括削除する場合には、プルダウンメニューのRoute> Delete All Traces and Viasコマンドを選択します。

・浮き配線(ピン間で未結線の配線)を削除する

浮き配線(ピン間で未結線の配線)を一括で削除する場合には、全ての配線を領域指定などの方法で選択した後にプルダウンメニューよりRoute> Remove Hangerコマンドを実行して下さい。

- 256 -

## ◆ハンガー配線削除/Remove Hanger



ピン間が結線されていないトレース及びビアを削除するには、ハンガー削除コマンドを使用します。コマンド実行前に、ハンガーオブジェクトを選択する必要があります。

ファンアウトしたトレース及びビアも、ハンガー削除コマンドでは削除対象となります。削除したくないファンアウトは、フィックス(又はロック)コマンドで固定ください。但し、プレーンネットのファンアウトトレース及びビアは削除されることはありません。

#### ◆ハンガートレース&ビアの保持/Persistent Trace&Via Hangers

通常ピン間の結線及びハンガー削除コマンドにより、ハンガーのトレース及びビアは削除されます。この機能を使用することにより、特定ネットに対してハンガーを許可する設定が可能となります。

ハンガートレース&ビアを許可するかどうかの設定は、HangerProtection.txtファイル(Configフォルダ内)で行います。 HangerProtection.txtファイルにネット名が定義された場合、ピン間の結線又はRemove Hangerコマンドにより自動的にハン ガートレース&ビアが削除されることはありません。通常この設定は、シールド配線、ループビア、部分配線等を実施したい特 定ネットにのみ定義します。

・HangerProtection.txtのファイルフォーマット ※Configフォルダ内に、新たにHangerProtection.txtファイルを作成し、以下フォーマットに従いネット名を記載します。



・HangerProtection.txt はデータのオープン時に読み込まれます。ファイル編集はデータオープン前に実施ください。
 ・この機能(HangerProtection.txt)は、Remove Hangerコマンド又は自動配線のRemove Hangersパスにおいても有効であり、定義したネットはハンガートレース(ビア)として削除されることはありません。
 ・この機能(HangerProtection.txt)は、Project IntegrationのRemove hangersオプションには影響しません。Forward Annotation実行時にハンガートレース&ビアを削除したくない場合は、該当チェックをOFFにしてください。

この機能により、以下のハンガートレース&ビアの保持が可能となります。

①シールド配線

ピン間結線 又は Remove Hangerコマンドにより、以下のようなシールド配線は削除されます。HangerProtection.txtへのネット 名定義により、自動的に削除されることはありません。



②ループビア(余剰ビア)

ピン間結線 又は Remove Hangerコマンドにより、以下のようなビアは削除されます。HangerProtection.txtへのネット名定義により、自動的に削除されることはありません。



③部分配線及び浮きビア

Remove Hangerコマンドにより、以下のような部分配線又は浮きビアは削除されます。HangerProtection.txtへのネット名定義により、自動的に削除されることはありません。



④スティッチングビア

ピン間結線 又は Remove Hangerコマンドにより、以下のようなビアは削除されます。HangerProtection.txtへのネット名定義により、自動的に削除されることはありません。

258



⑤ハンガートレース&ビア(テストポイント用)

ピン間結線又はRemove Hangerコマンドにより、以下のようなファンアウトしたトレース&ビアは削除されます。 HangerProtection.txtへのネット名定義により、自動的に削除されることはありません。



Expedition PCB上での配線作業では、ネットクラスで設定された配線幅が通常使用されます。ネットクラス設定にもとづいて配線されたパターン幅を変更するには、Change Widthコマンドを使用します。このコマンドは、プルダウンメニューの Route > Change Widthから実行することができます。



Note

・パターン幅を変更する際も、バックグランドで流れる配線エンジンに監視され、幅を変更することでクリアランス 違反を起こす個所があった場合には、その個所へのパターン幅の変更は行なわれません。パターン幅の変更が 指定した全てに行なわれなかった場合、ワーニングメッセージが表示されます。

DRCIラーが発生するので、少なくとも一つは配線幅変更ができませんでした。

・変更できなかった個所については、エディタ上のハイライト表示で明示されます。

◆スワップピン、ゲート/Swap Pins, Swap Gates

ピン/ゲートスワップをマニュアルで行なうには、プルダウンメニューのRoute > Swap 以下のコマンドを使用します。ピン/ゲートどちらの場合も作業手順は同様となり、コマンドを選択した後に対象となるピンを選択する形となります。ゲートの場合には、変更対象が同一部品内に固定されるものではないので、スワップ対象が全ての同一パッケージ部品の同一ゲートとしてサーチされます。ピン/ゲートの双方とも、ハイライトされた対象の中から変更するものを選択することでピン/ゲートのスワップを行なうことができます。



・ピンスワップ





・ゲートスワップ

ゲートスワップを選択すると、アクションキーに[2 Swap Dialog]が表示されます。これを選択すると、スワップゲートのメニューが表示され、スワップ可能なゲートを部品毎に確認することができます。

Gate Swap    Types:    Individual Gates	この項目でリスト表示される部品にフィルタリングを行なうことができます。 また、ここで選んだ項目でゲートスワップの対象が同一パッケージに制 限されるか否かが決定されます。
Part Number         Qty         Spares         ▲           D_CONN25         25         8         1           74LS244         8         0         1           74LS82         16         16         16           74LS03         16         2         4	Individual Gates: 全ての部品をリストし、ゲートスワップの対象は同一パッケージ内の ものに制限されます。
LF347 4 4 V Highlight spares only	Gates With Common Pins: コモンピンを含むゲートを持つ部品のみをリストし、ゲートスワップの 対象部品がリストされた部品に限定されます。
	Symbol Gate Groups: 1パッケージに共通のゲートを複数持つ部品のみがリストされ、ゲート スワップの対象は全ての共通ゲートとなります。
	リスト内の部品を選択することで、スワップゲートを選んだタイプ 毎にハイライト表示で確認できます。
000000	000000
000000	/u4 <b>ζ</b>
U3	$ > \overline{ \circ \circ \circ \circ \circ \circ } $
<b>@ @ @ @ @ @ @</b>	
コマンド実行後にピンを選択すると、スワッフ ハイライト表示されます。(実際にはピン) ハイライト表示された中から、スワップを行な 交換されるゲートの情報が画面上ハイライト を求められます。承認するならばマウスのデ スワップを実行します。	ペ対象のゲートがすべて うゲートを選択すると、 表示され、変更の承認 シータボタンを選択して、

ゲートスワップコマンド実行時には、アクションキーにゲートを固定化するコマンドがマッピングされます。対象ゲートを選択した後に、これらのコマンドを実行することでゲートスワップ出来ないように固定化することが出来ます。固定化されたゲートは、 配線などと同じように中抜き表示で表現され、固定化を解除しない限り、スワップ不可となります。

8 Fix Gates 9 Unfix Gates 10 Lock Gates 1 Unlock Gate

Note

・2007.3バージョンより、ビアやトレースに接続されたピンであっても、ピンスワップやゲートスワップが可能となります。 ・但し、スワップを行ういずれかのピンが、別のピン又はコンダクティブシェープに接続されている場合は、以下のメッ セージが表示され、スワップできません。

Swap Failed: Source or Target pin connected to another pin

◆配線・ビアの固定化と半固定化/Fix, Semi-fix, Unfix selected Items

既存配線を固定化することができます。固定化にはフィックスとロック、2つの固定化モードが存在します。両者の違いは、単なる名前と固定化状態にある際の表示形態のみとなります。どちらも固定化を解除しなければ動かせないことに変わりはなく、2つの固定化モードを設けることで、様々な運用に応じて使い分けることが可能です。この2つの固定化モード以外に半固定モードが存在します。固定化とは異なり、この半固定はそれ自体をドラックすることで半固定の属性を加味したままの編修作業が可能となっております。この作業は、どれも対象物を選択した後にプルダウンのEdit以下に収納された各コマンド、もしくはツールバー上の各コマンドを選択して実行されます。

尚、全ての固定・半固定された配線やビアは、自動配線やマニュアル配線の全ての状況において、押しのけやリップアップ の対象から除外されます。



固定・半固定化された配線やビアは、各固定化属性に合わせてUnfixやUnlockといった固定化解除コマンドを使って解除することができます。

# ◆ネットラインの操作/Net Manipulation



このコマンドは、配線経路の指定や分岐指定を定義することができます。コマンド実行後、エディタ上に表示される配線 パスを使って定義します。コマンドの実行は、アイコンボタン、Ctrl + Wキー、RMB(右マウスボタン)のNet Manipulation より実行可能となります。

・配線経路の指定方法

対象となるピン 又は ネットラインを選択後、Net Manipulationコマンドを実行します。

【マウスドラッグでの操作方法】

移動する側のネットラインの端点側をマウスで選択して下図のようにドラックして配線経路を修正します。



【部分区間を削除して追加する方法】

編集対象の区間のネットラインを選択して[Delete]キーで削除。下図の順にピンを選択してピン間にネットラインを追加します。



【全削除からの作成】

ネットラインをマウスのエリア選択で選択して[Delete]キーで全てのネットラインを削除します。 ピン間を下図の順に選択して各ピン間にネットラインを追加します。



Toggle Topology
 5 Toggle Topology

F5:Toggle Topologyは、Net Properties > Net Order > Topology のプロパティと連携して、MSTからChained 及び Custom ~ 変更可能となります。

Topology: MST, Status: Defined	
Topology: Chained, Status: Defined	
Topology: Custom, Status: Defined	
・仮想ピンの配置/Place Virtual PIN	3 Place VP

T分岐を指示したいような場合には、F3:Place VP コマンドを選択して、仮想ピンをエディタ上に配置します。 尚、仮想ピンを新たに配置した場合には、続く経路指定を必ずピンから指示するようにしてください。



・ガイドピンの配置/Place Guide PIN 4 Place GP

配線経路が指示されたネットに対しては、分岐ポイントである仮想ピン(VP)以外に経由ポイントとなるガイドピン(GP)の指示が行なえます。ガイドピンを配置は、以下の手順で行なうことができます。

- ① [F4: Place GP] コマンドを選択し、マウスで配置ポイントを指示してください。
- ②配置は連続して行なうことができます。

配置したGPを確定するには、ポップアップメニューのAccept Guide Pinを実行してください。

③作業が終了したら、[ESC]キーを選択するか、ポップアップメニューから編集モードを終了してください。



Note

Routeモード時にVirtual PINやGuide PINを移動するには、選択後 Shift+LMBのドラッグ操作にて可能となります。

◆ブレイクアウトトレース/Breakout Traces

ブレイクアウトトレースコマンドは、配線パターンとパッド/ビアの結線個所に対する補強を行なうためのコマンドとなります。この 機能は、一般的にサブランドやスノーマンとも呼ばれるもので、配線パターンとパッド/ビアの結線個所に対し、ある種の配線 パターンを上乗せすることで結線個所への補強を促します。プルダウンのRoute> Teardrops & Breakout Traces> Breakout Tracesを実行するとことで専用メニューが表示され、このメニュー内で各結線個所に上乗せする補強パターンの設定を行なっ た上で作業を実行します。

Pouto Planes ECO Analysis Verify Ou	🔁 Breakout Traces	
<u>Route Planes ECO Analysis Verity Ou</u> Interactive <u>Auto Route</u> <b>Route Manipulation</b> Ctrl+W Ctrl+W Ctrl+W	Default parameters - Width	C Default width
Swap	Length     Erom pad edge: 1     (mm)     Apply Default Parameters to Width & Length Fi	ields of Selected Pads Below
L Modify Corners Teardrops L Hug Trace Breakout Traces	Drilled component pad selection           Pad Name         Width           Image: Provide the second	Length パッド(貫通ピン)に対する設定
Dynamic Teardrops Dynamic Breakout Traces DRC Teardrops/Breakouts as Pads DRC Teardrops/Breakouts as Traces	Via pad selection Pad Name Width Round 62 0.394	Length I I I
	SMD pad selection       Pad Name     Width       If     Rectangle 25x60       0.159     Rectangle 53x75       0.4     Square 60       0.381	Length 1 1 1 1
	UK Car	

補強パターンの設定は各パッドやビア毎に行ない、それぞれに対して上乗せするパターンの幅と長さを設定します。メニュー 上部には、全てのパッドやビアに対して一括設定するための項目が存在します。Width項目では、上乗せする補強パターン の幅を設定します。補強パターンの幅を各パッド/ビア径のパーセントで指定するか、一律指定するかをトグルスイッチの切り 替えで選択し、それぞれに対する値を入力します。



- 265 -

Length項目では、追加する補強パターンの長さを指定します。

length		
From pad edge:	500	(um)

追加する補強パターンの幅と長さの設定が完了したら、下にあるボタンを選択します。

Default p	arameters
_ ●	% of pad diameter: 60 O Default width
	Round off to: 0 (um) 1 (um)
- Length From	n nad edge: 500 (um) / このボタンで一括設定
<u>-</u>	
Anni	v Default Parameters to Width & Length Fields of Selected Pads Below
- Length <u>F</u> rom	Round off to: 0 (um) 1 (um) n pad edge: 500 (um) このボタンで一括設定。

メニュー内にリストされた全てのパッドとビアに対し、設定した内容にもとづいて算出された値が一括設定されます。

Pad Size	Width	Length	
🗹 3810.0 sq	2,286	500	
✓ 1600.2 rd	960.12	500	
✓ 1574.8 sq	944.88	500	
15740	044.00	500	
a pad selection	Width	Length	
a pad selection Pad Size	Width 304.8	Length 500	

追加する補強パターンの設定を個別に行ないたい場合には、各項目をマウスで選択して直接値を入力します。

Pad Size	Width	Length	<b></b>
🗹 3810.0 sq	2,286	500	
	$\bigcup$		
Pad Size	Midth	Length	
	man	LOUBUL	-

リストの各パッドとビアに設けられたチェックボックスは、このパッドやビアに対して補強を行なうか否かを決定するものとなり、 作業対象とする候補を選ぶことができます。

Pad Size	Width	Length	▲
🗹 3810.0 sq	2,286	500	
🗹 1600.2 rd	960.12	500	
🔽 1574.8 sq	944.88	500	
VER ARRAD	044.00	500	
・ チェックを	入れたものに対しての	み補強が行なわれます。	

メニュー最下段に設けられたItems to process項目では、もう1つのフィルタリング機能が提供されており、作業対象をドロップ ダウンリストの中から選択指定することができます。

Items to process	
All Traces 🗾 🗖 Includ	e fixed and locked traces
・All Traces	チェックを入れることで、固定化された配線も作業 対象にすることができます。
・Pad Without Breakout Traces	
:フレイクアウトトレースの無いバッドのみ。 ・Selected Active Layer Pads	
:選択されたアクティブレイヤのパッドのみ対象。 ・Selected Pads	
:選択されたパッドのみ。 ・Selected Traces	
:選択された配線のみ。	

全ての設定が終了した後に、[OK]もしくは[Apply]ボタンを選択して作業を実行します。

Note



クリアランス条件などの理由で作成されなかった個所は、Analysis > Review Hazards > Online > Teardrops/Breakouts で確認することができます。

# ◆ティアドロップ/Teardrops

プルダウンのRoute > Teardrops & Breakout Traces > Teardropsコマンドを実行すると、ティアドロップ作成用のメニューが表示されます。このメニュー内の各項目に対して設定を行ない、メニュー内の[OK]もしくは[Apply]ボタンを選択することでティアドロップを作成することができます。

	Teardrops	
<u>R</u> oute P <u>l</u> anes E <u>C</u> O <u>A</u> nalysis Verify <u>O</u> u		
Interactive •	Pad Teardrops   Tra	race Teardrops Multiple Via Teardrops
AUIO Auto Route	Pad to trace	g
🔀 Netline Manipulation 💦 Ctrl+W	C Absolute	• Ratio
Target Areas		Pad ratio: 1 :1
	Preferred:	(th)
<u>≥</u> wap	Secondary:	(th) Via pad ratio: 1 :1
Teardrops & Breakout Traces 🔹 🛃 Teard	drops	
Schange Width	kout Traces	
L Modify Corners Dyna	amic Teardrops	Include through pads
💺 Hug Trace Dyna	amic Breakout Traces	+ Include via pads
Multiple Hug Traces		Include fixed/locked traces
	Teardrops/Breakouts as Pads	(th)
DRC	Teardrops/Breakouts as Traces	Include rectangular pads
	Max pad siz	size: (th) Process:
	Max teardrop widt	idth: (th) All Pads
		OK Cancel Apply 🏈

"Pad to trace"にチェックを入れると、部品/ビアパッドと配線パターンの結線個所に対してティアドロップを作成することができます。作成されるティアドロップの形状は、この項目で指定される2つの値で決定され、Preferredで指定された値で作成できない個所についてのみSecondaryの値が用いられます。

・Absolute(固定):パッドエッジからトレースとティアドロップの交点までの長さを指定します。



268

・Ration(比率):パッド径とパッドセンターからティアドロップの頂点までの比率を指定します。

⊢⊙ Rati <u>o</u> ——	
Pad ratio <u>:</u>	1:1
V <u>i</u> a pad ratio:	1 :1

ティアドロップをパッド径毎の比率で指示する場合には上 図のスイッチを入れた上で部品パッド、ビアパッドそれぞれ の項目に値を指示してください。この値が2の場合、パッド 径が50であればティアドロップに指示された値は100とな ります。この値は、0以上10以下の値で指示してください。



"Pad to Pad"のチェックボックスにチェックを入れると、近接するパッドーパッドを1つのティアドロップで連結させることができます。結合させる際の最大ピン間を指定することで、その値を下回って近接するパッドーパッドが1つのティアドロップで連結されます。対象となるパッドは、ビアービア、ビアー部品パッド、ビアーテストパッド、部品パッドー部品パッド、部品パッドーテストパッドとなります。



メニュー下段にある項目では、ティアドロップ作成を行なう対象を選択します。



### •Trace Teardropsタブ

このコマンドを実行するには、Advanced Technology Pro (Flex)のライセンスが必要となります。このタブでは、配線に関して付 与するティアドロップに対する設定を行ないます。発生可能な箇所はT分岐とネックダウン箇所に対してとなり、メニュー内で表 現される配線幅に対する比率で指示を行ないます。



## ・ティアドロップ形状の編集

このコマンドを実行するには、Advanced Technology Pro (Flex)のライセンスが必要となります。作成されたティアドロップ形状のダイナミックな編集がRouteモードで可能となります。ティアドロップ形状を選択するとハンドルポイントが表示されますので、ドラッグ等の編集動作にて形状を変更することができます。



ロックトレースに作成されたティアドロップ形状の変更はできません。



・ティアドロップの削除

ティアドロップを選択後、Deleteキーにて削除が可能となります。デザイン内の全てのティアドロップを削除するには、 Edit > Add to Select Set > Teardropsにて全てのティアドロップが選択後、Deleteキーにて削除します。

・パッド(トレース)と同様にDRC実行/DRC Teardrops/Breakouts as Pads (Traces)

ティアドロップは通常パッドとして扱われる為、DRCについてもパッド(ビア)の項目としてチェックされます。このオプションにより、ティアドロップをトレースとして扱い、クリアランスチェックを行うことが可能となります。

👷 T <u>e</u> ardrops 🎸 <u>B</u> reakout Traces	
Dynamic Teardrops     Dynamic Breakout Traces	
DRC Teardrops/Breakouts as Pads	・ティアドロップをパッドとして扱いDRCチェック(デフォルト動作)
DRC Teardrops/Breakouts as Traces	ティアドロップをトレースとして扱いDRCチェック
	DRC Teardrops/Breakouts as Tracesを選択した場合、ビアと ティアドロップのDRCは、Trace-Via (Pad) クリアランスを参照し ます。※通常は、Via (Pad) - Via (Pad) クリアランスを参照。
	- 271 -

### ・ダイナミックティアドロップ / Dynamic Teardrops

ダイナミックティアドロップは、メニュー設定で追加したティアドロップの設定でダイナミックにティアドロップを追加・削除する機能です。プルダウンメニュー内にあるDynamic Teardropsを選択してチェックをつけることで、ダイナミックティアドロップのスイッチを入れることができます。このスイッチが入っている状況では、ティアドロップメニューで設定された内容のティアドロップが、 ダイナミックに追加・削除されます。もし設定を変更する場合には、ティアドロップメニューを再度表示して設定内容を変更して ください。アップデートされた内容で即座にティアドロップが追加されます。



ダイナミックティアドロップのスイッチは一度エディタと閉じるとオフになりますので、必要な場合には再起動後にスイッチをオンにしてください。

#### •Review Hazards > Teardrops/Breakouts

設定した内容で追加されなかったティアドロップは、Review HazardsのOnline以下にあるTeardrops/Breakoutsにて確認することができます。

🔁 Teardrop	s / Breakou	its		
O <u>n</u> line <u>B</u> a	tch <u>S</u> umm	hary S <u>i</u> mulation	Options	
			Ha <u>z</u> ard f	ilter for sorted column: All Nets
Net N 4	🛆 🛛 # Teardr	rops Missing	# Breakouts	Missing
Batt_Sense	2		0	
change	2		0	
CLK	1		0	
data[1]	3		U	
data[2]	2		0	
Idaraisi			111	
Description:				⊙ Visible O Hidden Hide
Net Name	Δ	Description	Layer	Reason
data[1]		C4-2	1	Trace is not inside teardrop
data[1]		U1-10	1	Clearance violation with pin U1-11 (Net: chang
data[1]		U1-10	1	Clearance violation with pin U1-9 (Net: change
F Graphics o	ptions			
✓ Select	:	<u>П ні</u>	ghlight	☑ <u>Fit view</u>
(#)				Apply Close

このコマンドは、作成された配線パターンの各コーナーに対して円弧処理を施すための環境を提供します。プルダウンの Route > Modify Cornersコマンドを実行することでメニューを起動され、このメニュー内で設定された値にもとづいて各コーナ ーへの円弧処理が行たわれます

Route       EQO       Analysis       Qutput         Interactive       Iminum radius:       0.13       (mm)         Regimer Action       Iminum radius:       0.5       (mm)         Swap       Iminum radius:       0.5       (mm)         Swap       Iminum radius:       0.5       (mm)         Action       Iminum radius:       Iminum radius:       0.5       (mm)         Swap       Iminum radius:       Iminum rad		7 0	Nodify Corners	_ 🗆 🗡
Swap       Action         Swap       Change to arcs         Missing Arcs hazard list:       Regenerate C Append         Breakout Traces       C Change to cogners         Teardrops       All Corners         Modify Corners       State of the second	Route ECO Analysis Output Interactive + MO Auto Route		Arcs Minimum radius: 0.13 Magimum radius: 0.5	(mm) (mm)
	Netline Order         Swap         Operation         Operation         Breakout Traces         Teardrops         Modify Corners		Action  Change to arcs  Missing Arcs hazard list:  Regenerate C Append  C Change to corners  All Corners  Include fixed and locked co	t I Inters

メニュー内では、円弧処理を行なう際に使用する半径の値として最小値と最大値を指定します。作業対象となった全てのコーナーに、指定された最小〜最大半径範囲の値を用いて円弧処理が行なわれます。





このモディファイコーナーコマンドは、対象となった全てのコーナーに円弧処理が行なわれるとは限りません。指定さ れた半径の範囲で円弧加工が行なえないとされるコーナーは、下図のように一切の処理が行なわれませんので注意 して下さい。



C Change to corners

円弧処理された箇所へのダイナミックなパターン修正作業が行えます。円弧処理された箇所をドラックすることで、円弧の大きさをダイナミックに編集することができます。尚、円弧処理箇所に対する他のパターンによる押しのけは行えないので注意してください。



◆円弧ストレッチ/Arc Stretch [Advanced Technology Pro-Flexのライセンスが必要となります]

このコマンドは、選択されたトレースセグメント及びコーナーを円弧(Arc)に変更します。単一のトレースを選択後のRMB(右マウスボタン)からArc Stretchを選択してコマンドを起動し、円弧処理を行います。



Arc Stretchが可能となるトレース形状は以下となります。



以下のようにストレッチにより、隣接ポイントが拡散する形状(Divergent)や鋭角となる形状は対象外となります。



Arc Stretch不可なトレース形状

◆トレース移動時のスペーシング保持/Preserve spacing during move trace [Advanced Technology Pro-Flexのライセンスが必要となります]

このコマンドは、現在のトレース間隔(スペーシング)を保持した状態でのストレッチを可能とします。単一のトレースを選択後のRMB(右マウスボタン)からPreserve spacing during move traceを選択してコマンドを起動し、ストレッチを行います。尚、ストレッチ対象となるトレースは、システムが自動的に判断して選択(ハイライト)されます。



単一のトレースセグメント及び円弧が選択された場合に、以下条件を満たす時にこのコマンドは有効となります。

- ・トレースセグメントが平行であること。
- ・対象オブジェクトがトレースであること。
- ・アクティブ層上のトレースのみが対象となります。

・ストレッチ候補となるトレースは、異なるネット名が付与されていること。同ネットのトレースは、本コマンドの対象外です。

### ◆テストポイントの配置/Place Test Points

このコマンドは、単独でテストポイントを配置する場合に使用します。テストポイントを配置したい配線を選択した後に、このコマンドを実行します。マウスカーソルにテストポイントが追従しますので、配置ポイントをマウスで指定して下さい。

<u>J</u> umpers	•
P <u>l</u> anes	+
<u>T</u> est Points	▶ <u>P</u> lace
<mark>i R</mark> emove <u>H</u> anger <b>X</b> ‡ <u>D</u> elete all Traces and Vias	🖳 💯 <u>A</u> uto Assign
Assign <u>N</u> et Name	

Note

・テストポイントは、パターン上に配置することもそれ以外の場所に配置することもできます。パターン上以外に配置 されたテストポイントからはネットラインが表示され、配線コマンドを使用して結線させることができます。 ・テストポイントは、通常のパターンやビアと同様にExpedition PCB上の押しのけ機能に対応しており、テストポイント 配置時にクリアランス違反と判断されるパターンは自動的に押しのけられます。



テストポイントを使用するには、セットアップパラメータ内のテストポイント設定を事前に行なう必要があります。この設定がなされていないデータ上では、テストポイントに関するコマンドは無効となり、下記のメッセージで設定を促されます。

Expedition PCB	Test point settings
Test Points are not properly defined. Check Cell Name and Reference Designator Prefix	Cell name: Local: TESTPAD35
Open Setup Parameters now?	<u>G</u> rid: <mark>(None) ▼</mark> (th) Test <u>s</u> ide: Both ▼
	Ref des prefix: TP Use closed polygon assembly outlines as test point obstructs
	Settings may be changed on a per-pass basis for the Test Point Assignment dialog.

Note

セットアップパラメータヘテストポイント設定を行なう場合、ローカルライブラリ内にテストポイント用のパッドスタックが 必要となります。ローカルライブラリとしてのテストポイント用パッドスタックが存在しない場合、この設定自体が行な えませんので注意して下さい。 ◆テストポイント 自動割り当て/Test Point Assignment

このコマンドは、自動でテストポイントを配置する場合に使用します。テストポイントを配置したいネットに対し、配置するテスト ポイントの数や自動配置に使用するポイントをメニュー内で指定してテストポイントの配置を一括して行ないます。

<u>J</u> umpers ►					
P <u>l</u> anes 🕨					
est Points →	<u>P</u> lace				
🔏 Remove Hanger	<u># A</u> uto Assign				
Vt Delete all Traces and Vice	Total Dates And				
At Delete all mates and vias	Test roint Assignmen	п			
	Test point settings by	y net			
	Display only net:	s <u>n</u> eeding test points	E 1	Expand (Net0) nets	8
	Net Class	🛆 Net Name	Required	Placed	
	(Default)	BIG_VOLT_ALT_CURR.	. 0	0	
	(Default)	BIG_VOLT_ALT_CURR.	. 0	0	
	(Default)	DCONN_IN_NET_1	0	0	
	(Default)	DCONN_IN_NET_2	0	0	
	(Default)	DCONN_IN_NET_3	0	0	
	(Default)	DCONN_IN_NET_4	0	0	
	(Default)	DCONN_IN_NET_5	0	0	
	(Default)	DCONNJN_NET_6	0	0	
	(Default)	DCONN_IN_NET_7	0	0	
	(Default)	DCONN_IN_NET_8	0	0	
	(Default)	DCONN_IN_NET_9	0	0	1
	(Default)	DCONN_IN_NET_10	0	0	1
	(Default)	DCONN_IN_NET_11	0	0	1
	(Default)	DCONN_IN_NET_12	0	0	
	Options Place test points Beport: Tes Setup Parameters	s figed t Summary V is Eit view	ocations in prior Through Cor Via Through Pin Trace Surface Pin Surface Con Place	rity order	<u>↑</u> ↓

Display only nets needing test points:

テストポイントが必要とされる(リストでテストポイントの配置を指定した)ネットのみをリストしたい場合にチェックを入れます。

Expand (Net0) nets :

このスイッチを入れた状態でフォワードアノテーションを実行することで、Net0に対するリストが表示されるようになり、 ネット無し配線などへのテストポイント自動配置が行なえるようになります。尚、フォワードアノテーションの際には、 Assign single pin nets to unused pins, enabling fanoutのスイッチを入れておく必要がありますので注意してください。

Net Class /	Net Name	Required	Placed	<b>A</b>	
Default)	(Net0)-1	0	N 0		
Default)	(Net0)-2	0	). )		
Default)	(Net0)-3	0	0 `		
Default)	(Net0)-4	0	0		
Default)	(Not0)-5	0	0		
Default)	(Net0)-6	0	0 1		N-10の桂却が川フレキわナナ
Default)	(Net0)-7	0	0		- INEtUVノI目和パリへ下されます。
Default)	(Net0)-8	0	0 ,		
Default)	(Not0)-9	0	0 /		
Default)	(Net0)-10	0	0 /		
Default)	(Net0)-11	0	0,1		
Default)	(Net0)-12	0	8		
Default)	(Net0)-13	0	0		
Default)	(Not0)-14	0	0	-	

各ネットへのテストポイントの数指定は、リストのRequired項目で行ないます。項目を選択すると、ドロップダウンリストが表示されますので、必要な数を指定します。

Net Class 🛛 🛆	Net Name	Required	Placed	
(Default)	BIG_VOLT_ALT_CURR.	0 💌	0	
(Default)	BIG_VOLT_ALT_CURR.	0	0	
(Default)	DCONN_IN_NET_1	1 -	0	
(Default)	DCONN_IN_NET_2	2	0	
(Default)	DCONN_IN_NET_3	3	0	
(Default)	DCONN_IN_NET_4	5	0	
(Default)	DCONN_IN_NET_5	ő 💌	0	
(Default)	DCONN_IN_NET_6	0	0	
(Default)	DCONN_IN_NET_7	0	0	
(Default)	DCONN_IN_NET_8	0	0	
(Default)	DCONN_IN_NET_9	0	0	
(Default)	DCONN_IN_NET_10	0	0	
(Default)	DCONN_IN_NET_11	0	0	
(Default)	DCONN_IN_NET_12	0	0	-

各ネットへのRequired指定が完了したら、Locations in priority orderの項目で自動配置に使用するポイントを指定します。既存ビア上や配線、貫通部品のパッド上などから選択することが出来ますので、自動配置に使用してもよいとされるポイントすべてにチェックを入れてください。

-Locations in priority order	
▼ Through Connector Pin	T I
🔽 Via	
✓ Through Pin	<b>†</b>
✓ Trace	1
Surface Pin	
Surface Connector Pin	1
,	-

Optionsの項目では、配置されたテストポイントに対してFix処理を行なうか否かを指定することができます。Select in graphicsと Fit viewのチェックボックスは、チェックすることでリスト上のネット選択と連動して、バックグランドの画面上で最適化表示や選択といった作業が行なわれます。また、Reportのボタンを選択することで、配置されたテストポイントのレポート情報が出力されます。

Options							
Place test points fi <u>x</u> ed							
🖹 Report: Test Summary 💌							
Select in graphice Eit view							

メニュー全ての設定が完了したら、[Place]ボタンを選択して自動配置を実行します。配置されたテストポイントは、 メニューリスト上のPlaced項目にリストされます。尚、テストポイントの自動配置では、設定した内容でリクエストした全てを配置 しきるとは限りませんので、配置できなかったネットに対しては、マニュアルで配置を行なうか、テストポイント配置用グリッドな どの条件を変更して再度作業を行なってください。



- 279 -

## ◆ネット名割り当て/Assign Net Name

このコマンドは、Drawコマンドなどで作成したネット無し配線に対してネット名を付加することができます。またこのコマンドは、 既存配線のネット名変更などにも使用することができます。

<u>Route</u> E <u>C</u> O <u>A</u> nalysis <u>O</u> utput	🔁 Assign Net Name 📃 🗖 🗙
Interactive  Auto Route	Current net name:
Netline Order	New Net Name
<u>S</u> wap	(Net0) AMP1_IN
T≽∐ <u>C</u> hange Width	AMP2_IN
💣 <u>B</u> reakout Traces	A0
🔎 Teardrops	A1
└_ <u>M</u> odify Corners	A2 A3
P <u>l</u> anes	Δ4
Test Points	A5
<u>J</u> umpers ►	
🔆 Remove <u>H</u> anger	OK Cancel Apply 🤗
★ Delete all Traces and Vias	
Assign <u>N</u> et Name	Graphic Selection Mode

コマンド実行後に表示されるメニューには、このデータが持つ全てのネット名がリストされます。作業対象となる配線を選択すると、メニュー最上段に今現在のネット情報が表示されますので、新たに割り当てたいネット名をリストより選択した後に[OK]もしくは[Apply]ボタンを選択します。

Graphic Selection Modeを使用することにより、リストからネットを選択するのではなく、ターゲットエレメントを選択することで、コマンドの実行が可能となります。

① Graphic Selection Modeを選択。

② オリジナルとなるネットオブジェクト(New Net Name)を指定。指定後、ステータスバーにネット名が表示されます。

Assign Net Names

Note

New Net Name: GND

③ ネットを付与したいオブジェクトを指定。(連続して複数のオブジェクトが指定可能。)

コマンドが実行できない図形要素を選択した際は、Applyボタン及び OKボタンはDisableとなります。コマンド対象外の図形要素は、以下のエレメントとなります。 ・ Non-platedのMounting Hole

- Padの無いMounting Hole
- プレーンやピンに接続されたMounting Hole
- ・プレーンやピンに接続されたVIA
- ・プレーンやピンに接続された配線
- ・プレーンやピンに接続されたTest Point
- ・回路図より指定されたピン及びその他ネットを持つオブジェクト(Net0を含む)

- 280 -

自動配線

#### ◆自動配線/Auto Route

Expedition PCBでは、完全バッチ型の自動配線環境も提供しています。専用メニューから実行される自動配線では、ネットクラスやネットプロパティで設定された条件設定にもとづいた配線が行なわれます。自動配線用メニューは、プルダウンメニュー Route > Auto Routeを選択することで起動することができます。

<u>R</u> oute	Е <u>С</u> О	<u>A</u> nalysis <u>O</u> u	tput								
Int	teractive		•								
<u>AUIO</u> <u>A</u> u	uto Route										
Nuto	Route										<u>_</u> _×
Pass de	efinition:					Eff	ort	-			
Pass	Pass Type	Items to Route	Order	Start	End	Now	Layers	Via Grid	Rte. Grid	Fix	Pause
<u> </u>	Fanout	All Nets	Auto	1	3		All Enabled	(Default)	(Default)		
<b>N</b>	No Via	All Nets	Auto	1	2		All Enabled	(Default)	(Default)	Π	
<b>N</b>	Route	All Nets	Auto	1	4		All Enabled	(Default)	(Default)		
<b>N</b>	Via Min	All Nets	Auto	1	1		All Enabled	(Default)	(Default)		
	Route	All Nets	Auto	5	5		All Enabled	(Default)	(Default)		
	Via Min	All Nets	Auto	2	2		All Enabled	(Default)	(Default)		
Option	s oute during <u>F</u> a	nout (for microvias))	Effort: 633	sidered A	Attempted 36	# Routed	To Try 147	Opens   % 6370,	Routed 63	Vias -4	CPU (h:m:s)         CLK (h:m:s)           00:02:54         00:03:06
<b>∨</b> 3a	ive <u>d</u> esign bet	ore starting Route	Total: [					646 -	のボタ	/で生	(行)ます 4:50
I I I	low "Cleanup'	if not routed 100%		Scheme:	System: de	fault				T	
Auto§	<u>à</u> ave interval:	60 (min)						🔶 🥹 🖹		Route	e <u>C</u> lose 🤌

メニュー上段にあるリストは、自動配線をどのように流すのかを定義する項目となります。この項目には、システムが供給する基本的な配線フローがデフォルト値として用意されます。この配線フローは、配線を行なう基板データに応じてユーザーが自由に 編集することができます。ここで作成した配線フローは保存することができますので、全ての基板データに流用させることができます。自動配線を実行する場合には、メニュー内の各設定を行なった後にメニュー内の[Route]ボタンを選択して下さい。

#### ◆配線パスの定義/Pass definition

•Pass

このチェックボックスは、自動配線時にこのパスを流すか否かを指定します。チェックを入れることで、自動配線時にこの配線パスが実行され、チェックを入れなかった場合にこの配線パスは飛ばされます。

#### •Pass Type

この項目では、実行する配線パスの種類を選択します。ドロップダウンリストから実行したい配線パスを選択して下さい。

Memory Simple Fanout	: ビアを一切使用せず、水平/垂直方向に対する配線を試みます。(プレーンネットは対象外) ・ Fanoutと同じですが、Effortの強さは11 かありません
Fanout	:表面実装部品から、ビアの引き出しを行ないます。
No Via/Bias	:ビアを一切使用しないでピン間の配線を主配線方向を無視して試みます。
	この特性上、Effortレベルの上げすぎには注意が必要です。
No Via	: ビアを一切使用せず、水平/垂直方向に対する配線を試みます。(プレーンネットを含む)
Route	: リップアップのアルゴリズムで、配線率100%を目指して配線を試みます。
Partial Route	: 自動配線が作業を行なった未結線結果を、消さずにアンテナ配線状態として残させる配線パス。
Tune Delay	: 全てのチューンピンペアに対し、等長処理を試みます。Effortレベルは1のみ。
Tune Crosstalk	: ネットプロパティで指示されたクロストーク規制ルールのネットに対してチューニングを試みます。
	このパスは、それ自身のチューニングのためにいつでも流すことができます。
Via Min	:不要ビアの削減を試みます。
Remove Hanger	: ピン間で未結線の配線を削除します。
Smooth	:一般的な配線の整形を試みます。
Expand	: クリアランスに余裕がある配線個所に対し、Expand Width値で配線幅の変更を試みます。
Spread	: 指定されたクリアランス値の2倍の値をもとに、各配線の均一化を試みます。
Partial Route	: 全てのオープンネットラインに対して、配線を試みます。Effortレベルは1のみ。

282 -

この項目は、指定した配線パスで配線させるネットを指定する項目となります。ドロップダウンリストより、対象とするネットを選択して下さい。

All Nets Filtered Nets Nets…	:全てのネットを配線対象とします。 :エディタコントロールメニューのフィルタ設定で指定したネットを対象とします。 :これを選択するとネット選択を行なうメニューが表示されます。このメニューで指定したネットのみを
	を対象とします。Nets - Pass 1 × Kuluded:
	Net Name     Net Class     Net Name     Net Class       (Net0)     (Default)     BIG. VOLT_ALT_CURRENT     (Default)       I BIG. VOLT_ALT_CURREN2     (Default)
	対象から除外するネット     >>     DCONN_IN_N     対象とするネット
	CONN JI, NET 4 Oberaulty DCONN JIN, NET 5 (Default) DCONN JIN, NET 6 (Default)
	DCONNIN_NET_7 (Default)
	OK Cancel
Net Classes…	:対象をネットクラスごとに指示します。
Parts…	:対象を部品(RefDes)単位で指示します。
Ordered Nets	:トポロジーがMST以外(プレーンネット含む)のネットを対象とします。
Tuned Nets	:等長指定や長さ指定(Delay Formula等)されたTuningすべきネットのみ対象とします。
	ペア配線 (Differential Pair)も対象となります。
Differential Pairs	s :ペア配線指定されたネットのみを対象とします。
Virtual Pins	:仮想ピンが配置されたネットのみを対象とし、あくまでも仮想ピンまでを配線対象とします。
Selected Nets	:エディタ上で選択したネットを対象とします。
Selected Pins	:エディタ上で選択されたピンのみを対象とし、対象となったピン間のみが配線対象となります。

• Order

この項目は、配線対象とされたネットをどのような基準(順序)で配線させるかを指示する項目です。

Auto Longest First Shortest First Custom…	<ul> <li>システムのデフォルト値となり、配線作業の</li> <li>対象となったネットの中で、ネットラインの長</li> <li>対象となったネットの中で、ネットラインの短</li> <li>このオプションを選んだ場合、比率を指示</li> </ul>	順番は自動選択となります。 といものから順に配線作業を試みます。 乱いものから順に配線作業を試みます。 するメニューが表示されます。
対象となった <sup>2</sup> 指定で 対象。 最大で50%と指 の範囲のネッ]	ネットの最長から最短までの長さに対する% となるネットを指示することができます。 音示した場合には、長さの長い方から50% トが配線対象となります。	Route Order - Pass 1

#### •Start/End

この項目は、指定した配線パスをどのような強さでどのくらい流すのかを設定する項目となります。Startが開始の強さとなり、 Endが配線パスの終了を意味します。値が大きくなるにつれて配線パスの強さが増し、リップアップの対象領域が広くなります。Startで指定された強さから、Endで指定された強さまでの配線パスが各強さで1回ずつ流れ、Endで指定されたパスが終了した時点で次のリストのパスへと移行されます。

#### 例)

Routeの配線パスを、Startが1でEndを5として流した場合、通常配線が一番弱いレベルから強いレベルへと 1→2→3→4→5の順に流れ、一番強い5のレベルの配線パスが終了した時点でこのRouteのパスが終了します。 StartとEndの値が同じ場合には、双方に指定された強さのパスを1回だけ流して配線は終了します。

※この自動配線では、指定した強さのパスが必ずしも全て実行されるとは限りません。例えば、配線途中に配線 率が100%となったような場合、次に指定されているより強いパスを流す必要が無いため、後に残されたパス予 約はキャンセルされます。 尚、この動作は、実行中の同一配線パス内においてのみ行なわれ、まだ実行されていない配線パスに関して のキャンセルは行なわれません。(場合によっては、実行と同時にキャンセルされる場合もあります。)

•Now

この項目には、現在実行中の配線パスエフォートの数値が表示されます。



•Enable Layers

この項目は、指定した配線パスが使用できる配線層を指定する項目となります。この値がAll Enabledの場合には、エディタコントロールメニューで設定した配線層全てがその対象となります。層を限定したい場合には、Use array layerスイッチを有効とし、使わせる各層のチェックボックスにチェックを入れます。



- 284 -

この項目は、指定した配線パスの配線作業で使用する配線用/ビア用のグリッドを指定する項目となります。デフォルト指定されている(Default)とは、エディタコントロールメニューで指定されている現在の各グリッド値となります。各配線パス毎に異なるグリッドを指定する場合には、項目を直接選択した上で値をキー入力します。一度入力した値は、ドロップダウンリスト内に登録され、以降はリストから選択可能となります。





以降はリストから選択可能。

•Fix/Pause

FixとPauseのチェックボックスは、配線パスの終了後に固定化、ポーズ(一時停止)させるための機能です。Fixを設定する 場合、項目を選択することで表示されるブラウズボタンを選択し、設定メニューを表示させます。この設定メニューで、固定 化させる対象を選択した上で、Fixのチェックボックスにチェックを入れます。この設定をし忘れると、固定化機能が正常に機 能しませんので注意して下さい。



Pauseについては、チェックを入れることで、そのパスが終了した時点でルーターが一時停止した状態になりますので、配線結果を途中で確認したい場合などに使用してください。尚、Pauseを解除して再開するには、再度[Route]ボタンを選択します。

#### ◆配線パスの編集

自動配線用メニューを表示すると、デフォルト値の配線フローがリスト表示されます。配線パスを新たに構築する場合には、このデフォルト値の配線パスエントリなどを雛形とし、それらを編集する形で構築します。

配線パスエントリの編集については、各エントリ毎に直接行ないます。

Nuto 🔁	Route						
Pass de	efinition:				Effor	t ———	_
Pass	Pass Type	Items to Route	Order	Start	End	Now	Layers
	Fanout _	All Nets	Auto	1	3		All Enabled
	Memory	All Nets	Auto	1	2		All Enabled
	Simple Fanout	All Nets	Auto	1	4		All Enabled
	Fanout	All Nets	Auto	1	1		All Enabled
	No Via	All Nets	Auto	5	5		All Enabled
	Route	All Nets	Auto	2	2		All Enabled
	Tune Delay	·			·		

リスト内における配線パスエントリの追加/削除や順序変更については、リスト右上にあるアイコンボタンを使用して行ないます。



◆配線モニター

自動配線が実行されると、メニューフォーム内にあるモニターリストにその実行内容がリアルタイムに表示され、現在実行中の配線パスの結果がどのような状態であるのかを確認することができます。

	Considered	Attempted	To Try	Opens	% Routed	Vias	CPU (himis)	CLK (himis)	
This effort:									
Total:	]			138	17.86	0			
					~				
				$\sim$					_
	Considered	Attempted	To Try	Opens	% Routed	Vias	CPU (himis)	CLK (himis)	
This effort:	11	1	10	10	9.09	1	00:00:00	00:00:00	
Total:				10	94.05	86	00:00:04	00:00:04	

Considered	:この配線パスで、配線対象として考慮しているネットの数		
Attempted	:配線対象のネットで、まだ配線作業が行なわれていないネットの数		
To Try	:配線対象のネットで、配線作業が行なわれているネットの数		
Opens	:未配線のネット数		
%Routed	:配線率		
Vias	:使用ビア数		
CPU(h:m:s)	:CPUのみの演算時間		
CLK(h:m:s)	:全体の時間		
※This effortでは、各項目の内容は現在の配線パスに限定され、Totalでは常に全体の内容が表示されます。			

メニューフォームの左下には、配線パスフローを選択/保存するための項目が存在します。既に幾つかの配線パスフロー(配線パススキーム)を作成してある場合には、ドロップダウンメニューからそれらを選択することができます。また、メニュー内で新たに作成した配線パスフローを保存する場合には、フロッピーのアイコンボタンを選択します。



◆オプション設定とその他のアイコンボタン

Stop now discard all routing

メニュー下には、オプション設定と幾つかのアイコンボタンが存在します。





自動配線中にこのボタンを押すと、作業中断用の Interrupt Auto Route X メニューが表示されます。メニューより処理内容を 選択した上で、[OK]ボタンを選択して下さい。 • Generate user checkpoint, continue routing C Skip rest of current effort C Stop at end of current effort C Stop now, keep current results C Stop now, revert to last user checkpoint C Stop now, discard all routing OK. Cancel 1 :配線結果の状態を途中保存します。 Generate user checkpoint... Skip reset of current effort :現在作業中の配線パスをスキップさせます。 :現在作業中の配線パスが終了した時点で中断します。 Stop at end of current effort :配線作業を即時中断します。 Stop now keep current results Stop now revert to last user...

:配線作業を即時中断し、途中保存した状態まで配線状態を戻します。

:配線作業を即時中断し、全ての配線を削除します。

288
# 自動配線パスの補足事項

### ◆マイクロビアファンアウト

この機能を使用するには、Advanced Interconnect (ビルドアップオプション)が必要となります。

セットアップパラメータ内で下図のようにビルドアップビアの定義がされているデータでは、通常のファンアウトではなくビルドア ップビア設定に対応したマイクロビアファンアウトを自動配線で行なわせることができます。マイクロビアファンアウトを自動配線 で行なわせるためには、セットアップパラメータでのビルドアップビアの定義と、自動配線パスの設定方法の2つの条件が必要 となります。この2つの条件が満たされない限り、マイクロビアファンアウトは行なわれず、従来どおりのファンアウトで処理される こととなります。



🔁 Enable	d Layers	- Pass 1	×				
Route	Layer	Туре					
	1	Signal					
	2	Plane					
	3	Signal					
	4	Plane					
	5	Plane					
	6	Signal					
	7	Plane					
	8	Signal	-				
⊙ Use a ○ Fanou ○ Fanou	rray <u>l</u> aye it all, <u>t</u> op it all, <u>b</u> ot	rs to bottom tom to top					
OK Cancel 🤌							

マイクロビアファンアウトに関する新しい設定機能として追加された有効層指定 でのトグルスイッチでは、より簡単にマイクロビアファンアウトを促す設定が行な えます。

貫通ビアの無いデザインにおいて、階段状にビアの落とし込みを行なわせたい 場合には、Fanout all top to bottomもしくはbottom to topのいずれかの指示 をしてください。これにより、部品面→はんだ面、はんだ面→部品面の方向に向 かってマイクロビアファンアウトが行なわれるようになります。

このスイッチは、パスでFanoutを選んだ場合にのみ指示が可能となります。マイ クロビアファンアウトで、ある特定層を落とし込みのターゲットにしたい場合には、 このスイッチは使用せずに直接その層までのチェックボックスにチェックを入れ て指示してください。 ◆No Via/Biasパスにおける注意点

自動配線パスに含まれるNo Via/Biasパスは、ビアを一切使わず、層ごとに定義された(エディタコントロールメニュー内の定義) 主配線方向を無視し、純粋にピン間同士(部品間、ビア間)の結線を試みます。

このNo Via/Biasパスで用意されたEffortレベルは1~5までとなりますが、このパスにおいて不用意にエフォートレベルをあげてしまうことは危険なので注意してください。

No Via/Biasパスは主配線方向を無視します。このパスで大きなエフォートレベルを指示するということは、すなわち主配線方向を無視した迂回配線を多く発生させる危険性を自ら上げていることになります。このことから容易に想像できることは、その後に行なわれる主配線方向を考慮した配線パスにおけるチャネル妨害でしか無く、結果としてはあまりいい配線率は得られないものと考えられます。従って、このNo Via/Biasパスにおけるエフォートレベルの調整は、最低の1で様子をみてから判断することを推奨します。

また、このNo Via/Biasパスは、ビアを一切使用しないバックプレーンなどにも使用することができます。実行時に同時に層を指定すれば、多層に渡る配線方向を無視した迂回を防ぐことができるでしょう。

#### ◆Tune Crosstalk

自動配線パス内に含まれるTune Crosstalkパスを有効にするには、チューニングを行なうためのルールをあらかじめ設定しておく必要があります。Expedition PCBの場合、このルールはネットプロパティメニューのCrosstalkタブで定義します。

t Order   Timing & D	ifferential Pairs Crosstalk	Other		
Net Class	Net Name	Max Crosstalk (V)	Parallel Rules Factor	Accumulative parallelism rules
Bus-Sample2	AD4			Same layer segments: 🛛 👪 🗠 🗙
Bus-Sample2	AD5			
Bus-Sample2	AD6			Edge / Edge Gap   Max Parallel Len
Bus-Sample1	AD7			10 th 1000 th
Bus-Sample1	AD8			5 th 500 th
Bus-Sample1	AD9			
Bus-Sample1	AD10			
Bus-Sample1	AD11		1	
Bus-Sample1	AD12			
Bus-Sample1	AD13			
Bus-Sample1	AD14			
Bus-Sample1	AD15			Adjacent layer segments: 🛛 🛐 🖄 🔀
Bus-Sample1	AD16			
Bus-Sample1	AD17			Edge / Edge Gap   Max Parallel Len
Bus-Sample1	AD18			10 th 1500 th
Bus-Sample1	AD19			
Bus-Sample1	AD20			
Bus-Sample1	AD21			
Bus-Sample1	AD22			
	A D00			

CrosstalkタブにはMax Crosstalk と Parallel Rules Factorの2種類の定義法が提供されていますが、自動配線のクロストークチューンの対象となるのは Parallel Rules Factor側での設定のみとなります。

Parallel Rules Factorで使用されるルールは単純な平行配線における物理ルールです。このルール定義はメニュー右側にあるAccumulative Parallelism rules欄で同層/異層間に分けて定義します。

Same layer segment:	s <u>*</u> 9X
Edge / Edge Gap	Max Parallel Len
10 th	1000 th
5 th	500 th
Adjacent layer segm	ents: 🛐 🖄 🗙
Adjacent layer segm Edge / Edge Gap	ents: 🔐 🖄 🗙 Max Parallel Len
Adjacent layer segm Edge / Edge Gap 10 th	ents: 🙀 🖄 🗙 Max Parallel Len 1500 th
Adjacent layer segm Edge / Edge Gap 10 th	ents: 🙀 🖄 🗙 Max Parallel Len 1500 th
Adjacent layer segm Edge / Edge Gap 10 th	ents: 🙀 🖄 🗙 Max Parallel Len 1500 th

同層でのルールをSame layer segmentsに、異層間(隣接層間)におけるルールをAdjacent layer segmentsに定義します。

ここでは、クロストーク違反を既存配線から見つけだすための基準値となるルールを定義します。

Edge/Edge Gapに対して指示した配線間のギャップに対する最大平行線長をMax Parallel Lenに定義します。

ここで定義された基準値を越えてはならないネットに対し、1の値を Parallel Rules Factor欄に与えることで違反検出とチューニングが行な われます。

尚、違反検出は同層/異層の双方のルールに対応しますが、自動配線 によるチューニングは同層ルールのみに対して有効となっています。 自動チューニングを有効にするためには、Parallel Rules Factor欄で指 示する値を必ず"1"にして下さい。

- 292 -

Same Layer segmentsに対し2つのルールを定義した場合、以下のように指定範囲で自動算出されたルールで各ギャップ値によるチェックが行なわれます。

Limit

150

152.5

155 157.5

160

162.5 165

167.5

170

172.5

175

177.5

180

182.5

185

187.5

190

192.5

195

197.5

200



#### 指定範囲間ギャップにおける最大平行線長 = (Limit-B – Limit-A) / (Gap-B – Gap-A)

最終的な違反の有無の判断は、各ギャップ値における違反比率の合計で算出され、以下の書式のもとにこの合計値が算出 され、Parallel Rules Factorで指示した1をその合計が越えるか否かで違反の有無が判断されます。



1>=各ギャップ値における最大平行線に対する比率の和

1 >= (T1) + (T2) + (T3) + (T4)

<u>1 >= (30/150) + (35/162.5) + (40/175) + (50/200) = 0.9</u> ↓ 合計が1以下なので違反無し

- 293 -

ネットプロパティメニュー上で設定することができるクロストークルールですが、メニュー上から以外に外部ファイルでコントロールすることも可能です。

ファイルで指示する場合には、ParallelRules.txtのファイルをツール起動前にconfigサブフォルダ内に収納しておく必要があります。ConfigサブフォルダのParallelRules.txtで指示されたクロストークルールは、データ起動時に呼び込まれ、 ReviewHazard内でそのエラー内容をチェックすることができ、同層ルールを考慮した自動チューニングが行なえます。ファ イルを読み込む際には内容のチェックが行なわれ正常に取り込めたか否かをlogfileサブフォルダ内に作成される ParallelRulesLog.txtファイルで確認することができます。

フォーマットにはスペース区切りでの指示法と、カンマ+()での指示法の2通りが提供されます。

【スペース区切りでのフォーマット】

.FILETYPE PARALLELISM_RULES .UNITS TH .MODE NONCUMULATIVE	}	ヘッダー及び単位
.CLASS2CLASS_RULES SAMELAYER CLEARANCE_LENGTH 10 500 CLEARANCE_LENGTH 5 300 NETCLASS_NETCLASS "ADDRESS" "(ALL)" NETCLASS_NETCLASS "CLOCKS" "(ALL)"		クラス対クラスでのグループ指示例 CLEARANCE_LENGTH項目にギャップ 最大平行線長の順に値を指示。 NETCLASS項目に対象となるクラスルール
.CLASS2CLASS_RULES ADJACENTLAYER CLEARANCE_LENGTH 15 150 CLEARANCE_LENGTH 5 100 NETCLASS_NETCLASS "ADDRESS" "(ALL)" NETCLASS_NETCLASS "CLOCKS" "(ALL)"		を指示する。 同層、異層のルールを指示できるが、自動 配線で有効になるのは同層ルールのみ。
.NET2NET_RULES SAMELAYER CLEARANCE_LENGTH 10 200 CLEARANCE_LENGTH 5 100 NET_NET "/CLK1" "(ALL)" NET_NET "/MEM_CTRL" "(ALL)" .NET2NET_RULES ADJACENTLAYER CLEARANCE_LENGTH 15 150 CLEARANCE_LENGTH 5 100 NET_NET "/CLK1" "(ALL)"		ネット対ネットでの個別指示例 CLEARANCE_LENGTH項目にギャップ 最大平行線長の順に値を指示。 NETCLASS項目に対象となるネットルール を指示する。 同層、異層のルールを指示できるが、自動 配線で有効になるのは同層ルールのみ。

ネット間のルール指定の場合、特定ネット対全てのネットであれば(ALL)で指示することが可能です。 ただし、(ALL)では電源ネットも含まれてしまいますので、(Default)を使用することをお勧めします。

- 294 -



ネット間のルール指定の場合、特定ネット対全てのネットであれば(ALL)で指示することが可能です。 ただし、(ALL)では電源ネットも含まれてしまいますので、(Default)を使用することをお勧めします。

Narallelism 🔁										
O <u>n</u> line <u>B</u> atch S	ummary Simulation	<u>O</u> ptions								
					Ha <u>z</u> ard f	ilter for so	rted column:	All Nets		•
Net N Ru	ile Total	Worst Net	Worst Se	Net Class						
AD11 1	3.188732874	1.61779063	0.866142	Bus-Sample1						
1										
Description:							۰	Visible (	🔿 Hidden	Hide
Victim Net	- Aggressor N	et (	Factor		Length (th)		Spacing (th)		Layer	
AD11	AD12		0.551209		551.209212598	3	5.135511811		1	
AD11	AD12		0.866142		866.141732283	3	5.811023622		1	
AD11	AD12		0.20044		200.439685039	)	5.135511811		1	
AD11	AD10		0.534506		534.505905512	2	5.135511811		1	
AD11	AD10		0.858268		858.267716535	5	5.811023622		1	
AD11	AD10		0.178169		178.168622047	1	5.135511811		1	
1										
-Graphics options										
<u>∏</u> <u>S</u> elect		<u>∏ H</u> ighli	ght		<u> </u>	view			∏ Re <u>t</u> ain s	election
(#)						<u>R</u> esol	ve	<u>A</u> pply	<u>C</u> lose	

自動配線のTune Crosstalkパスは、このようにして検出された同層におけるクロストーク違反を無くすようにVictim(影響を受けているネット)側とAggressor(影響を与えている)側との配線間に、スペーサーと呼ばれる仮想パターンを埋め込み、双方の間隔を自動で広げようと試みます。

Nut 🔁	o Route										_ 🗆 ×
Pass	definition:				Effort	;	_			* 🗈 🔺	¥ΩX
Pas	Pass Type Tune Crosstalk	Items to Route All Nets	Order Auto	Start 1	End 3	Now	Layers All Enable	Via ed (Defa	Grid Rt ault) (De	te. Grid   Fix sfault)	Pause
Opti	Pass definition:	Cons	idered Attemp	ted # F	Routed	To Try	Opens 744	% Routed 20.83	Vias 25	CPU (h:m:s)	CLK (himis)
Au	Pass Pass Ty	/pe osstalk	e: Syster	n: default			• •		<u>R</u> oute		▼ <u> 🖬 ×</u> lose 🛛 🔌

- 296 -





Note

追加されたスペーサーは、ディスプレイコントロール上で表示 指定しなければ表示されません。

追加されたスペーサーは、エディタ上で直接選択することができますがCAMデータ出力の対象にはなりません。また、配置されたスペーサーを一括削除する場合には、Edit>Add to Select set>Spacers コマンドで一括選択した後に削除コマンドにて削除してください。

#### ◆配線フェンス/Route Fence

配線フェンスを使用することで、自動配線は任意に定義した配線エリアを使用して自動配線を行います。配線フェンスには2 つのフェンスタイプが存在し、定義した配線エリアに対して自動配線は Tune、Fanout、Route、Rerouteを実施します。 ※制限として、Spread, Via Min, SmoothパスはSoft Fenceを考慮することはできません。



•Hard Fence (ハードフェンス)

ハードフェンスが設定された場合、自動配線は指定したハードフェンス領域内でのみ配線を行います。また配線対象のネットは、配線フェンス内で完結するネット(ピン)のみが対象となります。 ※Items to Routeによる配線対象の制限及び Layersによる配線層指定も合わせて考慮します。 ※指定したハードフェンスのみが有効となり、その他全てのソフトフェンス・ハードフェンスは無視されます。

使用方法)

- 1. Route Fence領域をFence Type:Hard、Name:任意のハードフェンス名にて設定
- 2. 自動配線のFence設定にて、上記で指定したハードフェンス名(例、FPGA)を指定後、Route実行。

Nuto	Route													_ 🗆 ×	
Pass de	efinition:						Effort					÷	<b>b f</b>	<b>€</b> ⊘ <b>X</b>	
Pass	Pass Type	Items to Rout	e	Order	Start	End	Now	Layers	V	ia Grid	Rte. Grid	Fix	Pause	Fences	Forese
	Fanout	All Nets	,	Auto	1	3		All Enable	d (D	efault)	(Default)			Board	rences
	No Via	All Nets	1	Auto	1	2		All Enable	d (D	efault)	(Default)			Board	EDCA -
	Route	All Nets		Auto	1	4		All Enable	d (D	efault)	(Default)			Board	FFUA 💽
	Via Min	All Nets	1	Auto	1	1		All Enable	d (D	efault)	(Default)			Board	
	Route	All Nets	1	Auto	5	5		All Enable	d (D	efault)	(Default)			Board	
	Via Min	All Nets	1	Auto	2	2		All Enable	d (D	efault)	(Default)			Board	
Option	15			Consider	ed Att	empted	# Routed	ToTry	Opens	% Ro	uted Via:	s C	:PU (h:	CLK (h:m:s)	
Шв	oute during <u>Fanout</u>	(for microvias)	Effort:												
🔽 Sa	ave <u>d</u> esign before s	tarting Route	Total:						257	0.00	96				
	llow "Cleanup" if no	t routed 100%		Coh	omo: IC		()k								
				501	onio. [ Sy	stem. de	Iduit								
Auto <u>S</u>	èave interval: 60	(min)						в 🕢	0	K	<u>R</u> o	ute		ose 🛛 🧼	

・Soft Fence (ソフトフェンス)

ソフトフェンスが設定された場合、自動配線は全てのソフトフェンス領域内にあるネット(ピン)を配線対象として配線を行います。 ソフトフェンス内のネットの接続先が配線フェンスの領域外に存在しても、そのネットは配線対象となります。 ※Items to Routeによる配線対象の制限及び Layersによる配線層指定も合わせて考慮します。 ※ソフトフェンス領域外に存在するネットは、配線フェンスを配線禁止領域として扱い、ソフトフェンス内の進入を禁止します。 ※ソフトフェンス内で完結するネット(ピン)はソフトフェンス領域内で配線を行います。

#### 使用方法)

- 1. Route Fence領域をFence Type:Soft、Name:任意のソフトフェンス名にて設定
- 2. 自動配線のFence設定にて、In-SFencesを指定後、Route実行。

N 🔁	uto Route											_ 🗆 ×	1
Pas	s definition:					Effor	t				*	∱ € ⊵X	
Pa	ss Pass Type	Items to Route	Order	Start	End	Now	Layers	Via C	irid R	te. Grid	Fix Pau:	se Fences	Fences
	Fanout	All Nets	Auto	1	3		All Enabled	(Defa	ult) (De	efault)		Board 💌	
	No Via	All Nets	Auto	1	2		All Enabled	(Defa	ult) (De	efault) [		Board	In-Shen 💌
	Route	All Nets	Auto	1	4		All Enabled	(Defa	ult) (De	efault) 🖡		Board	
	Via Min	All Nets	Auto	1	1		All Enabled	(Defa	ult) (De	efault) [		Board	
	Route	All Nets	Auto	5	5		All Enabled	(Defa	ult) (De	efault) [		Board	
	Via Min	All Nets	Auto	2	2		All Enabled	(Defa	ult) (De	efault) [		Board	
- Up	tions		Consider	ed Atte	moted	# Bouted	ToTul	Inens [	Bouter	d Vias	CPLLibr	CLK (htm:s)	
	Route during Eanout (f	or microvias)	1	04 1440	mptod	in modeou	10 mg 10	/pono /	- Troatoc	4 1140	010 (1		
	Save <u>d</u> esign before sta	arting Route Tota	al:				2	57 0	00	96			
	Allow "Cleanup" if not	routed 100%											
			Sch	eme: Sys	tem: def	ault						<u> </u>	
A	uto <u>S</u> ave interval: 60	(min)				XtremeA	a 🔶 🤅		]	<u>R</u> out	e	<u>C</u> lose	

#### Route Fence (配線フェンス)を使用した自動配線の実行例

 配線フェンスをHard Fence (ハードフェンス) に設定 FPGA





#### ◆Spreadパスの拡張機能

自動配線のSpread パスが2007.2バージョンにて改善されました。Spread パスは、オープンスペースがある場合にトレースと、 それに近接する異電位パッドや他のトレースとの間隔を広げる際に使用します。これまでのSpread パスは、間隔を単純に "ネットクラスとクリアランス"ダイアログやCES で定義されたクリアランス値の2倍にすることを試みるものでしたが、2007.2では、 外部ファイルを用いることで、層ごとに具体的なクリアランス値を定義できるようになりました。

外部ファイルに定義されたクリアランスがデザイン上で取れていない場合、Auto Routerは、近接する異電位パッドや他のトレースとの間隔を広げ、そのクリアランスを確保することを試みます。両側をトレース以外のパッド等に挟まれているなどして、 設定されたクリアランスを確保することができない場合は、隣り合うトレース含め等間隔になるようにセンタリングします。

#### 【実行手順】

① 予め、外部設定ファイル¥PCB¥Config¥SpreadTo.txtをテキストエディタで作成します。フォーマットは次のとおりです。

<単位> <層番号> <クリアランス値> <層番号> <クリアランス値> :

1行目では、このファイル内で使用する単位を定義します。指定できる単位は、in、th、mm、umの4つです。 2行目以降では、各層ごとにクリアランス値を定義します。指定できる値は0より大きな実数です。

(例1) mm 10.5 20.7 50.7 60.5

- 尚、1行目で単位を定義するのではなく、1行目から各層のクリアランス値を定義し、各行に単位を直接記述することもできます。
  - 。 (例2)
    - 1 0.5mm 2 0.7mm
    - 5 0.7mm
    - 6 0.5mm

② Auto Route ダイアログにて、Pass Type としてSpread を選択し、Route ボタンをクリックしてください。

Nuto	) Route												
Pass d	efinition:				_		- Effort		-			* 🗈	Ĵ € ⊳X
Pass	Pass Type	Items to	Route	Order		Start	End	Now	Layers		Via Grid	Rte. Grid F	ix Pause
	Fanout	All Nets		Auto	1		3		All Enab	oled (l	Default)	(Default)	
	No Via	All Nets		Auto	1		2		All Enab	oled (l	Default)	(Default)	
	Route	All Nets		Auto	1		4		All Enab	oled (l	Default)	(Default)	
	Via Min	All Nets		Auto	1		1		All Enab	oled (I	Default)	(Default)	
	Route	All Nets		Auto	5	i	5		All Enab	oled (I	Default)	(Default)	
	Via Min	All Nets		Auto	2		2		All Enat	oled (l	Default)	(Default)	
	Spread	All Nets		Auto	1		3		All Enab	oled (I	Default)	(Default)	
_ Optio	ne												
			Cor	nsidered	Attempte	:d #1	Modified	To Try	Opens	% Rout	ed Via	is CPU (hi	. CLK (h:m:s)
	loute during <u>H</u> anout (for mic	croviasj	Effort: 84		0	0		84	84	0.00	0	00:00:00	00:00:00
🗌 🗖 S	ave design before starting	Route	Total:						0	100.00	169	00:00:01	00:00:40
	llow "Cleanup" if not router	d 100%											
	now cleanup in not router	0100%		Scheme	Sustan	dəfəuli							
				0.0.101110	- Joystein.	acraui							
Auto	Save interval: 60	(min)											
		(					XtremeAF	1 📀	🕴 🖹	K	Bo	ute	<u>C</u> lose 🧼
						_		_ <u> </u>					

- 300 -



# 【実行結果】

#### (例1) < Spread パス実行前>



< Spread パス実行後> SpreadTo.txt に設定された値でSpread 処理がされます。



# 【実行結果】

(例2) < Spread パス実行前>



< Spread パス実行後>

SpreadTo.txt に設定されたクリアランス値が大きすぎて実現できない場合、等間隔になるようセンタリングします。





以前のバージョンでは、プレーンプロセッサ(Plane Processor)機能のバッチ処理を使用して、プレーンデータを作成していました。新たなプレーン生成機能では、Plane Classes and Parametersダイアログ及び Plane Assignmentsダイアログを使用してプレ ーンパラメータを管理し、ダイナミックなプレーンデータの生成及び プレーンのマニュアル編集を行います。

Dynamic Planeの運用フロー



◆プレーンパラメータ&プロセッサ / Plane Classes and Parameters

Plane Classes and Parametersダイアログでは、Plane Classとプレーン形状のデフォルト設定を定義します。Plane Class毎にパラメータ設定が可能であり、ここで作成したPlane ClassをPlane Assignmentsダイアログに指定することにより、層やネット毎にルールを割り当て、プレーン生成を行います。

Planes E <u>C</u> O <u>A</u> nalysis <u>O</u> utput	Plane Classes and Parameters
Plane Classes Parameters	► Plane Class: (Default)
Generate Negative Planes	Thermal Definition Clearances / Discard / Negative   Hatch Options, Clopions for selected plane net Plane Class 毎にパラメータを定義します。
Delete Negative Plane Data	✓         Use thermal definition from padstack         ✓         Enable tie bridging
Place Plane <u>Shape</u> Plane Obstruct Plane No Connect Area <u>R</u> outed Pins Place Plane Editing Sketch Remove Unused Sketches	Default via connections 0.130 (mm) Tje legs: Four Botation: Preferred 0/90 Default through hole connections 0.130 (mm) Tie legs: Four Botation: Preferred 0/90 Preferred 0/90 Botation: Preferred 0/90 Constant through hole connections
Copper Balancing	Default SMD connections         0.130 (mm)         Image: Connections         Imag

・Plane Class の新規作成と編集

メニュー最上段には、Plane Classを選択するためのリストウィンドウが存在します。このリストには、作成した全てのPlane Classがリストされますので、任意のPlane Classを選択してパラメータの設定を行います。

🔁 Plar	ne Classes and Parameters
Plane	Class: (Default)  New_PlaneClass1  New_PlaneClass2 (Default)
☀	Plane Classを作成します。 Plane Assignmentsダイアログで使用されている Plane Class名は、編集できません。
9	編集されたPlane Classに対するパラメータを編集前の状態に戻します。パラメータ変更後のみアクティブとなります。
×	Plane Classを削除します。但し、Plane Assignmentsダイアログで使用されているPlane Classは削除できません。

ここで定義したPlane Classは、Configフォルダに".pcdファイル"として格納されます。

#### ・Thermal Definitionタブでのサーマル定義

このタブでは、サーマル接続に関する定義を行います。



・Use thermal definition from padstack オプション

このオプションをチェックすることで、パッドスタックに登録されたサーマルパッドを使用して、サーマル接続を行います。 ※Plane Type: Negative (ネガ)を使用時は、常にチェックされた状態の動作となります。

Use thermal definition from padstack

Facts       <
---

- 306 -



## •Enable tie bridging

このオプションはPlane Type: Positive(ポジ)のみ使用可能な機能となり、チェックすることで、サーマル同士のタイレグを接続して、プレーン接続の強化を行います。

# 🔽 Enable tie <u>bridging</u>



隣接する複数のサーマルのタイレグをつなぎ合わ せます。

#### •Default connections 設定

この設定は、Use thermal definition from padstackオプションがオフの場合や、パッドスタックにサーマルパッドの定義が無い場合に適応されるパラメータとなります。



- 308 -

・Clearances/Discard/Negativeタブでのクリアランス定義

このタブでは、クリアランスに関する定義を行います。

Thermal Definition Clearances / Discard / Negative Hatch Options	
Options for selected plane net	
Default clearances <u>M</u> ounting Hole/Contour: 0.500 (mm) <u>O</u> ther object (minimum): 0.200 (mm)	<b>プレーンのクリアランス定義</b>
Discard plane area options         Image: All untied areas         Image: Any areas less than         Image: Any areas less than         Image: Any areas less than	<ul> <li></li></ul>
Negative clearance pads         Anti-Pad       Donut         Donut       2.000         (mm)	- - ネガプレーンのクリアランス定義

#### ·Default Clearances 設定

プレーンとのデフォルトクリアランスを定義します。

Default clearances <u>M</u> ounting Hole/Contour: 0.500 (mm) ◀	Contourやマウンティングホールと プレーンとのクリアランス
<u>O</u> ther object (minimum): 0.200 (mm) ◀	その他オブジェクトとプレーンとの 最小クリアランス

※Other object (minimum)は、その他のクリアランス値と比較を行い、この値より小さな値を持つクリアランスは、 Other object (minimum)をクリアランス値として採用します。

- 309 -

Plane Type:Positive(ポジ)のプレーンとトレース、部品パッド、ビアパッド、プレーンといった異電位を持つオブジェクトとのクリア ランス設定は、Net Classes and Clearancesに定義されたPlane-Trace、Plane-Pad、Plane-Via、Plane-Planeの値を採用します。 ※Plane Type:Negative(ネガ)のプレーンと異電位のパッドに関するクリアランスは、Negative clearance pads項目を参照下さい。 ※Other object (minimum)より小さな値を持つクリアランスは、Other object (minimum)をクリアランス値として採用します。

🔁 Net Classes and (	Clearances						- 🗆 ×
Active Scheme name: [(Master)		- 🗶 🗈	Reset to	(Master) optio	ons:		
Net Classes Cleara	inces						
General Clearance	Rules (mm)					7	
Contour	& Mounting Ho	e to Mounting	Hole 0.254				
Contour & Mour	nting Hole to No	on-Plane Cond	uctor 0.254				
Contour &	Mounting Hole	to Plane Cond	uctor 0.254				
Place	ement Outline to	Placement 0	utline 0.254		-		
<u> </u>							
Clearance rules for N	Vet Classes:	Rule name:	(Default Rule)	-		<b>)) 📧 🗈</b> 🖻	∘×
Layer 🛆	Via-Pad	Pad-Pad	Plane-Trace	Plane-Pad	Plane-Via	Plane-Plane	
Layer 1	0.254	0.254	0.254	0.254	0.254	0.254	
Layer 2 (Plane)	0.254	0.254	0.254	0.254	0.254	0.254	
Layer 3 (Plane)	0.254	0.254	0.254	0.254	0 <u>.2</u> 5 <u>4</u>	0.254	
•			·				

•Discard plane area options 設定





- 310 -

以下のオプションは、Plane Type: Negative(ネガ)プレーン作成時にのみ有効な設定項目です。 ネガプレーンデータとして作成されるクリアランスパッドを、どのような形で作成させるかを決定しています。どちらを選ぶかによってガーバーデータでの取り扱いが変わります。



以下のオプションは、ネガプレーンデータ作成時にルートボーダ(Route Border)に沿って外側に抜き領域を作成したい場合 に使用します。ルートボーダの外側に対して、ここで指定した値のクリアランス領域が作成されます。



この機能は、ボードアウトラインとルートボーダ間に対してプレーンの銅箔データを作成させないための機能となり、この結果を ポジイメージで捕えると、指定した値のクリアランスがラウトボーダーの外側に作成される形になり、これによってボードアウトライ ンとラウトボーダー間の銅箔データを削除することができます。

このタブでは、Plane Type: Positive(ポジ)の場合に有効な、ハッチ(塗り込みパターン)に関する定義を行います。



以下オプションでは、塗り込みパターンの幅と間隔について定義します。



以下オプションでは、塗り込みパターンが格子状で、Metal percentageの値が100%を下回る場合にのみ設定可能な機能となり、このスイッチを入れることで、作成されるプレーンの矩形以外の領域は全て塗りつぶされます。

Options <u>F</u>ill non-square hatch areas <u>Restrict plane to orthogonal patterns</u> <u>S</u>nap to hatch grid

・Fill non-square hatch areasスイッチは、矩形にならない部位を全て塗りつぶすために使用します。



・Restrict plane to orthogonal patternsスイッチは、塗り込みパターンが垂直/水平及び垂直格子状の場合にのみ設定可能 な機能となり、このスイッチを入れることで、全てのクリアランスが矩形で作成されます。



 Snap to hatch gridスイッチは、Restrict plane・・・をONとした場合に使用できる機能で、これを入れることで塗り込み パターンやクリアランスがすべてハッチグリッド上に作成されるようになります。尚、このハッチグリッドとは、基板原 点(ボードオリジン)からこのメニューのDistanceに指定された値の間隔で発生するグリッドとなります。

#### ◆プレーン割当/Plane Assignments

Plane Assignmentsダイアログでは、プレーン層の定義、プレーンタイプ(Positive 又は Negative)の指定、Plane Classの割り当て 及び プレーンステータス(Dynamic、Batch、Static)の指定など作成されるプレーンデータの状態を管理します。



•Layer/Net 項目

この項目では、各層のプレーン情報が表示されます。各層を選択することで、その層に存在するプレーンを確認することが可能となります。



·Add/remove nets from plane layer 設定

Layer Usage: Planeとして対象層をプレーン層として定義することで"・・・"ボタンが表示されます。このボタンを選択することで Netsウィンドウが表示され、プレーンネットの指定(複数可)が可能となります。プレーンネットをアサインする場合は、Excludedに あるネットをIncludedへ移動します。



#### •Use route border as plane shape 設定

このスイッチは、プレーン領域としてRoute Border(ルートボーダ)を使用する場合にチェックします。Layer Usage: Planeであり且 つプレーンネットが存在する場合に使用することが可能となります。各層で1つのプレーンネットのみ選択することができ、チェッ クしたネットは、全面プレーンとして扱われます。

🔁 Plane Assignments	
Layer\Net	Layer Usage
🗆 🚍 Layer 1	Signal
GND 🦉	
🗖 🧮 Layer 2	Plane
GND 🦉	10 )
🥌 data[0]	<u>`</u> ``
data[1]	0
data[2]	

#### ·Layer Usage 設定

この項目では、プレーン層の定義を行います。マウスクリックにてドロップダウンリストが表示され、Planeを選択することでプレーン層として設定されます。この設定は、Setup ParametersのLayer StackupタブやDisplay ControlのLayerタブに反映されます。

Nane Assignments		
Layer\Net		LayerUsage
🗆 🧮 Layer 1		Signal 💌
GND 🦉		Plane
🗖 🚍 Lauer 2		Signal

#### ·Plane Type 設定

この項目では、プレーン層のタイプをPositive(ポジ)又は Negative(ネガ)から選択します。Layer Usage: Planeの場合のみ、使用可能となります。Negativeが選択された場合は、Plane Date Stateは自動的にBatchにセットされます。 ※ネガティブプレーンを作成するには、Planes> Generate Negative Planesコマンドの実行が必要となります。

F	Nane Assignments			
	Layer/Net		Layer Usage	Plane Type
	GND 🦉			
	🗖 🧮 Layer 2		Plane	Negative 💌
	GND 🦉	$\odot$		Positive
				Negative

#### ·Plane Class 設定

この項目では、Plane Class and Parametersで作成したPlane Classを設定します。このPlane Classは、層(Layer1,2,3..)とプレーン ネットにそれぞれに割り当てることができます。プレーンネットにはデフォルトでInheritedが設定されます。Inheritedは、層のPlane Class設定を継承する設定となりますので、必要により任意のPlane Classへ変更ください。

Nane Assignments							
Layer\Net			Layer Usage	Plane Type i	Plane Class	- /	層に対するPlane Class設定
🗆 🚍 Layer 1			Signal	Positive	(Default) 🔺	1	
GND 🦉 GND					(Inherited) 🔫	- /	プレーンネットに対する
🗆 🧮 Layer 2			Plane	Positive	(Default) 💌		Plane Class設定
GND 🥂		$\odot$			(Default)	1	
🧖 data[0]		$\circ$		I	New_PlaneClass1 New_PlaneClass2	i I	
Plane Classとして、 ・層 (Layer1,2,3) には、"D ・プレーンネットには、"Def	Defai ault		又は"Plane Class Inherited"又は"	s and Paramet Plane Class ar	ersで作成したPlane ( nd Parametersで作成	Class"、 したPla	ane Class"

#### ·Plane Data State 設定

この項目では、プレーンデータの状態を選択します。

F	Plane Assignments					
						,
	Layer\Net		Layer Usage	Plane Type	Plane Class	Plane Data State
	🗆 를 Layer 1		Signal	Positive	(Default)	Dynamic
	🥮 GND				(Inherited)	Inherited 📃 🚽
	🗆 🚍 Layer 2		Plane	Positive	(Default)	Inherited
	🥮 GND	$\odot$			(Default)	Draft
	🥙 data[0]	0			New_PlaneClass1	Static

#### Inherited:

層に割り当てられたネットは、デフォルトでInherited が設定されます。Inherited 設定では、層に割り当てられたPlane Data State の状態が継承されます。

#### Draft:

このモードでは、実際のプレーンデータは表示されず、プレーン分割を行った際のクリアランス及びプレーンシェイプの境界線だけ表示されます。主に設計の初期段階に使用されます。Draftのプレーンデータはガーバーへ出力されません。

#### Dynamic:

このモードでは、編集時にダイナミックにアップデートされる実際のプレーンデータが表示されます。デザインが再ロード される度にプレーンエンジンが自動的にプレーンデータを再生成します。またこのモードではPlane Editing Sketchを使 用したプレーン形状の変更やサーマルのタイレグを編集等の変更作業が行えます。

#### Static:

このモードでは、プレーンデータの編集やアップデートは実行されません。主に設計の最終段階に使用され、また編集 されたプレーンデータのロック等の目的でも利用できます。Staticのプレーンデータは、トレース層に割り当てられたカ ラーの50%のフィルパターンで表示されます。

※EXP2005.x バージョンで生成された既存のプレーンデータ及び APS (アクチャルプレーンシェープ)は、Static プレーンとして扱われます。

#### Batch:

このモードは、Plane TypeがNegative(ネガ) に設定された場合のみ指定され、変更することが出来ません。 ネガティブプレーンデータを生成するために、Planes> Generate Negative Planesコマンドを実行し、削除には Planes> Delete Negative Plane Dataコマンドを実行します。

Plane Data Stateとして、 ・層 (Layer1,2,3..) には、"Draft"、"Dynamic" 又は "Static"、 ・プレーンネットには、"Draft"、"Dynamic"、"Static" 又は "Inherited" から選択して設定することができます。

#### ◆プレーンシェープ / Plane Shape

プレーンシェープを作画することにより、指定した領域内にのみプレーンの発生が可能となります。プレーン層として全面プレーンを作成する場合は、プレーンシェープを作成する必要はありません。その際は、Plane AssignmentsダイアログのUse route border as plane shapeをチェックすることで、ルートボーダをプレーンシェープとして扱い全面プレーンの定義が可能となります。

・プレーン関連の表示設定

Display Control> LayerタブのPlanes項目でプレーンの表示設定の変更が可能となります。



・プレーンシェープのオーバーラップ設定

プレーンシェープ同士がオーバーラップする場合は、必ず小さなエリアを持つシェープが前面に作画される必要があります。以下の例では、Plane Shape-BをPlane Shape-Aの前面に作成して下さい。前に移動するには、Bring Forwardコマンド 🔂、後に移動するにはSend Backwardコマンド 🔂 を使用して調整します。またオーバーラップ時に表示されるスリットは、Plane-Planeクリアランス設定が使用されます。



#### ・プレーンシェープのプロパティ設定

プレーンシェープには以下のような属性の定義が可能となります。

Noter ties 🛛 🗧	×
Туре	
Plane Shape	▼
Layer	1
Net	GND
Route Obstruct	
Lock	
Isolate Plane	
Plane Class	(Inherited)
1	

Layer:

プレーンシェープの層を指定します。

Net:

プレーンシェープのネット名を指定します。リストからネット名を選択するか、リストの先頭にあるMouse Selectを選択 することで、左マウスボタン(LMB)で指定したネットオブジェクト(ピン、ピア、トレース等)からネット名を継承します。

Туре		
Plane Shape		•
Layer	1	
Net	<mouse select=""></mouse>	$\mathbf{T}$
Boute Obstruct	ZMouse Selects	

#### Route Obstruct:

プレーンシェープ内へ異電位を持つトレースの進入を禁止します。

Lock:

プレーンシェープの移動及び属性の変更を禁止します。移動を試みた場合は、以下メッセージが表示されます。 Can't modify fixed or locked objects.

Isolate Plane:

同じネット名を持つプレーンシェープが重なった場合に、そのプレーンデータ同士をマージするかどうかを制御します。チェックボックスがOFFの場合にはマージされ、ONの場合にはPlane-Planeクリアランスを使用して分割します。



※マージするには、両方のプレーンシェープが"Isolate Plane: OFF"である必要があります。

Plane Class:

Plane Classを変更する場合は、リストより Plane Classes and Parametersで作成したPlane Class 又は Parameter Overrides を選択します。デフォルトでは、Inheritedが指定されており、Plane Assignmentsで指定したPlane Class設定を継承することになります。ここで異なるPlane Classを割り当てることで、Plane Assignments設定より優先され、 プレーンシェープに固有のPlane Classを設定することが可能となります。 またParameter Overridesを選択することで、指定していたPlane Class設定を一部変更することが可能となります。表示された Plane Classes and Parametersダイアログ上でパラメータの変更が行え、プレーンシェープに固有のパラメータ設定の定義が可能 となります。



◆プレーン編集スケッチ/Plane Editing Sketch

Plane Editing Sketch機能を使用することで、Plane Assignments> Plane Data State: Dynamicにより生成されたプレーンデータの 整形編集が可能となります。





Plane Editing Sketchを入力するには、以下のように4つの方法があります。

①Planes> Place Plane Editing Sketch コマンドの実行。

②Routeモードで、ファンクションキー[F5]Plane Sketch の実行。

③Drawモードで、Type: Plane Editing Sketchを選択して作画。



④キーインコマンド"PDS"を入力。



・アクションキーとポップアップメニュー コマンド

Plane Editing Sketchコマンドを実行すると、メニューが変更されて様々なコマンドの実行を行うことが可能となります。

アクションキー

2 End Sketch 3 Close Sk	(etch	6 Undo	7 Redo	_%1	9 Metal Side	10 Toggle Snap	11 Toggle Curve	12 Plane Parameter:
ポップアップメニュ <u>ー</u>								
Cancel								
End Sketch Close Sketch								
Metal Side 🔹 🕨	🖌 Auto							
<ul> <li>Toggle Snap</li> <li>Toggle Curve</li> </ul>	Left Right T							
Display Control Plane Parameters								

- 320 -

#### [F2] End Sketch:

2点以上のSketchラインポイントが指定された際に有効となり、Sketchラインの入力を終了します。

[F3] Close Sketch:

3点以上のSketchラインポイントが指定された際に有効となり、始点と最終ポイントを結んだポリゴン形状を作成します。

[F9] Metal Side:

Sketchラインのどちら側にあるプレーンを削除するか(又は保持するか)の指定を行います。 Auto:システムが自動判断します。Sketchラインにより分断された面積の小さいプレーンを浮島と判断して削除します。 Left:Sketchラインの左側のプレーンを保持、右側のプレーンを削除します。 Right:Sketchラインの右側のプレーンを保持、左側のプレーンを削除します。



[F10] Toggle Snap:

Snap On時は、プレーンデータのエッジにSketchラインがスナップされます。Snap Offの時には、プレーンエッジ以外のポイントにSketchラインの作成が可能となります。

Place Plane Editing Sketch         Snap Off         ※ステータスバーに現在のSnap状態が表示され	されます。
---	-------

[F11] Toggle Curve:

アーク形状のSketchラインの作画が可能となります。

・その他のコマンド

作画したSketchラインをドラッグすることで、プレーン形状の変更が可能となります。



選択コマンドとしては、Sketchラインを選択後のポップアップメニューコマンド: Add Partly Selected Plane Sketchにより、選択した Sketchラインに接続されたSketchラインの選択が可能となります。

またSketchラインを全て選択するには、Edit> Add to Select Set> Plane Sketchesコマンド、未使用のSketchラインを全て選択するには、Edit> Add to Select Set> Unused Plane Sketchesコマンドを使用します。

- 321 -

#### ◆サーマルタイ(Tie Leg)の編集

Plane Assignments> Plane Data State: Dynamicにより生成されたプレーンデータのサーマルタイ(Tie Leg)の編集が、Drawモードで可能となります。



Note

サーマルタイの編集操作は、幅(Line width)の変更、追加・削除、移動といった操作がありますが、これらの変更は Thermal Overrideコマンドのような特殊な操作を行う以外は、保持される動作となります。

#### ◆サーマルオーバーライド / Place Thermal Override

Place Thermal Override機能を使用することで、選択したピン(複数ピンの指定が可能)に対してのみ、サーマル接続のパラメー タ変更を可能とします。ピン選択後、ポップアップメニューコマンド: Place Thermal Overrideコマンドを選択すると、Pin Thermal ダイアログが起動します。尚、この機能はPositive(ポジ)プレーンにのみ有効な機能となっております。

Cancel  Display Control Editor Control Editor Control Eind  Auto Route Add Partly Selected Nets Delete all Traces and Vias Netline Manipulation Measure Snap  Place Thermal Override  Remove Thermal Override.	ND 5 - 2 ayer Override? Layer Description Plane Type
Display Control Editor Control Eind Auto Route Add Partly Selected Nets Delete all Traces and Vias Netline Manipulation Measure Snap Place Thermal Override Remove Thermal Override.	5 · 2 ayer Override? Layer Description Plane Type
Auto Route Add Partly Selected Nets Delete all Traces and Vias Netline Manipulation Measure Snap Place Thermal Override Remove Thermal Override	Signal H Signal Plane Positive Signal V Signal
Place Thermal Override	I definition from padstack annections
0.150 (mm	a connections Tie legs: <u>Rotation:</u> Four Preferred 0/90
- <u>S</u> MD pads co [ (mn	il I I I I I I I I I I I I I I I I I I I
	OK Cancel Apply 🤌

Net Name:	GND			_		選択したピンのネット名を表示します。 ※異ネットが存在する場合は、空白となります。
Reference:	R5 - 2,	C1 - 2, C2 -	1, C3 - 1, M1 - 3, M2 -	• 14, q2 • 3, R2 <b>4</b> 2, F	33.	選択したピンの"REF番号-ピン番号"を
Layer	Layer.	ovenide?	Layer Description	Signal		衣小しより。
	2		Plane	Positive		
	4		Signal V	Signal		
	Г					
ポジ層のLayerが表示されます。 Override項目にチェックを入れた層に対してパラ				゚゚ヺ		

選択したピンに対して有効な項目のみが変更可能なアイテムとして表示されます。以下の例では、Tie legsを4から8本に変更した場合の動作となります。※Tie legs:8は、Thermal Overrideでのみ設定可能です。



◆サーマルオーバーライドの削除/Remove Thermal Override

Remove Thermal Override機能を使用することで、Thermal Overrideによるサーマル設定の削除を行います。削除したいピン(複数ピンの指定が可能)を選択して、ポップアップメニューコマンド:Remove Thermal Overrideの実行することで、オーバーライド設定がクリアされて、Plane Class設定を有効とします。

Cancel
Display Control...
Editor Control...
Eind...
Auto Route...
Add Partly Selected Nets
Delete all Traces and Vias
Netline Manipulation
Measure
Snap
Place Thermal Override...
Remove Thermal Override

Plane Class設定の変更は、Thermal Override設定に影響を与えません。その為、Plane Class設定を有効にするには、一旦Remove Thermal Overrideによる削除が必要となります。

#### ◆ピン接続コントロール/Routed Pins

Expedition PCBでは、貫通部品の場合でも表面実装部品のようにビアを引き出してからプレーン接続させる指定が行えます。 この設定は、Routed Plane Controlメニュー内で行い、各プレーンネットに対して部品毎に設定することが可能です。この設定 を行った部品に関しては、その部品のピンで直接プレーン接続は行なわれずに、ビアもしくは他の部品を経由して間接的に プレーン接続されます。このラウテッドプレーンピンコントロールメニューは、プルダウンメニューPlanes > Routed Pinsを実行 することで起動することができます。

Γ	₽
	$\equiv$
N	Inte

このコマンドは、フォワードアノテーション(バックアノ)が有効で且つPlane層が存在(Setup Parameters>Planes)が する場合のみ使用可能となります。

Planes ECO <u>A</u> nalysis <u>O</u> utput <u>W</u> indow <u>H</u> elp	Nouted Plane	Pin Control	
📴 Plane Parameters & Processor	Plane <u>n</u> et	GND	
Place Plane <u>S</u> hape	On selected net	<u>C</u> lear All Pins <u>S</u> et All Pins	
Plane Obstruct	Pin selection -		
Plane No Connect Area	Ref Des	Part Number	Routed Pin
<u>R</u> outed Pins	U4	74LS03	U6-13
Delete Plane Data/Actual Plane Shapes		74LS03 AM27S21 AM27S21	
Copper Balancing	U8	AM27S21 AM27S21	
	Show SM	D Pins	
		OK Cancel	Apply 🤌

#### メニュー説明:

メニュー最上段にあるPlane net項目では、プレーン設定されたネット名が全て表示されます。この項目でネット名を指定すると、下のリストに対して指定したネットの接続情報を持つ貫通部品が全てリストされます。

Plane <u>n</u> et:	GND 💌	•	ネット名を選択。	
On selected net: — Pin selection ——	<u>C</u> lear All Pins <u>S</u> et All Pins		指定したネットの想 部品が全てリストさ	装続情報を持つ れます。
Ref Des         ~           U3         U4           U5         U6           U7         U8           U9	Part Number 74LS03 74LS03 74LS03 74LS03 AM27S21 AM27S21 AM27S21 AM27S21 AM27S21	Routed Pin U6-8 U6-13 U6-14		
Show SMD F	2ins			
」 このチェックボッ? 情報もリスト内に	クスにチェックを入れることで、表面実装部 表示させることができます。	「品の		
リスト表示された部品を選択すると、右側のRouted Pinリストにその部品が持つ接続ピン情報がリストされます。このピン情報に はそれぞれにチェックボックスが存在し、このチェックボックスにチェックを入れることで、そのピンへの間接的なプレーン接続 指定が行なわれます。基本的な作業は、ネット別に個々の部品毎に対して行なわれますが、リスト上に存在する2つのボタン を使用することで、そのネットの接続情報を持つ全ての部品に対して一括設定することもできます。



設定した内容を保存する場合には、メニュー下にある{OK]もしくは{Apply]のボタンを選択します。このメニューを[Cancel]ボタンで抜けた場合、設定した内容は一切保存されません。

この設定を行なった後は、保存やデータを閉じるといった作業を行なうと自動的にバックアノテーションが実行され、プレーン ピンコントロールの設定内容をLogicサブフォルダ内のrtdplane.cafファイルへと収納します。このファイルのフォーマットは下記 のようになり、ファイルとして予め用意しておくことも可能となります。尚、事前に用意されたファイルの内容を設計データに反 映させるにはフォワードアノテーションの作業が必要となりますので注意して下さい。

rtdplane.cafファイルフォーマット:  $PlaneNetName \triangle ReferenceDesignator \triangle AlphanumericPinNumber$ <- ヘッダ部  $GND \triangle U5 \triangle 7$  $VCC \triangle U1 \triangle 14$ ネット名 △RefDes △Pin No ※△印は全てタブとなります。 ※このファイルは、デザインファイルのLogicサブフォルダ内に必ず収納します。

Note

・Batch DRCのチェックでは、ネガティブプレーン層のプレーンに接続されたRouted Plane Pinは検出できません。 ・全てのSMDピンに対してプレーンへの直接的な接続を禁止する場合は、全てのSMDピンをRouted Plane Pinとして設定して下さい。



# 概要

Reviewing Design(検証プロセス)では、デザイン検証の手法を説明します。

デザインルールチェック(DRC) -328P
 その他の検証コマンド -356P

# デザインルールチェック(DRC)

# ◆レビューハザード/Review Hazard

Expedition PCB上でのデザインルールに関するチェックは、レビューハザードメニューを使用して確認します。このレビューハ ザードメニューには幾つかのプルダウンメニューが存在し、Online、Batch、Summary、Verify以下に収納される各項目を選択 することで、その項目に関する違反内容をメニュー内で確認することができます。このレビューハザードメニューでは、オンライ ンでリアルタイムに確認できるものと、Batch DRCコマンドを実行した後にはじめて確認できるようになるものが存在します。ど ちらの場合でも、メニュー内に表示される内容は基本的に違反として認識されたもののみとなりますが、ネットの物理的な長さ や伝送遅延といった単なる情報を表示するといった項目も存在します。このレビューハザードメニューは、プルダウンの Analysis > Review Hazardsコマンドを実行することで起動することができます。

Analysia Outsut Window Hale		🔁 Review I	Hazards				_ 🗆 🗵
<u>Minalysis</u> Output <u>w</u> indow <u>H</u> eip		O <u>n</u> line <u>B</u> a	atch <u>S</u> ummary	<u>V</u> erify	Options		
DBC Window				Haza	ard filter for sorted column:	All Nets	•
						,	
🏹 Batch <u>D</u> RC							
	Ν						
😍 Review <u>H</u> azards	$\square$						
Design-Library Verification							
Boolen Elbrary Vormoation							
		J					
					G	Visible C Hidden	Hide
		Description:			-	Visible S Hidden	
		Graphics of	options		inter 🗖		in colocition
		I▼ <u>⊃</u> elec	l l	<u>H</u> ighli	iynt IV	Eir view	nselection
		(#)				<u>Apply</u>	se 🔗

レビューハザードは、設計開始後のどの時点で使用して頂いても構いません。Batch DRCコマンドを実行しないと確認できない…というもの以外であれば、設計作業のどの段階であっても違反情報の確認作業が行なえます。Online以下は全てエディタが常に監視している項目となり、その内容もリアルタイムに更新されます。従って、部品に関する違反が検出されたような場合でも、その部品への修正作業を違反が解消されたのか否かをリアルタイムに確認しながら作業が行なえます。

Ref. Designator J2 U14	<ul> <li>Violations</li> <li>1</li> <li>1</li> </ul>		┃ <b>◆</b> ─── <u>検出された部品</u>
	検出された音	邓品に対し修正を施す。	
Ref. Designator	<ul> <li>Violations</li> </ul>		1
102	I		<u>解消されればリストから削除</u>

- 329 -

検出された違反内容をリストから選択すると、下の項目に対しその詳しい内容が表示されます。

Ref. Designator -	Violations		
JZ	1		
014	JI	-	<u>確認したいものを選択</u>
I Useend Chan for and a share			
Hazard filter for sorted column: All Net	ts 🗾 🔽	$\times$	
Description:			
Victim Reference Designate			)
U14			
Violator Reference Designa	ator(s)		
Violation Description			
Placement Outline to Pl	acement Veepout Violat	io	
		===	
			J

メニュー下には、リストで選択した違反個所を検索するためのオプション設定が存在します。リストで選択した違反対象を如何 にしたいか設定した上で、メニューの [Review]もしくは[Apply]ボタンを選択すると、リストで選択した違反対象に対して設定項 目で指定した作業が行なわれます。



例えば、リストで選択した違反個所を確認したいというようなケースでは、この中のFit viewにチェックを入れた上で[Apply]ボタンを選択すれば、その部品を即座に拡大表示させることができ、同時にSelectを入れておくことで違反個所に対する編集作業へと速やかに移行することができます。この操作の対象はリストで選択されたもの全てとなり、複数を選択した場合には指定した操作がまとめて行なわれます。



- 330 -

Hazard filter(ハザードフィルター)を使用することで、リストされたハザードをフィルター表示することが可能となります。

🔁 Open Netlines				_ 🗆 🗙	
O <u>n</u> line <u>B</u> atch <u>S</u> umm	ary <u>V</u> erify <u>O</u> pti	ons			
	Ha <u>z</u> ard filt	er for sorted column:	All Nets	• •	<u> ハザードフィルター</u>
Net Name 🛆 Op	ens	Net Class	Constraint Class		
RAMRD~ 5		(Default)	(All)		
RAMWR0 2		(Default)	(All)		
RAMWR1 2		(Default)	(All)		
VCC 29		(Default)	(All)		
		(Default)	rain	<b>~</b>	
Hagard filter for so	orted column: All N All N Class Nets JD Sele	ets ets in Selection Filter cted Nets			
(Defau (Defau	ult) User User	Filter2 Filter2			

#### •All Nets

- 一全てのネットを対象としたハザードが表示されます。またその他フィルターオプション が選択されている場合は、全てのネットにリセットします。
   エディタコントロールのフィルターが有効な際に、フィルター設定を参照してハザード
- •Nets in Selection Filter
- を表示します。
- •Selected Nets •User Filter
- ーデザイン内で現在選択中のネットに対してのみハザード表示します。

Netlines

-3つのユーザー定義フィルターが存在し、いずれかを選択後文字列を入力することで、 現在ソートをかけている列に対してフィルタ設定が可能となります。

# ユーザーフィルターの使用例

1. ハザードタイプを選択して、ハザードリストを生成します。

O <u>n</u> line <u>B</u> atch §	Summary	<u>V</u> erify	<u>O</u> ptions		
		Ha <u>z</u>	ard filter for sorted column	All Nets	
Net Name 🛛 🛆	Opens		Net Class	Constraint Clas	s 🛓
AMP2_IN	1		(Default)	(All)	
AO	4		(Default)	(All)	
A1	4		(Default)	(All)	
A2	4		(Default)	(All)	
43	4		(Default)	(All)	

\_ 🗆 X

•

2. ハザードフィルターからUser Filterの1つを選択します。

Hagard filter for sorted column: User Filter1

3. ハザードフィルターフィールドに任意の英数字を入力して、フィルター定義します。

lazard filter for sorted column:	٧×
----------------------------------	----

ハザードフィルター内でフィルターをかけたい列を選択します。
 例えばネット名でフィルタしたい場合は"Net Name"列のヘッダーを選択します。

Netlines 🔁							
O <u>n</u> line <u>B</u> atch <u>S</u> ummary	<u><u>Verify</u> <u>ここをクリック</u></u>						
	Hazard filter for sorted column:	V*	-	Net Name	△ Opens	Net Class	Constraint Class
	-	, ·		VCC	29	(Default)	(All)
Net Name	Net Class	Constraint Class		VDD	3	(Default)	(All)
AMP2 IN N1	(Default)	(All)	Ň	VEE	3	(Default)	(All)
A0 4	(Default)	(All)		1			
A1 4	(Default)	(All)					
A2 4	(Default)	(All)					
A3 4	(Default)	(All)	<b>•</b>				

定義したフィルタでハザードリストを作成

- 331 -

◆Onlineチェック項目

# Components:

部品間及び部品と基板オブジェクト間で発生するエラーを検出します。 部品間のクリアランス違反、配置禁止領域への配置違反、指定ルーム(Room)以外などの配置違反。

## Open Fanouts:

ビア 又は 貫通ピンに接続していない未接続のSMDピンをエラーとして検出します。

#### Open Netlines:

未結線の配線をエラーとして検出します。

#### Trace Widths:

ネットクラスで指定したMinimum・Typical・Expansion Width以外の配線幅を使用した配線をエラーとして検出します。 ※Batch DRCのTrace Widthでは、Minimum~Expansion Width範囲外をエラーとして検出します。

#### Pad Entry:

エディタコントロール> Pad Entryで指定された、パッドへの引込み/引出し方向以外のものを使用して結線された配線をエラーとして検出します。

# Node Entry:

RF設計用のハザードとなります。

#### Layer Restrictions:

ネットクラスでの配線層指定に違反した配線が存在する場合、エディタコントロール> Routesで指定した Max length on restricted layers (External(外層)/Internal(内層))を超える配線をエラーとして検出します。

# Vias Per Net:

ネットプロパティでのビア数指定に違反した配線をエラーとして検出します。 エディタコントロール> RoutesにてAllow one additional via per SMD pinがONの場合、SMDピン数によりビア数は 増加します。

#### Via Usage:

ネットクラスで各クラス毎に指定したネットクラスビア以外のビア使用をエラーとして検出します。

#### Teardrops/Breakouts:

Teardrops/Breakoutsのパラメータに当てはまるパッド・ビアに対して、スペーシングやスタブ長の影響により 生成できないパッド・ビアをエラーとして検出します。

## Missing Arcs:

Route > Modify Cornersコマンドで円弧処理できなかったトレースコーナーをエラーとして検出します。

## Grids:

エディタコントロールで設定した、各グリッドに違反する配線、ビア、部品、テストポイント、ジャンパー をエラーとして検出します。(尚、配線の場合には、ネット毎にピン、ビア、配線経路がリストされます。)

#### Placement Rotation:

エディタコントロールでセル毎に指定した、配置面/配置角の指定に違反した部品(セル)をエラーとして検出します。

# Trace T-Junctions:

T分岐のトレースをエラーとして検出します。このチェックを行うには、Configフォルダ内の定義ファイル (TraceTJunction.txt)にエラーとして検出したいNet名又はNetclass名(Constraint名)の設定が必要となります。

## Stub Length:

ネットプロパティでのスタブ長指定に違反する配線をエラーとして検出します。

Topology (CES使用時のみ有効):

トポロジーに違反する配線をエラーとして検出します。 Topology Balancingは、許容値としてDefault tolerances 又は ネットに指定したDelay値を超える配線が対象。 Topology Mismatchは、Virtualピンを含むトポロジー(Order)に違反がある配線が対象。

## Lengths:

ネットプロパティでの長さ指定に関する違反をした配線をエラーとして検出します。 Min/MaxはLength値での最長に違反する配線が対象となり、未結線のNetlineが存在する場合はマンハッタン長が使用されます。MatchedはLength値での等長指定の許容誤差(Tolerance)を超える配線が対象となります。

## Delays:

ネットプロパティでの遅延(Delay)指定に関する違反をした配線をエラーとして検出します。 Min/MaxはDelay値での最長に違反する配線が対象となります。 MatchedはDelay値での等長指定の許容誤差(Tolerance)を超える配線が対象となります。

## Delay Formulas:

ネットプロパティのディレイフォーミュラで設定された、カスタムオーダーネットのピン-ピン配線長(Delay)に違反する 配線をエラーとして検出します。

# Parallelism:

ネットプロパティにおけるクロストーク設定の許容値を越える影響を受けた配線をエラーとして検出します。 Parallel Rules Factorでの設定に対してのみ有効となります。

# Estimated Crosstalk:

ネットプロパティにおけるクロストーク設定の許容値を越える影響を受けた配線をエラーとして検出します。 Max Crosstalk [V]に関する設定に対してのみ有効となります。

#### Differential Pairs:

ネットプロパティでのディファレンシャルペアに関する違反をした配線をエラーとして検出します。 Convergenceは、エディタコントロール> Routes> Max distance to convergence(又はCES)で設定した最大長を超える 配線が対象となります。

Convergence Toleranceは、エディタコントロール> Routes> Convergence distance tolerance(又はCES)で設定した 許容誤差を超える配線が対象となります。(パッドエッジからの距離が対象となります。)

Separationは、エディタコントロール> Routes> Max separation distance (又は CES) で設定した配線長が、 ネットクラスのDiff Pairクリアランスより離れた箇所の配線長を超える配線が対象となります。

Delay Toleranceは、ネットプロパティで設定したDelay値でのディファレンシャルペア許容誤差(Diff Pair Tol) を超える配線が対象となります。

Length Toleranceは、ネットプロパティで設定したLength値でのディファレンシャルペア許容誤差(Diff Pair Tol) を超える配線が対象となります。

◆Batchチェック項目 ※ここに記される項目については、Batch DRCコマンド実行後に確認が可能となります。

Proximity:

オブジェ	:クト間のクリアラン	スに関する遺	を反を検出しま	きす	0
Noximity 🔁					
O <u>n</u> line <u>B</u> at	ch <u>S</u> ummary S <u>i</u> mulation (	Options			
	Haz	ard filter for sorted column	n: All Nets		ネットクラスでルール定義したクリアランス値。
Hazard #	Objects in Violation 🛛 🛆	Actual Distance (mm)	Clearance (mm)		
6	Part Pad to Via Pad	0.131	0.254		
7	Part Pad to Via Pad	0.131	0.254		
8	Part Pad to Via Pad	0.131	0.254		
1	Regular Trace to Regular Trace	0.118	0.254	! [	
2	Regular Trace to Regular Trace	0.118	0.254		エラーの実距離。

Hangers:

浮き配線(ピン間が未結線の配線)及びアンテナを検出します。ネット名の無い配線(Net0)は対象外となります。

## Trace Loops:

単一の層及び複数層にまたがるループ配線を検出します。

# Trace Widths:

ネットクラスで指定されたMinimum~Expansion値の範囲に収まらない配線幅を使用した配線を検出します。

## Plane Violations:

浮島などのプレーン(Generated Plane Data 及び Actual Plane)に関する違反を検出します。 プレーンシェープは対象となりません。

# Single Point Nets:

1ピンしか存在しないネットを検出します。(ネット名の無い配線(Net0)は対象外)

## Unrouted/Partial Nets:

完全に接続されていないネットを検出します。Partial Netとは2つ以上のピンが存在し 且つトレースやプレーン で完全に接続されていないネットとなります。尚、このエラーは各ネットに対して2つ以上のエラーが検出されます。

## Dangling Vias/Jumpers:

配線が不完全な浮きビア及び浮きジャンパーセルを検出します。

# Unplated Connected Pins:

非メッキ接続ピン(None Plated)に配線が接続されているピンを検出します。

# Vias Under Parts:

部品外形の下に存在するビアを検出します。このチェックにより、部品外形外のビアを検査パッドとして使用可能とすることができます。

## Test Point Centers:

ネットクラスのTestPoint Center to TestPoint Centerの違反を検出します。

## Vias Under SMD Pads:

エディタコントロール> Pad Entryで指定した以外のSMDパッドの真下に配置されたビアを検出します。

## Minimum Annular Ring:

Annular Ring距離より、パッドエッジーホール間の距離が小さい箇所を検出します。 このチェックにより、規定のホールに対して不適切なパッドサイズが指定されることを防ぐことが可能となります。

# Missing Pads:

Conductiveは指定した配線層にパッドが存在しないピンを検出します。 Solder Maskはソルダーマスクが存在しないピンを部品・ビア毎に検出します。 Solder Pasteはソルダーペーストが存在しないピンを検出します。

# Unplaced Parts:

Part Numberを持つ部品で 且つ 未配置の部品を検出します。

# ◆Summaryチェック項目

Length:

各ネットの配線長情報をリストします。未配線個所に対しては、残り分のマンハッタン長が加算されて総配線長として 出力されます。

Meanderでは、ネットのマンハッタン長に対する増加分の長さが出力されます。マンハッタン長よりも総配線長が短い場合、一律で0の値が出力されます。

%Meanderでは、マンハッタン長に対する増加分の長さがパーセント値で出力されます。マンハッタン長よりも短い場合、 Meanderと同様に0の値が出力されます。部品の未配置により基板上でネットのマンハッタン長が正確に算出できない 状況では、そのネットに対する%Meanderには999.00という値が出力されますので注意してください。

Delay:

Expedition PCBが簡易的に算出した、伝送遅延が各ネット毎に確認できます。

この値は、Summary Lengthにおける長さを元に算出されますので、配線パターンが無い状況でもマンハッタン長をもと に算出されます。

Electrical Net Length/Delay (CES使用時のみ有効):

CESで定義したエレクトリカルネットを考慮した配線長(又は遅延)情報をリストします。

# ◆Optionsコマンド

Duplicate Dialog:

レビューハザードメニューを画面上に1つ追加表示します。

Report Selected Hazards:

表示された違反リストから、マウスで選択した情報のみをレポートファイルとして出力します。 (ファイル名は、各項目別に存在します。)

Report All PCB Hazards:

Expedition PCB上で検出された全ての違反内容を、レポートファイルとして出力します。 (ファイル名は、AllPCBHazards.txtとなります。)

Report All Simulation Hazards:

Signal Analyzerで解析された解析結果から、違反となる内容を全てレポートファイルとして出力します。 ※作成されるレポートファイルは全て、LogFilesサブフォルダ内に追加されます。 ◆Verifyチェック項目 ※尚、ここに記される項目については、オプションソフトであるSignal Analyzerが必要となります。

Unable To Simulate: 何らかの原因でシミュレーションが行なえないネット。

Invalid Logic State:

シュミレーション結果としてインバリッドが検出されたネット。

Incomplete Simulation:

シュミレーションが不完全に終わったネット。

Needing Simulation:

シュミレーションが実行されていないネット。

Overshoot:

シュミレーション結果としてオーバーシュートが検出されたネット。

Undershoot:

シュミレーション結果としてアンダーシュートが検出されたネット。

Non-Monotonic Edge:

シュミレーション結果としてノンモノシリックエッジが検出されたネット。

Delay Summary:

Signal Analyzerが解析したネットの伝送遅延値と、Expedition PCBが概算で算出した値との差分。

Estimated/Simulated Delays:

Expedition PCBが概算として算出した伝送遅延と、Signal Analyzerが解析した伝送遅延の値。

Crosstalk Summary:

シュミレーション結果として算出された、ネットが受けるクロストーク値。

# ◆バッチDRC/Batch DRC

Expedition PCBでは、レビューハザードで行なわれるオンラインチェック機能以外にも、バッチプロセスとして実行するDRC機能が存在します。このバッチDRCには専用のメニューが用意されており、実行されるチェックの内容をユーザーが指定することができます。プルダウンのAnalysis>>Batch DRCを実行することで、バッチDRCメニューを起動することができます。

Analysis Output Window DRC Window ♥♥ Batch DRC	Atch DRC RC Settings Connectivity and Special Rules Proximity area © Entire design © Use DRC windows		
	Rules to check.   Check selected nets only  Connectivity and special rules  Proximity options  Net Class clearances and rules  Plane clearances and rules  General and element to element rules  Pad to pad checks  Disable within same cell  Enable for same net  Advanced Element to Element Rules	Layers Layer 1 Layer 2 Layer 3 Layer 4 Layer 5 Layer 6 Layer 6 Layer 7 Layer 8 Layer 9	

このメニューには2つのタブが存在し、各タブメニュー内で選択された内容にもとづいてチェックが行なわれます。また、DRC Settingsタブ内にはAdvanced Element to Element Rulesボタンが存在し、このボタンを選択して表示される設定メニュー内で、様々な図形要素間のクリアランス条件を定義することもできます。バッチDRCでは、必ず選ばなければならないというチェック 項目が存在するわけではなく、その都度必要と思われる項目についてのみ選択実行します。

DRC Settingsタブでは、主にDRC実行に際しての基本的な項目についての設定を行ないます。メニューの最上段にある2つのトグルボタンは、DRCの実行範囲を基板外形の内側とするか、予め作成してあるDRCウィンドウの領域に限定するかを決定します。



バッチDRCメニュー内の各チェックボックスは、その項目へのチェックを行なうか否かを選択するためのものとなります。チェックボックス以外にも、配線層を指定するための項目が存在し、選択したものに対してチェックが行なわれるということに変わりありません。

Layers	<b>_</b>
Layer 1	
Layer 2	
Layer 3	
Layer 4	
Layer 5	
Layer o	
_aver 8	
Layer 9	<b>_</b>
たいたちしたて可始反	マ ま の 世 ウ
	Layers .ayer 1 .ayer 2 .ayer 3 .ayer 3 .ayer 4 .ayer 5 .ayer 6 .ayer 7 .ayer 8 .ayer 9 .ayer 9 .ayer 9

Rules to check

Check selected nets only:

ネットを選択した状態でBatch-DRCを実行した場合のみ、このオプションは有効となります。 DRCはNets Selectedに表示されたネット数のみ実行されることとなります。全ネットに対してDRCを実行する 場合は、ワークエリア上でネット選択を解除を行ってください。 Nets Selectedで指定されたネット名は実行後のDRC.txtで確認可能です。

Connectivity and special rules:

Connectivity and Special Rulesタブで設定された項目についてのチェックを行なうか否かを指定。

## Proximity options

Net Class clearances and rules: ネットクラスメニューで設定されたクリアランス条件についてのチェックを行なうか否かを指定。

Plane clearances and rules:

ネットクラスメニューで設定されたPlane-Planeクリアランス及び Plane Classes Parametersで設定された デフォルトクリアランス(Mounting Hole/ContourとOther object)のチェックを行うか否かを指定。

General and element to element rules:

Advanced Element to Element Rulesメニューで設定された各要素間のクリアランスについてのチェックを 行なうか否かを指定。

Note

この項目はネットクラスで設定されたGeneral clearance rulesへのチェックを行なう場合に必須となり、この項目を選ばなかった場合、General clearance rulesで設定されたクリアランスについてのチェックが一切行なわれませんので注意して下さい。

Pad to pad checks

Disable within same cell:

同一セル内について、パッドクリアランスのチェックを行なうか否かを指定。 ※チェックすることで同一セル内でのチェックが行なわれなくなります。

Enable for same net:

同一ネット(同電位)間で、パッド及びビアのクリアランスチェックを行なうか否かを指定。 ※チェックすることで同一ネット間のチェックを行ないます。 ※対象となるパッドは、部品パッド(Part Pad)同士、ビアパッド(Via Pad)同士、Part PadとVia Padとなります。 ◆コネクティビティおよび特殊ルール/Connectivity and Special Rules

Connectivity and Special Rulesタブでは、クリアランス事項以外に関するチェック項目が収納されています。必要と思われる項目に対してチェックを入れることで、指定した項目に関するチェックが行なわれます。

🔁 Batch DRC
DRC Settings Connectivity and Special Rules
Traces     Nets     Planes     Parts       Image: Loops     Image: Loops     Image: Loops     Image: Loops     Image: Loops       Image: Loops     Image: Loops     Image: Loops     Image: Loops     Image: Loops       Image: Loops     Image: Loops     Image: Loops     Image: Loops     Image: Loops       Image: Loops     Image: Loops     Image: Loops     Image: Loops     Image: Loops       Image: Loops     Image: Loops     Image: Loops     Image: Loops     Image: Loops       Image: Loops     Image: Loops     Image: Loops     Image: Loops     Image: Loops       Image: Loops     Image: Loops     Image: Loops     Image: Loops     Image: Loops       Image: Loops     Image: Loops     Image: Loops     Image: Loops     Image: Loops       Image: Loops     Image: Loops     Image: Loops     Image: Loops     Image: Loops       Image: Loops     Image: Loops     Image: Loops     Image: Loops     Image: Loops       Image: Loops     Image: Loops     Image: Loops     Image: Loops     Image: Loops       Image: Loops     Image: Loops     Image: Loops     Image: Loops     Image: Loops       Image: Loops     Image: Loops     Image: Loops     Image: Loops     Image: Loops       Image: Loops     Image: Loops <tdi< td=""></tdi<>
Holes / Pads / Vias
Dangling vias / jumpers     Unrouted pins
Connected unplated pins 🔲 Minimum annular ring: 10 th
Vias under
✓ SMD pads     ✓ Top place outlines     ✓ Bottom place outlines
Missing pads
O All pads on all lavers
C All pads on cover and Layer 1 Via Soldermask
connected internal layers Layer 2
<ul> <li>Unly pads on selected layers</li> </ul>
Scheme: Local: (Final DRC)

## Traces

Hangers:

浮き配線及びアンテナを検出します。(ネット名の無い配線(Net0)は対象外)

Loops:

単一の層及び複数層にまたがるループ配線を検出します。

## Trace Widths:

ネットクラスで指定されたMinimum~Expansion値の範囲に収まらない配線幅を使用した配線を検出します。

#### Nets

#### Single Point Nets:

1ピンしか存在しないネットを検出します。(ネット名の無い配線(Net0)は対象外)

# Unrouted/Partial Nets:

完全に接続されていないネット(プレーンネット以外)を検出します。

Partial Netとは2つ以上のピンが存在し且つトレースやプレーンで完全に接続されていないネットとなります。 尚、このエラーは各ネットに対して2つ以上のエラーが検出されます。

#### Planes

# Plane islands:

浮島などのプレーン(Generated Plane Data 及び Actual Plane)に関する違反を検出します。 プレーンシェープは対象となりません。

# Unrouted/Partial plane Nets:

完全に接続されていないプレーンネットを検出します。Partial Netとは2つ以上のピンが存在し且つトレースや プレーンで完全に接続されていないネットとなります。尚、このエラーは各ネットに対して2つ以上のエラーが検出 されます。

- 339 -

Holes/Pads/Vias

```
Dangling vias/jumpers:

配線が不完全な浮きビア及び浮きジャンパーセルを検出します。

Unrouted pins:

トレースやプレーン接続のないビア・ピンを検出します。

Connected unplated pins:

非メッキ接続ピン(None Plated)に配線が接続されているピンを検出します。
```

Minimum annular ring:

穴径の縁からパッドの縁までの最小値を指定します。



Vias under

SMD pads、Top Place outlines、Bottom place outlines: 表面実装部品のパッド、部品面に配置された部品の部品外形、はんだ面に配置された部品の部品 外形の下に存在するビアを検出します。

Missing pads

ミッシングパッド項目では、各レイヤに対するパッドの有無をチェックすることができます。パッドの有無をチェックしたいレイヤをConductive及びOther項目より選択します。

Missing pads         Conductive         C All pads on all layers         C All pads on cover and connected internal layers         C Only pads on selected layers         I aver 3 Plane	Other Part Soldermask Via Soldermask Solderpaste
All pads on all layers:         全層に対してピンにパッドが存在するかチェックを行なう。         All pads on cover and connected internal layers:         表層及び内層においては結線情報を持ったピンにのみ	部品へのソルダーマスク用パッド、ビアへの ソルダーマスク用パッド、表面実装部品への ペースト用パッドへのチェックを行なう。
チェックを行なう。 Only pads on selected layers: 配線リストより指定した層のみにチェックを行なう。	

- 340 -

Element to Elementの設定メニューには、様々な要素間のクリアランス条件が対戦表のイメージでリスト表示されます。ここに デフォルト表示された内容は、ネットクラスメニューのGeneral clearances rulesの設定項目リンクしており、ネットクラスメニュー で設定された値がすべてこちらにリストされます。

àeneral clearance r Differential Pair Contour & M Contour & Mour	rules r Trace ounting iting Ho Conto	to Differen Hole to M le to Non- pur to Plar	ntial Pai Iounting Plane C ne Condi	r Tr 254 Hole 254 ond 254 uctor 254	· · · · · · · · · · · · · · · · · · ·							
			ネット	・クラスの	設定と、	このメ	ニュー	-は連動し	しています	- 0		
							$\wedge$	$\backslash$				
ent to Element											_	
Additional elements							_		Pulsa		Clasranaa	T
Layer Specific Objects	Layer		▲ Us	er Layers				pe to Resisto	or nules		254 um	
Altered Silkscreen	Тор		Def	ault User Lay	er			to Pad			254 um	
Assembly Outlines	Тор		Use	er Layer 34				to Resistor			254 um	للل
Assembly Part Numbers	Тор							. Pair Trace			254 um	
				-				t to Part			254 um	
		<u>A</u> dd Elements	s to Matrix					t to Keepout			254 um	
All units are "um"	Via Pads	Via Obstructs	Via Holes	Trace Obstructs	Traces	Test Pads	s	a Solderm	a Silkscreen Bef Des	Silkscreen Part Numbers	Silkscreen Outlines	-
Altered Silkscreen				]]				5				
Assembly Outlines												
Assembly Part Numbers							$\rightarrow$					- 1
Roard Outline	0		0		0	0	$+ \cdot$	/				-
Contours	254		254		254	254	•					
)ifferential Pair Traces				0								
dge Connector Pads						254						
iducial Pads						254						
umper Wires												
Nounting Holes	254		254		254	254	-					
legative Plane												
Part Holes						254						
'art Pads Viscoment Obstructs						254						
lacement Opstructs												
Positiva Plana			1									_
												2
Load <u>D</u> efault Rules	Color legen	d for element to	element rule	s: Defined by I	Vet Class • Ov	erride Net C	lass • New		OK		Cancel	
	テキ	マトのカニ	7-17 F	-n <del>1</del> +	中能が	確認~	キー	F				
			1-1-1-1	ッ、ハハ	小忠か	11年前のし	C	' °				
	黒色	:Net Cla	asses an	d Cleara	incesで)	ビ義しる	CGen	eral Clea	rance/1/-	-ル		
	赤石	・ト記ル	ールを	ト書き」	たルー	ル						

この表の使用法は至ってシンプルなもので、各要素が交差するカラムに対して設定するクリアランス値を入力する形になり、一般的な対戦表と何らその扱いは変わりません。

All units are "um"	Via Pads	Via Obstructs	
Altered Silkscreen			-
Assembly Outlines			n
Assembly Part Numbers			例えば、ビアのパッドとリファレンス番号のクリア
Assembly Ret Des	100		ランスを設定/確認する場合、双方の要素が交差
Board Outline	``Ө´		するカラムを設定/確認します。
Contours	254		n 

設定したい図形要素が表の中に存在しない場合には、メニュー上段にある項目で必要な図形要素を表内に追加することができます。この項目には、Expedition PCBが標準値として持つ図形要素以外にも、独自に作成したユーザー定義レイヤなどもリストされます。標準値として持つ各図形要素には、個々の要素に対するレイヤ属性を指定するようになっております。

Additional elements			
Layer Specific Objects	Layer		User Layers
Resistor Shapes	Layer 1		Default User Layer
Silkscreen Outlines	Тор 👱		User Layer 34
Silkscreen Part Numbers	Тор		<b>▲</b>
Jeanna Dit Die	Bottom	Ľ	
T T	_▲	to Mat	rix
檀淮亜素			ユーザー定差レイヤ
小十文示	レイヤ属性		

対戦表内に追加したい要素をリストから選択し、[Add Elements to Matrix]ボタンを選択することでその項目を表内に追加することができます。



追加したUser Layersは項目を選択後の[Delete]キーで削除することができます。また項目選択後のドラッグ操作にて表内の移動が可能となります。



Note

・追加された図形要素については、他の全ての要素とのクリアランスが必ずしも設定できるとは限りません。この対 戦表内でクリアランスが設定可能なのは、白抜きされたカラムに対してのみとなり、グレーアウトされたカラムが指す 要素間のクリアランスの設定は行なえませんので注意して下さい。 ・このメニュー内の設定を保存する場合には、必ず[OK]ボタンでメニューを抜けます。[Cancel]ボタンでメニューを 抜けた場合、設定した内容は一切保存されませんので注意して下さい。 ・パッドスタック内のエレメントでパッド同士が同電位の場合、以下エレメントのみチェック対象となります。 チェック対象エレメント: Solder Mask同士、Part Hole同士、Via Hole同士、Part HoleとVia Hole ※これ以外のエレメントはユーザー定義レイヤ含めチェック対象となりません。 ◆セルオーバーハングを許可/Allow cell overhang

コネクタ部品など、基板外形(Board Outline)と部品外形(Placement Outline)の重なりを許可するオプションが追加されました。 Cell Editor > Package Cell Propertiesダイアログ上で Allow cell overhangオプションをONとすることで、基板外形との重なり を許可します。





コネクタ部品の部品外形と基板外形が重なっている。

- 343 -

Allow cell overhangオプションをチェックすることにより、部品プロパティに"Cell Overhang: Allowed"が設定されます。

Part Properties
Part Nested Cells
UI - EDGE_18
Editable
A:         T:         Hotadon:           128.270         30.480         (mm)         180.000         (deg)
© Absolute C Delta
Lock status: None
Other:
Height: 0.000 (mm) Underside Space: 0.000 (mm)
Cell Overhang: Allowed  ▼
OK Cancel Apply 🔌

この設定により、部品配置・移動時のオンラインDRC 及び バッチDRCにおいて、以下のようなPlacement Outline to Board Outlineに関するエラーは発生しません。

Review Hazards> Online> Components	<mark>≥ Components</mark> O <u>n</u> line <u>B</u> atch <u>S</u> ummary S <u>i</u> mulation <u>O</u> ptions	
	Hazard filter for sorted column: All Nets	•
	Ref. Designator	
	Description:	Hide
	Victim Ref. Designator A Violator Ref. Designator Description	- A (2 - 1 - 12 - 1
	JT N/A Placement Uutline to Board Uutli	ne Violatior

Review Hazards> Batch>	🔁 Proximity					
Proximity	O <u>n</u> line <u>B</u> at	ch <u>S</u> ummary S <u>i</u> mulatio	n <u>O</u> ptie	ns		
				Hazard filter for sorted col	umn: All Nets	•
	Haza 🛆	Objects in Violation		Actual Distance (mm)	Clearance (mm)	
	1	Board Outline to Placemen	Outline	0.000	0.254	

- 344 -

インタラクティブDRCがOFFの編集作業でクリアランス違反が作成された場合、DRC違反となる箇所のフィルパターンをダイナ ミックに変更して、エラー箇所を表示します。この機能により、DRC OFF状態で違反状況を確認しながら、配線編集作業を行 うことが可能となります。また右マウスボタン(RMB)のRepair Selectedコマンドより、選択した違反箇所を自動で解消します。



エラーオブジェクト選択後のRepair Selectedコマンドにより、エラーとフィルパターンが解消されます。

Note

- ・フィルパターンを表示するには、Display Control > General > Display PatternsがONであること。
  ・DRC違反箇所のフィルパターンは、以下オブジェクトで表示されます。
  トレースとトレース、トレースとビア、トレースとパッド、トレースと禁止領域、ビアと禁止領域
  ※パッドとパッド、プレーンに対する違反は対象外となります。
  ・DRC違反箇所のフィルパターンは、エラーオブジェクトの片方のみに表示されます。
- ・DRC違反箇所のフィルパターンは、固定となります。

DRC違反箇所のフィルパターン表示は、通常インタラクティブDRCがOFFの編集作業で作成されます。しかしながら、以下2つのケースでは、DRC違反のフィルパターン表示は行われません。

① 配線作業後にクリアランス等の制約条件を変更。

②ドローモードでコンダクティブシェープを作画。

このような場合は、ツールバーにあるDRC Visualizationアイコン 又はキーインコマンド(fpv)を実行ください。



DRC Visualizationアイコンにより、DRC違反箇所のフィルパターンが変更されます。

◆ パッケージタイプクリアランス/Package Type Clearances

パッケージタイプクリアランスは、Cell Editor > Package Cell Propertiesダイアログ上で定義したPackage Group 又は特定セルにのみ有効なClearance Typeを使用して、様々な部品間のスペーシングチェックを可能とします。

| パッケージタイプクリアランスはCES 使用時のみ有効となります。

# Note

Ξ



Clearance Typeへ任意の値を設定した場合は、該当部品に独自のクリアランスを設定することが可能です。このClearance Typeは、セントラルライブラリ 又は ローカルライブラリにて定義することが可能です。

パッケージタイプクリアランスの設定は、CESからEdit > Clearances > Assign Package Type Clearances にて行います。

Eile Edit View Setup	– (EVes2007V2007-dxdplace2V2004.prj; vbpsb1) Fjiters Data Qutput <u>H</u> elp										
🗅 🥔 🏘 🖏 👗 🖉	b 65 ×   Ω + Ω + Φ   <b>10</b> 68 📕		1-1		CES Pa	ckage Clearance	Type Rules				×
Navigator - x	Schene: (#All	ş 🛷 📘	<b>₩</b> \$\$ ~ <del>\</del> ∀ <del> </del> ₹	Ra 💋	► Pac	kage clearance typ	pe override rules:			*	٥X
⊜¢r (Minimum) ⊕∰ Trace & Via	Scheme/Clearance Rule/Layer	Index	Туре	A		Package Cle	earance Type	Sid	le C	learance (th)	_
Clearances	D 11 (Default Dule)	_		Trace (th)			- 3010	00		JU	_
B B Net Classes		1	Signal	10		5	5014	Bot	th	20	
🛞 🚾 Constraint Classes	SIGNAL 2	2	Signal	10							
	SIGNAL 3	3	Signal	10							
	SIGNAL_4	4	Signal	10							
	SIGNAL_5	5	Signal	10							
	SIGNAL_6	6	Signal	10							
	SIGNAL_7	7	Signal	10							
	SIGNAL_8	8	Signal	10							
	SIGNAL_9	9	Signal	10	Clas	rance tune to clear	rance tune clearance (	worrido ruloo			
	SIGNAL_10	10	Signal	10		rance type to clea	rance type clearance t	venue rules	•	<u> </u>	-7
					P	kg Clr Type	Pkg Clr Type	Side	Direction	Clearance (th)	
						IC-SOIC	IC-SOIC	Both	End to End	15	
						S014	IC-SOIC	Both	All	18	
				-			1				_
4 D	Image & Via Properties ↓ Clearances √ Z-Ax	•		1							
* iCDB connection iCDB server add	status changed to: OnLine ress: localhost			<u>ــــــــــــــــــــــــــــــــــــ</u>							
8 ≪ ⇒ \ CES \ System /					- <b>-</b>						
For Help, press F1	Expedition	PCB	ECES	Online //.			<u>(</u>	OK )	Cancel	Apply	Help
											11.

347 —

・パッケージタイプクリアランスの設定

<b>ces</b> Package Clearance	Type Rules				×	
Package clearance ty	pe override rules:			e 👬	$\times$	
Package Cle	arance Type	Side	CI	earance (th)		Package clearance type override rules:
IC-	- SOIC	Both		30		「 ackage clearance type overfide fules. 同一ガループ問のパッケージカロアランフな指定
S 🖸	3014	Both		20		同一クルーク間のパックーンクリアノンへを指定
				•		
						[ ] 你」)
						- Package Group:IC-SOIC vs IC-SOIC
						- Clearance Type:SO14 vs SO14
1						
Clearance type to clea	rance type clearance o	override rules:		* 9	$\times$	
Pkg Clr Type	Pkg Clr Type	Side	Direction	Clearance (th)	_	Clearance type to Clearance type clearance
IC-SOIC	IC-SOIC	Both	End to End	15		evertide rules:
S014	IC-SOIC	Both	All	18		しいで学生」たパッケージカリアランフタイプの
				◀		オーバーフイドルールを指定します。
						例)
						- Package Group:IC-SOIC vs IC-SOIC
1						のDirection/レール
	[	OK	Cancel	Apply Help		- Clearance Type·IC-SOIC vs SO14
						の 思わる ガループ 問 ルール
						の共なのグルーノ间ルール

- Package clearance type override rulesには、以下3項目を設定します。
- ① Package Clearance Typeをリストから選択 又は 新規にClearance Typeを入力します。
- ② SideをBoth/Top/Bottomより選択。
- ③ Clearance値を入力。設定した値は、General Clearance > Placement Outline to Placement Outlineのオーバーライドルール として扱われます。

Package clea	arance type override rules:			* 9 X
Packa	ge Clearance Type	Side	Clearance (th)	
( 🖸 )	IC-SOIC	Both	30	
	S014	Both	20	
	Select Package Glearance Type Buried Connector Discrete - Axial Discrete - Chip Discrete - Other Discrete - Other Discrete - Radal Edge Connector General IC - Bare Die IC - BGA IC - DiP IC - Flip Chip	Cancel		

- ・Clearance type to Clearance type clearance override rulesには、以下4項目を設定します。
- ① Package Clearance Typeをリストから選択。
- ② SideをBoth/Top/Bottomより選択。
- ③ DirectionをAll/ Side to Side/ End to End/ Side to End より選択。



④ Clearance値を入力。設定した値は、Package clearance type override rulesのオーバーライドルールとして扱われます。

Clearance type to clea	<u>* 9</u>	$\times$			
Pkg Clr Type	Pkg Clr Type	Side	Direction	Clearance (th)	
IC-SOIC	IC-SOIC	Both	End to End	15	
S014	IC-SOIC	Both	All	18	

# クリアランスルール設定

CES	àeneral Clearance Rules		×
Ge	eneral Clearance Rules (th)		
	Rule	Value	
	Contour & Mounting Hole to Mounting Hole	10	
	Contour & Mounting Hole to Non-Plane Conduct	10	
	Contour & Mounting Hole to Plane Conductor	10	
	1 Placement Outline to Placement Outline	<del>1</del> 0	<b>-</b> 1
	Placement Outline to Placement Obstruct	10	
	¹ = = = = = PlacementOutlinetoBoardEdge	110	· '
	Trace to Resistor	10	
	Pad to Resistor	10	
	Testpoint Center to Testpoint Center	10	
	OK Cancel	Help	
			111

😅 Package Clearance	Type Rules				×		
Package clearance ty	pe override rules:				<b>*</b> 9 ×		
Package Cle	earance Type	Sid	le C	learance (th)	1		
i 🗹 🛛 IC	- SOIC	Bo	th	30	!		
l 🖸 🛛 🕄	SO14	Bo	th	20	i		
Clearance type to clea							
Pkg Clr Type	Pkg Clr Type	Side	Direction	Clearance	(th)		
IC-SOIC	IC-SOIC	Both	End to End	15			
S014	IC-SOIC	Both	All	18			

# クリアランスチェック結果①

Package clearance type override ruleのクリアランス設定により、該当部品のみGeneral Clearance Rulesの値(10th)ではなく、 設定したPackage clearance type override ruleのクリアランスルールを使用。



- 349 -

# クリアランスルール設定

Rule	Value	Pack	
Contour & Mounting Hole to Mounting Hole	10	Fack	щ
Contour & Mounting Hole to Non-Plane Conduct	10		
Contour & Mounting Hole to Plane Conductor	10		
1 Placement Outline to Placement Outline	+0	- 1	
Placement Outline to Placement Obstruct	10		
🔭 — — — — Placement Outline to Board Edge	10	-'	
Trace to Resistor	10		
Pad to Resistor	10		
Testpoint Center to Testpoint Center	10	1	
		Clearance ty	pe
		Pkg Cli	rТ
		IC-S	301
OK Cancel	Help	S0	14

Package Clearance	Type Rules						>
'ackage clearance typ	pe override rules:					* 9	$\times$
Package Cle	arance Type	Sid	le	CI	learance (th)		
🖬 IC-	SOIC	Bot	th		30		
📬 S	3014	Bot	th		20		
							1
learance type to clear	rance type clearance o				Clearance	(th)	×
learance type to clear Pkg Cir Type IC-SOIC	rance type clearance o Pkg Cir Type IC - SOIC	override rules <b>Side</b> Both	: Dire	ection	Clearance	👬 🔈 (th)	×
learance type to clear Pkg Clr Type IC - SOIC S014	rance type clearance of <b>Pkg Cir Type</b> IC - SOIC IC - SOIC	override rules <b>Side</b> Both Both	: Dire End	ection to End All	Clearance 15 18	* 🗩	×

## クリアランスチェック結果②

Clearance type to Clearance type clearance override rulesのクリアランス設定により、該当部品のみGeneral Clearance Rules の値(10th)やPackage clearance type override rulesのクリアランスルール(30th, 20th)ではなく、設定したClearance type to Clearance type clearance override rulesのクリアランスルールを使用。



- 350 -

# ◆ Z軸クリアランス/Z-Axis Clearances

同層に存在するオブジェクトのみでなく、異層に存在するオブジェクトとのクリアランスチェックも可能になりました。オンライン DRC、バッチDRC、自動配線などあらゆる操作でZ軸クリアランスは考慮されます。



CESにZ-Axis Clearancesタブが追加されました。このタブの中でZ-Axis Clearancesの設定を行います。同層に存在するオブジェクトとのクリアランス設定は、これまでと同様にClearances タブで行います。

😅 Constrai	nt Editor System - [C:¥data¥200	71116_EXP2007.1_Sess	ion¥Route-Lab_	es¥Route-Lab.prj	; PCB]	
<u>Eile E</u> dit <u>y</u>	<u>Ziew S</u> etup F <u>i</u> lters <u>D</u> ata <u>O</u> utput j	<u>-</u> elp				
0 🖻 🌢	\$\$ \$ <b>₿₿</b> X ₽+₽+	4 II A 📕				
		⊻ %				
CES Nar - ×	Scheme: 💕 All	💌 😹 🗙 🐼 🛃	; 🚿 🖪 🕅 🕻	Auto 🖤 🤣 😂	🟓   < 5, E +	× 4 7 1 1 1
n Bene ∎ ■ Net ( ∎ ■ Cons	Z-Axis Clearan	ce Rule/Layer			ice To	=) CMD D=d (=
_	📃 🚉 Rule Trace 4		I race (mm)	Pad (mm) Via	(mm)   Plane (m	m) SMD Pad (m
	SIGNAL_1	Z-Axis Class to (	Class Clearances	3		
	SIGNAL_3		Net Class to Net	Class Clearance Rules fo	or Scheme: (Master)	~
		Source Net Class(es)				Target Net Class(es)
		(40)	(All)	(De fault)	Power	
Selected 1 fr	✓ ► A Clearances XZ-Axis Clearences Z-Axis Clearences	ea (Default) Power	Rule Trace 4 (Z)			

Z-Axis Clearanceルールの設定は、通常のClearanceルール設定と同様に、テンプレートのクリアランス値の組み合わせ ルールを作成し、別途 Class to Class Clearances (Z-Axis用)にて、対戦表形式(ネットクラス vs ネットクラス)でルールを割り 当てます。組み合わせとして設定できるルールは、各層に対して、Trace vs 他の層のオブジェクト(5種類)です。

Trace To …

Trace	:	異なる信号層にあるトレースとの最小クリアランス値。
Pad	:	異なる信号層にあるパッドとの最小クリアランス値。
Via	:	異なる信号層にあるビアとの最小クリアランス値。
Plane	:	異なる信号層にあるプレーンとの最小クリアランス値。
		田かえ后日屋にするののよういたの目上を回るために

SMD Pad : 異なる信号層にあるSMDパッドとの最小クリアランス値。

- 351 -

【Z-Axis Clearancesの設定手順】

① CES から アイコンをクリックしてスタックアップエディタを起動し、Thickness (層の厚さ)を正しく設定します。 Expedition PCBのSetup > Setup Parameters > Layer Stackup タブからも設定できます。

Eile E	e <mark>kup Editor</mark> dit <u>V</u> iew <u>H</u>	<u>t</u> elp ດເຊີ	( h <b>e) f</b>	<u>+</u>	<u>-</u> ≣∔ 8⊒		- D:
Basic	Dielectric M Usage	Metal ZO	Planning <u>Cu</u> sto Thickness mm	m View Er	Bulk R ohm-m	T coef 1/* C	
1 2 3 4 5 6 7 8 3	Substrate Signal Substrate Signal Substrate Signal Substrate	Copper Copper Copper	0.08 0.02 0.5 0.02 0.5 0.02 0.5 0.02 0.5 0.02 0.08	1 47 1 47 1 47 1 1	1 724e-008 1 724e-008 1 724e-008 1 724e-008	0.00393 0.00393 0.00393 0.00393	DIELECTRI Z0 = <error> SIGNAL_1 DIELECTRI Z0 = <error> SIGNAL_2 DIELECTRI Z0 = <error> SIGNAL_3 DIELECTRI Z0 = <error> SIGNAL_4 DIELECTRI Z0 = <error></error></error></error></error></error>
Keep	alculate Er for r	metal layers	from surrounding	dielectr	ics		Draw groportionally Total thickness: 1.74 mm     Use layer colors     No plane layers defined.     OK Cancel Help

② 設定すべきクリアランス値を計算します。

今回、「4 層にある Power ネットのトレースに対して、2層/3層のトレースを交差させたくない」とします。 この場合、4層、2層間に挟まれた3つのレイヤー(下図の赤色部分)の厚さを足します。

0.5 (mm) + 0.02 (mm) + 0.5 (mm) = **1.02** (mm)

このThickness (層の厚さ)に、Z-Axis Clearanceとして設定したい値(今回は0.01)を追加します。

1.02 (mm) + 0.01 (mm) = 1.03 (mm)

Basic	Dielectric	Metal Z0 F	lanning Cust	om View				
	Usage	Metal	Thickness mm	Er	Bulk R ohm-m	T coef 1∕* C	F	
1	Substrate		80.0	1				
2	Signal	Copper	0.02	1	1.724e-008	0.00393		SIGNAL 1
3	Substrate		0.5	4.7				
4	Signal	Copper	0.02	1	1.724e-008	0.00393		
5	Substrate		0.5	4.7				DIELECTTI
6	Signal	Copper	0.02	1	1.724e-008	0.00393		CICNIAL 2
7	Substrate		0.5	47				SIGNAL_2
8	Signal	Copper	0.02	1	1.724e-008	0.00393		
9	Substrate		80.0	1				DIELECTRI
								SIGNAL_3

- 352 -

③ CESのZ-Axis Clearancesタブを開き、新規作成ボタンをクリックします。

下図の設定の場合、Rule Trace 4 は「4層トレース に対して他の層のトレースは 1.03 mm以上近づけない」という ルールになります。

🕵 Constrai	nt Editor System – [C:¥data¥20071116_EXP2007.1_Sessi	on¥Route-Lab	_ces¥Route-L	ab.prj; PCB]			
<u>F</u> ile <u>E</u> dit <u>\</u>	{iew <u>S</u> etup Filters <u>D</u> ata <u>O</u> utput <u>H</u> elp						
レール名は右クリックポップアップメニューから Rename を選択して変更する。							
CES Nav + x	Scheme: 🕼 All 🔽 🔛 🖉			~~~~	~ ~ L ~ ~	< 🖉 🛪 🛛 🗹	<b>€</b> {
Balling Sche Balling Sche Net (	Z-Axis Clearance Rule/Layer			Trace To			
E S Cons	K	Trace (mm)	Pad (mm)	Via (mm)	Plane (mm)	SMD Pad (m	4
	E 😫 Rule Trace 4						
	SIGNAL_T						
	SIGNAL_2						
	SIGNAL_3						
	SIGNAL_4	1.03					
< >	Clearances Z-Axis Clearances Nets / Parts	s 🖌 Noise <					>
Selected 1 fr	om 5 rows. ZClearRule[1] — — — — — — — — —	Exp	editionPCB		ECES	Online	1.1

④ 続いて、Z-Axis Class to Class Clearances *谷* にて、ネットクラスに対するルールを割り当てます。 下図の設定の場合、4層トレースが Power ネットクラスの場合のみルールが適用されます。

Elle Edit View Setup Filters Data Qutput Help □ ☞ ♣ ☆ ★ ☜ ☜ × ♀ ♀ • ♥ № ֎ ■ CES Nar - × Scheme: ♥All ♥ ₩ × ♥ ≝ × ♥ ≝ ♥ ■ ₩ ↓ ∧ ♥ ♥ ₩ ₩ Ø ♥ ↓ ↑ × × ↓ Ø ×	
□ 26 株 36 米 単電 × ビ・ビ・シ 加 会 ■ ▼ 38 CES Nav - × Scheme: 愛All ▼ 部 × 参 置 ダ 西線 排 ~~ ♡ 参社 ≠ < 5 - E - × 次 必 深	
CES Nav - ×         Scheme:         Image: All         Image: A	
CES Na - x Scheme: @ All V 🔛 X Ø 🛃 🗸 Ø 🛃 🕷 👪 № 🚏 🥔 🦑 🤀 🗡 🖉 🕅	tool tool .
Image: Solution of the soluti	≦ m)t
E 🗮 Rule Trace 4	
SIGNAL_1 SIGNAL_2	
SIGNAL_3 Net Class to Net Class Clearance Rules for Scheme: (Master) Source Net Class(es) Target Net Cl	Class(es)
(All) (Default) Power	
Image: Selected 1 from 5 rows. ZClear Rule[1]     Image: Clear Rule[1]	



以上のように設定することで、以下のようなルールになります。 ※4層に存在する他のトレースとのクリアランスについては、これまで通りClearanceタブの設定が参照されます。



下図は、4層のPower ネットトレースを下から上方向に引き出した後、各層からトレースを左方向に引き出しています。3層トレースには 0.9 mm、2層トレースには 0.02mm のクリアランスが必要となるため、オンラインDRCによってPowerネットトレースが 左側に押しのけられています。1層トレースは今回のルール範囲外ですので影響しません。



- 354 -

ルール名をあとから変更した場合、Z-Axis Class to Class Clearances には自動的には反映されません。Z-Axis Class to Class Clearances 側でも変更する必要があります(変更しない場合、設定は無効になります)。

Note



- 355 -

# その他の検証コマンド

◆ローカルセントラルライブラリ間検証/Verify Local to Central Library

ローカル・セントラルライブラリ検証コマンドは、マスターとなるセントラルライブラリとデザインファイルのローカルライブラリの内容を比較し、その結果をレポートファイルとして出力します。比較は存在の有無と日付で行われ、Only in local library (ローカルのみに存在)・Newer than Central Library (セントラルライブラリよりも新しい)・Older than Central Library (セントラルライブラリよりも新しい)・Older than Central Library (セントラルライブラリよりも新しい)の3つの区分に分類されます。

<u>Analysis</u> <u>O</u> utput <u>W</u> indow <u>H</u> elp	
DRC <u>W</u> indow	
🎌 Batch DFF	
Press Batch <u>D</u> RC	
🚸 Review <u>H</u> azards	
Target Length/TOF Delay	
Verify Local to Central Library	
Verify Partack Instance Changes	
III Library Verification.txt - 灯帳	_ 🗆 ×
Design Library Verification	
10:14 AM Thursday, Nevember 04, 1000	
Job Name: C:¥TrainVB99¥Train-data¥PCB¥TrainPCB.pcb	
The following lists of library objects are either Older	
Newer or only exist in your designs library.	
Padstack Names	
Newer than Central Library	
M-Hole Type2	
VIAU2U	
Cell Names	
Newer than Central Library	
DIODE	
DIP14H DIP16H	_
	-

出力されたファイルには、"セントラルライブラリと比較してどのような状態なのか"という形式で結果が記され、パッドスタックや セル、パートナンバー等のカテゴリ別にリストされます。このファイルはVerifylocal2CentralLibrary.txt という名前で固定されて おり、サブフォルダのLogFiles内に収納されます。

例:VerifyLocal2	CentralLibrary	.txt ファ	イル			
	Padstack Nam	e				
	Newer than C	Central I	Library	•	セントラルライブラリ。	よりもローカルが新しい。
	VIA020					
	Cell Name					
	Older than C	entral L	ibrary	•	セントラルライブラリ	よりもローカルが古い。
	DIP14H SOP14H					
	Only in local l	ibrary		←	ローカルライブラリに	こしか無い。
	Jumper1					
	Part Number					
	Only in local l	ibrary				
	Jumper1					
Summary: Library Objec Pad Names	t # Newer 0	# Old 0	ler # Only is 0	n Local Library		
Hole Names Padstack Nam Cell Names Part Numbers	0 es 1 0 0	0 0 2 0	0 0 1 1		統計が最後に!	」 リストされます。
					J	

◆パッドスタックの検証/Verify Padstack Instance Changes

インスタンスパッドスタックの検証コマンドは、Padstack Processor等にて基板上のパッド形状を変更したり、ピン移動コマンドに てピン位置を変更した際、ローカルライブラリと比較して、変更された部品とマウンティングホールのパッドスタックを検出します 。ビアとテストポイントは対象外となります。比較結果は、VerifyPadstackInstanceChanges.txtとしてLogFilesフォルダに作成さ れます。

<u>A</u> nalysis <u>O</u> utput <u>W</u> indow <u>H</u> elp	
DRC <u>W</u> indow	
💖 Batch DFF	
♥♥ Batch <u>D</u> RC	
Review Hazards	
Target Length/TOF Delay	
Verify Local to Central Library	
Verify Padstack Instance Changes	
▶ VerifyPadstackInstanceChanges.txt - メモ帳 ファイル(F) 編集(E) 書式(O) 表示(V) ヘルブ(H)	
the padstack definition in the local library	
Note: Vias and Testpoints are not verified	
Component Pad differences	
Padstack name : #4 mtg hole, narrow washer Ref des : J2	
Layer : 1,10 X/Y location (th): x= 3,156, v= 2,074	
Component rade and mounting holes : 1	
Non-component Mounting Hole P	ad differences
 Padstack name : #4 mtg hole, narrow washer	
Layer : 1 X/Y location (th): x= 2,225, y= 1,250	
Non-component mounting holes : 1	
Padstack differences	
Padstack name : IPC, LCC	
Original Padstack name: IPC, SOIC Ref des : U12	
Pin number : 13 X/Y location (th) : x= 2,706, y= 2,025	
Padstack differences : 1	
۲ <u>ــــــــــــــــــــــــــــــــــــ</u>	

- 359 -

# ◆ガーバー比較/Gerber Compare [Fablink XEのライセンスが必要となります]

ガーバー比較コマンドは、File> Import> Gerber コマンドによりインポートされたユーザーレイヤの差分を検証します。実行結果は、GerberCompare.txt 又は GerberCompareErrorLog.txt としてLogFilesフォルダに作成されます。


# 概要

Postprocess(出力プロセス)では、配置配線工程の終了後の製造データ作成及びドキュメント作成の手法を説明します。

・その他の編集とECOコマンド	-362P
・寸法線の作成	-375P
・リファレンス番号の編集	-381P
・シルクデータの編集	-388P
・穴図とドリルデータの作成	-393P
・ガーバーデータの作成	-403P

# その他編集コマンドとECOコマンド

◆スペアパートナンバーの編集/Edit Spare Part Number

このコマンドは、スペア部品として配置された既存セルに対する部品番号の編集を行なう際に用います。プルダウンのEdit> Modify> Edit Spare Part Numberコマンドを実行すると、編集用のメニューが表示されます。リストされた部品の中から対象と なる部品を選択し、その部品へ付加したい部品名を選んでから[Apply]もしくは[OK]ボタンを選択します。尚、このコマンドは、 基板上に最低1つのスペアセルがなければ使用することができません。

Edit Spare Part Number		×	
Reference Designator SP1	Spare Cell Name DIP14H		
	×		1
	配置されたスペアセ	ルが全てリストされます。	
Assign new part number	選択された	モルで使用可能な部品	名をPartNumber ヘリストします。
<ul> <li>List valid part numbers base</li> <li>List valid unplaced parts base</li> </ul>	ed on selected cell na sed on selected cell n	me ame	
Part Number 74LS03			
ок	Cancel <u>A</u>	pply 🔌	
選択されたセルで使用可能な部品 未配置の部品から候補としてPart-	品名を、 ヘリストします。	ドロップダウンリストより 部品名を選択します。	 、指定したセルに付加する

·List valid part numbers based on selected cell name

選択したSpare Cell Nameと同じCELL名を持つPart Numberを全てリスト表示し、Spare CellのPart Numberを指定したPart Numberへ変更します。

- Assign new part number
<ul> <li>List valid part numbers based on selected cell name</li> <li>List valid unplaced parts based on selected cell name</li> </ul>
Part Number (none)
(none)
74ALS00_SOP
d74ALS04_SOP

·List valid unplaced parts based on selected cell name

選択したSpare Cell Nameと同じCELL名を持つ未配置部品が存在した場合、Part項目に"REF番号-Part Number"をリスト表示し、Spare CELLに指定したREF番号 (Part Number)を付与します。使用方法としては、仮配置したスペア部品に対して、フォワードアノテーション後の回路図指定のREF番号を付与することを可能とします。

363 -

Assign new part number
O List valid part numbers based on selected cell name
Elst valid unplaced parts based on selected cell name
Part 117 - 744LS49_S0P
U17 - 74ALS49 SOP
U18 - 74ALS32 SOP

◆パッドスタックプロセッサ/Padstack Processor

このパッドスタックプロセッサコマンドでは、デザイン上に配置されたパッドスタックへの編集作業が行なえます。プルダウンメニューのEdit > Modify > Padstack Processorコマンドを実行すると、作業を行なうための専用メニューが表示され、デザイン上のパッドスタックに関する編集作業を行います。このメニューには2つのタブが存在し、Padsタブではパッド単位での編集が、Padstacksタブではパッドスタック単位での編集作業が行なえます。

パッドスタックプロセッサで実施できるアクション

- ・指定したパッドのみの形状変更
- ・結線済みパッドのみの形状変更
- ・接続の無い内層パッドのみの削除
- ・Via、Mounting Hole、Fiducial で使用したパッドスタックの変更
- ・変更したパッドスタックのリセット(変更内容の解除)

Padsタブ:

このタブでは、パッドに関する変更/削除といった操作がパッド単位で行なえます。Action項目でその作業内容を選択し、対象となる層やパッドをメニュー内で指定します。メニュー最下段にあるApply to項目では、編集対象のパッドをデザインファイル上の全てとするか、デザイン上で選択指定したパッドにのみ限定するかを選択することができ、メニュー設定が終了した後に[Process Pads]ボタンを選択して編集を実行します。

#### Action: Changeにてパッド形状を変更する場合

Changeを選択。	結線済みパッドに対してのみ	作業する場合にチェックを入れます。
Padstack Processing Pads Padstacks		
Action: Change ▼ Connected pads only Only internal, unconnected pads will be deleted. Control of the Only Control of the Only Co	Layers 1 2 Positive Plane 3 Negative Plane 4 oldermask	作業層を選択。
Pad Types In Design △ Rectangle 25x60 Rectangle 35x70 Rectangle 63x75 Rectangle 73x85 Bound 40	Replacement Pad	リストから変更したいソペッド を選択します。 Rectangle 25x60 Rectangle 35x70
Round 40 Round 62 Round 72 Square 60 Square 62 Square 70 Square 72		Rectangle 63x75 Rectangle 73x85 Round 26 Round 32 Round 40
Apply to: All Padstacks	Process Pads Close	
対象とするパッドを全てとするか、 するかを選択。	選択したもののみと	

- 364 -

Г

Pads Padstacks Action: Delete Connected pads only Only internal, unconnected pads will be deleted. Skip Vias Only	Layers Layer 1 Layer 2 Positive Plane Layer 3 Negative Plane Layer 4 Top Soldermask Bottom Soldermask	作業層を選択。
Pad Types In Design Round 62 Round 72 Rectangle 25x60 Rectangle 35x70 Round 40 Rectangle 63x75 Rectangle 73x85 Square 60 Square 70 Square 62 Square 72	Total To Delete       368       184       56       28       68       16       8       24       12       52       26	パッドを削除する場合には、変更 違って対象となる層とパッドを指定 ます。マウスで選択して、作業対 全てハイライトさせてください。
ply <u>t</u> o: All Padstacks	<u>C</u> lose	

プビアに対してのみ処理を行います。 ※スキップビアとは、最外層のみに接続が許可され内層パッドへの接続が禁止されたビアであり、 接続禁止の内層が削除対象となります。

₽
— Note

DRCエラーの対象となっているパッドの削除はできません。DRCエラーを解消した後、処理を行う必要があります。

## Padstacksタブ:

このタブでは、パッドスタックに関する変更/リセットといった操作がパッドスタック単位で行なえます。Action項目でその作業内 容を選択し、対象となる層やパッドスタックをメニュー内で指定します。メニュー最下段にあるApply to項目では、Padsタブと同様に編集対象のパッドスタックをデザインファイル上の全てとするか、デザイン上で選択指定したパッドスタックにのみ限定する かを選択することができ、メニュー設定が終了した後に[Process Pads]ボタンを選択して編集を実行します。

Action: Changeにてパッドスタックを変更する場合

New York Processing	
Pads Padstacks	
Action: Change	
Padstacks In Design A Replacement Padstack	
,Hole Rnd 125	リフレムン 本軍したい パンドフロンカな 翌日し ナナ
Pad Rectangle 23x75	リストから変更したいハットスタックを選択します。 ※同一タイプのパッドスタックのみ変更可能。
Pad Round 62,Hole Rhd 31	
VIA20	VIA20
	VIA31
	020418
Presses Parlavalia	
Apply to: All Padstacks 💽 Close 🛷	
Action: Changeにて変更パッドスタックをリセットする場合	
Padstack Processing	
Pads Padstacks	
Action Beset	
/ Padstacks in Design Total To Reset	対象となるパッドスタックにチェックマークを付けた上で、メニュー
I         Image: Pad Round 62.Hole Rnd 31         92           Image: Image: Image: Pad Rectangle 25x60         28	「い[Process Padstacks]のホタンを選択して下さい。
VIA20 17 ☐ Pad Rectangle 63x75 8	※パッドスタックのResetとは、変更したパッドスタック情報をリセッ
Pád Square 60     12     Pad Square 62,Hole Rnd 31     13	トすることを指し、この際に使用されるパッドスタックは、ローカル ライブラリのものとかります
Process Padstacks	
Apply to: All Padstacks	

# ◆複数ビア選択でのビアプロパティ変更

複数のビアを選択して、ビアのプロパティ変更が可能となりました。複数のビアを選択した場合、パッドスタックプロパティには 共通のパッドスタック名 又はビアスパン名のみが表示されます。この状態で、変更したいパッドスタック名 又はビアスパン名 を指定することで、ビアプロパティの変更が行われます。

# ・操作方法

①ビア選択>RMB(右マウスボタン)>Propertiesを選択して、Padstack Propertiesダイアログを表示。
 ②変更したいビアを複数選択。その際、Padstack Propertiesには共通項目名のみ表示されます。
 ③変更した項目(Padstack 又は Span)から値を選択して、Applyボタン。

#### <u>Padstack名が同じ且つ</u> Spanが異なる複数ビアを選択した場合



# <u>Spanが同じ且つ</u> Padstackが異なる複数ビアを選択した場合



# ·制限事項

Via Assignments Scheme: (Maste Net Class: (Defau

Via Sp Layer 1-2 Layer 2-5 Layer 5-6 Through

Select a via from th

①トレースと接続できないスパンを持つビアに変更された場合、そのトレースは削除されます。



②ネットクラスビア以外のビアへの変更も可能です。その際は、Review HazardのVia Usageでエラーを確認ください。

		X	Via Usage Ogline Batch	Summary Options						
]		V		Hagard liter	for sorted column. All Net					
ŋ		•	Net Name	Viat	Net Class	Constraint Class				
an	(Default Via)	Net Class Via	MOUNDS_OUT	3	(Default)	[M]	ー ネット	・クラスビア	以外のビア	へ変
	VIA20	VIA20					更され	れた場合、	Review Ha	zardの
	VIA20	VIA20					~~~			Julu
	VIA20	VIA20				4	Via I	Isageにリス	いされます	_
	VIA31	VIA31			G Victor	C Hitter Hite	, 14 0	suger-		)
pulldown list	or click to set all vias to Default.		NethopMin NethopMin MOUNDS_OUT MOUNDS_OUT	Via Name Via31 ViA31 ViA31 ViA31	Via Span 1 - 2 1 - 2 1 - 2	Description Invalid Via Invalid Via Invalid Via				
ネット	クラスビアの家	定義	Graphics options C Select	Г Hahah	Et view	F Retain selection				
			(#)							

368 -

◆セルグラフィックス編集を許可/Allow Cell Graphics Edits

Allow Cell Graphics Edits コマンドはトグルボタンとなっております。チェック時にコマンドが有効となり、Drawモードにてセル が持つグラフィックスエレメント(例、Placement Outlineや各種Text等)が編集可能となります。プルダウンメニューのEdit> Modify> Allow Cell Graphics Edits コマンドにてON/OFFの切り替えを行います。

<u>M</u> odify	Edit Selected Cell
ISP Fix	Edit <u>S</u> pare Part Number
NO FILE	Pa <u>d</u> stack Processor
NT HARA	Flatten Reusable Block
Sectors Sectors	✓ <u>A</u> llow Cell Graphic Edits

Note

編集したグラフィックスエレメントは、該当セルに変更が加わった時点で編集内容はクリアされます。(Text以外の エレメントが対象となります。)例えば、Cell-Editorで該当セルを編集後 Saveすることで、基板上のリファレンスされ た部品の編集内容は一旦クリアされ、Saveした状態が全てのセルへ反映されます。

# ◆ピン移動/Move Pin

Move Pinsコマンドを使用することで、デザイン上に配置された部品のピンを移動・回転することが可能となります。このコマンドを使用するには、Cell Editor > Package Cell Propertiesダイアログ上で MovableオプションをONとしてください。

Note II Editor			_ 🗆 🗵	6	🏊 Package Cell Pro	operties	×
Partition: (Design Specific)	<b>T</b>	27			Name and descripti	ons:	
Package Mechanical Dra	wing				IC, S024W, M011	9AA, RLP#307A	<u> </u>
Package Cells:		••••••••••••••••••••••••••••••••••••••					<b>V</b>
Name	Package Gr 🔻	Mount Type				Date: 1999/09	3/02 5:52
SU24W		Surface					
S020W		Surface			Packag	ge group: IC - SOI	C 🔹
SIP10		Through					
		Surface			Cleara	nce <u>t</u> ype:	<u> </u>
DIP16		Through			Ma		
DIP8	IC - DIP	Through			<u>M</u> C	iunii iype. [Suirace	
ECON44	Edge Connector	Surface				Height: 104	
3296P	Discrete - Other	Through					
HC49	Discrete - Other	Through			Undersid	le <u>s</u> pace: 0	
R1206	Discrete - Chip	Surface					
1073/3	Discrete - Chin	Surface			<u>V</u> erificatio	on status: Verified	•
Available columns (drag & dr	rop): Preview:		💌 <u>E</u> it			11-3-2	
Description						Units: [th	
Height	n				Numbe	er of pins: 24	
Modified	D D						
# Pins	— <u> </u>	Part No			Pin # A	Padstack Name	
		чет цез			1	IPC, SOIC	
Units	D -				2	IPC, SOIC	
Verified	3				3	IPC, SOIC	
Venned					4	IPC, SOIC	
					5	IPC SOIC	
					6	IPC SOIC	
	OK Cano	el <u>A</u> pply			7	IPC SOIC	
					8	IPC SOIC	
					9	IPC, SOIC	
					) <del>.</del>		<b>_</b>
							<u>L</u> lose 🥩

CELLのMovableオプションがONの場合、Edit> Modify> Move pinコマンド 又は キーインコマンド(mp)を使用することで、 部品のピンを移動・回転することができます。

① 部品ピンをRouteモードにて選択。

- ② Edit> Modify > Move Pin コマンド 又は キーインコマンド(mp)を実行。
   ※キーインコマンドを使用すると、特定のピンを指定座標に移動可能です。mp dx=50,50 u17-5
- ③ピンがマウスに追従して移動モードとなります。左マウスボタン(LMB)にて確定。



このコマンド実行時に以下アクションキーが使用可能となります。

ピンが90度回転します。
ピンが180度回転します。
ピンがPushします。
ピンに接続された第一セグメントのトレースが削除されます。 またビアを介して他のピンに接続されている場合は、ビア以降の第一セグメントが削除されます。
ピン間のトレースが削除されます。 また分岐ポイントが存在する場合は、ピンから分岐ポイントまでのトレースが削除されます。 ビアを介して他のピンに接続されている場合は、ビア以降のセグメントが削除されます。
ピン間のトレースが削除されます。 分岐ポイントがあれば、ピンから分岐ポイントまでのトレースが削除されます。

F10: Snap to Grid 部品グリッドへスナップされます。

移動した部品ピンをリセットしたい場合は、ECO> Replace CellのResetを使用してくださ ■ Replace Cell ■ ■ ■ ■ ■
Options       O Beplace     Image: Side:       Side:     Image: Side:
Cells to process  Selected Parts  T4ALS655_SOP  Reference Designa  Reference Designa  (S024w)
*(Cell Name) represents the cell currently used.       Selection filter:       Selected Parts

- 371 -

# ◆セルの置換/Replace Cell

セルの置換コマンドは、基板上に配置された各セルに対する置き換えや、ローカルライブラリの最新情報へのアップデート作業を行なう際に使用します。エディタプルダウンECO> Replace Cellコマンドを実行することでメニューが表示されますので、 Process type項目で置き換え(Replace)又はリセット(Reset)かを選択して作業を行ないます。

Neplace Cell			_ 🗆 ×
Process type           Process type           Image: Constraint of the section of the s	Options <u>S</u> ide: Both	<u>K</u> eep te	ext attributes during replace
Parts with Multiple Cells		Reference Designato U1 U3 U4 U5	Replacement Cell (DIP14H) (DIP14H) (DIP14H) (DIP14H)
		*(Cell Name) represents the c	ell currently used.
Selection <u>filter</u> : All Parts	•	OK Can	cel <u>Apply</u>

•Process type

この項目では、置き換え(Replace) 又はリセット(Reset)のいずれかより、作業内容を選択します。選択された作業に応じて、 Cells to processの内容が変わります。

# • Options

この項目では、配置面毎に作業対象となるセルを選択することができます。作業対象とするセルの配置面を限定したい場合 には、Top(表面)もしくはBottom(裏面)を選択して下さい。この項目で配置面を限定することで、対象セルリストの内容が指 定した面の部品に限定されます。

この項目にあるチェックボックス"Keep text attributes during replace"は、作業対象となったセルの文字情報(RefDesや PartNumberの文字寸法、位置、角度など)に対する扱いについての設定となり、このチェックを入れておくことで、セルが置き 直された後も前の状態の文字情報を維持させることができます。このチェックを外して作業を行なった場合には、全てがライブ ラリの状態で置き直されます。

#### ${\boldsymbol{\cdot}} Selection \ filter$

この項目は、作業対象となるセルに対するフィルター設定となります。配置面などでは限定しきれない部品を対象としたい場合などは、Selected Partsとすることでアップデート作業時でもRefDes指定などによる選択が可能となります。

- 372 -

#### •Cells to process

選択された内容に応じて、対象となるセルがリストされます。各作業内容に応じてリスト内に設定を行ない、[OK]もしくは [Apply]ボタンを選択して実行します。

<セルの置換(Replace)の場合>

Neplace Cell	
Process type     Options	✓ Keep text attributes during replace
Cells to process	
Parts with Multiple Cells ← ▼74LS03 作業対象にチェックを入れます。	Reference Designato       Replacement Cell         U1       (DIP14H)         U3       (DIP14H)         U4       (DIP14H)         U5       (DIP14H)
Selection <u>f</u> ilter: All Parts	選択した部品のセルがリストされるので、各RefDes毎に変更する 形状を設定します。 *( Reference Designato へ Replacement Cell U1 SOL14H U3 (DIP14H) U4 (DIP14H) U5 (DIP14H) V5 (DIP14H) V5 (DIP14H) V6 (DIP14H) V6 (DIP14H) V7 (DIP14H)

形状変更作業を行なうには、PDB内の設定に注意が必要となります。ここにリストされる部品は、Alternate CellがPDBで設定されている部品に限られ、交換対象にリストされる形状はすべてAlternate Cellに登録されたセルのみとなります。

<リセット(Reset)の場合>

Replace Cell		. 🗆 🤉
Process type C <u>R</u> eplace	Options Side: Both	
Cells to process Parts D_CONN25 E EDGE 18	Reference Designato Replacement Cell C1 (SMDCAP) C2 (SMDCAP) C3 (SMDCAP)	-
EDGL_10      EDGL_10      EDGL_10      EDGL_10      EGGL_10      EGGL_10	▲ 作業対象にチェックを入れます。	
✓ 1N4004 ✓ 74LS03 ✓ 74LS82	D4         (DJODE)           J1         (CON25H)           J2         (EDGE18)           ■         R1         (RESH)           ■         (PESH)	-
Selection <u>f</u> ilter: All Parts		

デザイン内で変更された情報を全てリセットして、ローカル部品の状態へ変更します。

— 373 —

◆セルとパッドスタックの更新/Update Cells & Padstacks

ECO> Update Cells & Padstacksコマンドは、ローカルライブラリのセルとパッドスタックの内容をセントラルライブラリのものと 比べ、セントラルライブラリよりも古いものだけをアップデート(セントラルの内容で上書き)させるためのコマンドとなります。この コマンドを実行すると、ライブラリが上書きされる可能性を示唆するメニューが表示され、このメッセージに対して"はい"をかえ した場合のみローカルライブラリへのアップデートが行なわれます。

Expedition	PCB 🔀		
This function will update the local library with changed parts in the central library. Do you wish to continue?			



ここでアップデートされるのは、セントラルライブラリよりも日付が古い物だけとなります。また、セントラルよりも 古い場合であっても、パッドスタックに使用されていないパッドやホールはアップデートの対象とはなりません ので注意して下さい。

# 寸法線の作成

# ◆ 寸法パラメータ/ Dimension Parameters

Expedition PCB上で作成される寸法線は、プルダウンメニューのSetup > Dimension Parametersコマンドを実行して表示されるディメンジョン・パラメータメニューで定義された内容に応じて作成されます。

🔁 Dimension Parameters	×
General Placement	
Dimension	Additional data
Measurement: Actual	Badius prefix: R Trailing dimension text:
Layer: Assembly Top	Format
Text (th) <u>Font:</u> VeriBest Gerber 1 <u>H</u> eight: Pen <u>w</u> idth: 10	Single/Upper     Lower       Dimension style     Bracketed       Tolerance style     Limit (stacked)       H     Value       O     Units       Units     th       Precision     .12
Scheme: System: Default	
設定内容をスキームとして	保存することができます。
スキームを選択することで、	設定した値を呼び出すことが可能です。

・Dimension項目

Dimension Method: Associative Measurement: Actual Lay <u>e</u> r: Assembly Top ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・	Method-作画する寸法線の種類を指定します。 Associative :通常の矢印を持つ寸法線 Dimension ズ 記 ビビ協スなぎ ご Ordinate :縦座標の寸法線
Measurement – 寸法値の定義方法を指定します。         Actual       :通常通り、実際の寸法値を使用します         Implied       :ポイントを指定して、寸法線を発生す         任意の寸法値を入力します。       ※角度、半径に対しては使用不可とな	。 す。 るタイミングでウィンドウを表示し、 なります。

×

۲

ΟK

Cancel

# ·Additional data項目

Additional data <u>D</u> iameter prefix: D <u>B</u> adius prefix: R Format Enforge ASME sta	ditional data ameter prefix: D I Leading dimension text: Leading Txt Badius prefix: R I Trailing dimension text: Trailing Txt Format Enforge ASME standard I Enable dual dimensioning		ktt	Diameter prefix : 直径寸法の頭文字を指定します。 Radius prefix : 半径寸法の頭文字を指定します。 Leading dimension text: 寸法線の先頭にテキストを挿入します。 Trailing dimension text: 寸法線の末尾にテキストを挿入します。
	Single/Upper	Lower	$\Box$	
Dimension style	Standard	Bracketed		十汁泊たの肌の佐古します
Tolerance style	Equal Bilateral	Equal Bilateral		
+ Value	1	1		これにより上段と下段でフォーマットの異なる寸法
- Value	1	1		値の表示が可能となります。
Units	th	th		※Lower列にて下段のフォーマットを定義します。
Precision	.12	.12	┓┓	
		:		



- 377 -

# Placementタブでの設定項目





# ◆寸法線/Dimension コマンド

DrawモードでDimensionアイコンを選択した際、以下のようなToolbarが表示され、各種Dimensionコマンドを実行することが可能となります。



4+07   	11001 11001 1001	—388 th —400 th	<b>-</b> 799th
	CH		IEL 1

- 379 -



直線エレメントのX軸からの角度/Angle from X-Axis of Linear Element: 選択した線分とX軸からの角度を基準に寸法線を発生します。





二つの線上エレメント間の角度付き寸法線/Angular Dimension Between Two Linear Elements: 2つの線分を選択してその線分間の角度に対して寸法線を発生します。



半径または直径寸法線の配置/Place a Radius or Diameter Dimension: 選択したサークルに対しては半径又は直径、アークに対しては半径の寸法線を発生します。 ※サークルに対して寸法線を発生する際は、F11:Dia/Radにて半径か直径を切り替えます。

・Dimension ファンクションキー 寸法線コマンドを実行時にファンクションキー操作にて様々な編集が可能となります。

- F2: Rotate 寸法線Textを回転します。
- F3: Mirror 寸法線TextをY軸ミラーします。
- F4: Flip 寸法線TextをX軸ミラーします。
- F5: Add Text 新規にTextを作成します。
- F6: Undo Undoを実行します。
- F7: Increase 5th 又は 15um 単位で寸法線Textサイズを拡大します。 (Dimension ParameterのUnitに依存します。)
- F8: Decrease 5th 又は 15um 単位で寸法線Textサイズを縮小します。
- (Dimension ParameterのUnitに依存します。)
- F9: Dimensioning F5: Add Text実行時に、Dimension-modeに戻ります。
- F11: Dia/Rad サークルに寸法線作成時に半径か直径かを切り替えます。

# リファレンス番号の編集

リファレンス番号の編集作業は、リナンバーリファレンスデジグネータコマンドを使用して行ないます。プルダウンより、ECO> Renumber Ref Desコマンドを実行すると、リファレンス番号を編集するための専用メニューが表示されます。Expedition PCBで は、このメニューを使用してリファレンス番号の編集(振り直しや変更)作業を行ないます。



, Old, Ref Des 🛛 🔶	New Ref Des	
′ <b>—</b> C1∖	C1	
<b>-</b> C2	C2	
	C3	
・ · · · · · · · · · · · · · · · · · · ·	ンス横にある図は、その部れ	品の配置面を表現しています。

- 382 -

メニュー左上部には、フィルタ設定用の項目が幾つか存在します。各設定項目で設定された内容が、リストやイメージ画像に表示される部品を決定します。リストとイメージ画像はリンクしており、ここに表示された部品が編集対象ということになります。

配置面を指定します。 Filter Side: Both ■ □ Use selection window ← Include in list □ Test Points □ Spares □ Jumpers □ Mechanical Cells	対象部品をイメージウィンドウ内で、領域指定する 場合にチェックを入れます。 ※領域は、イメージウィンドウ内での対角2点を指定 するマウスでのドラック操作で作成します。
Prefixes: (C CR U *)  C Include  Exclude	各チェックボックスは、それぞれの部品を作業対象と するか否かを決定し、チェックを入れることで部品が リストされるようになります。
リファレンス番号の頭文字に関する指定項目となり、推 デフォルト値の"*"は全てを意味し、特定の頭文字を スペースで分けて列挙します。 IncludeとExcludeのトグルスイッチは、指定したリファレ 意味付けを切り替えるためのスイッチとなります。	音定した頭文字のリファレンスがリスト表示されます。 ・という場合には"UR…"といったように各頭文字を ンスを含ませる(Include)か除外する(Exclude)かの



- 383 -

個別にリファレンス番号を編集する場合には、リストのNew側に表示された値をマウスで選択し直接編集します。

-D4	D4	1	
J1	CN1		マウスで選択し、値を直接キーインします。
<b>−</b> J2	J2		

編集した後の状態をイメージ画像で確認するには、リスト上段にあるNew Ref Des項目を選択します。



イメージ画像で編集内容を確認し、その内容でいいとされるならばメニュー右下にある[OK]もしくは[Apply]ボタンを選択し、編集結果をデザインファイル側にバックアノテートします。



このメニューで行なわれる全ての編集作業は、メニュー内でのみ行なわれており、[OK]もしくは[Apply]のボタンを選択してはじめてデザインファイル側へ反映され、[Cancel]ボタンを選択すると全ての作業内容は無効となります。

このリナンバーリファレンスコマンドには、リファレンス番号を整列させた形で自動で振り直させる機能も含まれます。この機能を使用するためには、イメージ画像側でのグループ分けと、整列の方向性を指示する必要があります。

イメージ画像下にあるRenumber band widthは、グループ分けを行なう際のバンド幅を設定する項目となり、ここに指定した幅の間隔でバンドラインがイメージ画像上に表示されます。



各部品のグループ分けは、バンドラインに挟まれた領域内にある部品という条件で分けられます。どういったグループ分けになるのかを確認したい場合には、各領域に対してマウスカーソルを乗せ、部品のハイライト表示で確認します。



- 385 -

このバンドラインの方向はイメージ画像枠上の矢印ボタンで決定され、選択した矢印ボタンと平行になるようにバンドラインは 表示されます。この矢印ボタンは、バンドラインの方向を決定するとともに、リファレンス番号を整列する際の方向性も決定して います。

各コーナーに存在する矢印ボタンの意味合いは、下図のような内容となり、各図が示す流れで整列が行なわれます。



対象とする部品をフィルタ項目で限定し、イメージ画面でグループ分け及び整列方向を設定した後にリストしたにあるAuto Renumberのボタンを選択します。自動振り直しのための設定メニューが表示されるので、新たに振り分けるリファレンス番号の 頭文字や開始番号についての設定を行ない、[OK]もしくは[Apply]ボタンを選択して作業を実行します。

Auto Renumber	
Renumber	
Starting number: 1	
Prefix: IC 🔫	リファレンスの頭文字
Suffix:	リファレンスの拡張子
OK Cancel Apply 🏈	

自動で行なった場合でも、作業内容がメニュー内のみで行なわれていることには変わりありませんので、最後にメニューの[OK] もしくは[Apply]ボタンを選択しなければ全ての作業は無効となります。

リファレンスへの編集後に[OK]もしくは[Apply]ボタンを選択すると、下図のようなメッセージが表示され、変更内容をネットにバックアノテートするか否かを問われます。このメッセージに対して"はい"の返事を返したとき、はじめて最終的なリファレンスの編集結果がネット情報へとバックアノテートされます。

Re	enumber Reference Designators 🛛 🔀
F	Renumbering reference designators requires a Back Annotation. Do you wish to continue?
	TARY UNIZO

Note

バックアノテーションが実行されると、何がどう変更されたのかを示すWasIsログが生成されます。このファイルは、 Logicサブフォルダ内にNetlistBackAnno.txtファイルとして作成され、初期と最終の対比情報として保持されます。 何かしらのバックアノテーションが実行された場合には、それら全ての情報はこのファイルへと随時更新されていき 、常に最終の状態として保存されています。

尚、このファイルはフォワードアノテーションを実行すると内容がリセットされますので注意して下さい。

シルクデータの編集

## ◆シルクスクリーン生成/Silkscreen Generator

シルクスクリーン生成コマンドでは、シルクデータを作成します。基板上に作成された部品のシルク図形を元に、指定したパラ メータに添ってシルクデータを自動的に作成します。プルダウンより、Output > Silkscreen Generatorコマンドを実行すると、シ ルクデータを作成するためのメニューが表示されます。

Output Window Help	Nilkscreen Generator	
Design Status Design Status VeriBest Report Writer Gerber	Silkscreen side to process: Top 💽 Break silkscreen using: Conductive Pads 💌 Package groups	Break graphics Pad clearance: 0 (um) Via clearance: 0 (um)
We Drin <sup>112</sup> <sup>1831</sup> Silkscreen Generator	Process: All Package Groups	Break text Pad clearance: 0 (um) Via clearance: 0 (um)
	Discrete Axial IC DIP Discrete Chip IC SOIC	Width options Broken graphics lines: 254 (um) Broken <u>t</u> ext lines: 254 (um)
	Top side silkscreen for selected cell types Design Layers Silkscreen Reference Designators Top Silkscreen Part Numbers Top Silkscreen Outlines Top Board Outline Default User Layer User Layer 34	Bottom side silkscreen for selected cell types Design Layers Silkscreen Reference Designators Bottom Silkscreen Part Numbers Bottom Silkscreen Outlines Bottom Board Outline Default User Layer User Layer 34
		OK Cancel 🔗

•Silkscreen side to process

シルクデータの作成を実行する部品配置面を指定します。シルクスクリーンジェネレータは、ここで指定された基板面に対するシルクデータのみを作成します。ドロップダウンリストより、作業を実行する基板面を指定して下さい。

•Break silkscreen using

どのオブジェクトに対してシルクカットを行なうかを指定します。ドロップダウンリストより、シルクカット対象とするパッドを選びます。

389 -



#### Package Groups

シルクデータを作成する際の対象部品を選択します。対象部品を限定したい場合には、Process項目をSelected Package Groupsとし、下のリストから対象とする部品を[Shift]や[Ctrl]キーを併用して選択して下さい。

Package groups	
Process: All Package Groups	3
Package Groups	
Edge Connector	1
IC PLOC	Process項目でSelected Package Groupsを選択した場合
Discrete Axial	のみ、このリストから部品が選択できます。
IC DIP	
Discrete Chip	4
IC SOIC	
,	-

#### •Break graphics

部品外形シルクに対してシルクカットを行なうか否かを設定する項目となり、Break text項目はシルク文字に対してシルクカット を行なうか否かを設定する項目となります。双方の項目にはパッド/ビアに関する項目が用意され、それぞれのチェックボック スにチェックを入れることでパッド/ビアに対するシルクカットが行なわれます。それぞれに用意されたクリアランス指定項目は、 シルクカットを行なう際の増減を指示するものとなり、指定した値がパッド/ビアの直径に上乗せされてシルクカット処理が行な われます。



- 390 -

#### •Width options

作成されるシルクデータの線幅を指定します。部品外形シルク、シルク文字毎に線幅を指定して下さい。尚、セル内に既存の 外形シルクデータやシルク文字の設定が施されたものについては、設定された線幅の値がそれぞれ適応されます。 ※Textの線幅(Pen width)が0の時のみ本設定が有効となります。

-Width options	
Broken graphics lines: 254 <del>(um)</del>	部品外形シルクの線幅。
Broken <u>t</u> ext lines: 254 <u>(um)</u>	シルク文字の線幅。

•Top/Bottom silkscreen for selected cell types項目

シルクデータを作成する際に使用する元の図形要素を選択します。シルクジェネレータは、ここで指定された図形に対して指定されたシルクカット処理を施し、出来上がった図形をシルクスクリーンレイヤ(Silkscreen Layer)へと新たに構築します。

Design Layers	Design Layers
Silkscreen Reference Designators Top	Silkscreen Reference Designators Bottom
Silkscreen Part Numbers Top	Silkscreen Part Numbers Bottom
Silkscreen Outlines Top	Silkscreen Outlines Bottom
Board Outline	Board Outline
Default User Layer	Default User Layer
User Layer 34	User Layer 34

Note

・尚、シルクデータ作成に使用できる図形要素はここにリストされるもののみとなり、セル内に作成したAssembly 関連の図形はシルクデータを作成するための雛形には利用できません。シルクデータ作成に利用可能な図形 要素は、Silkscreen関連の図形とユーザー定義レイヤ内に作成された図形要素がメインとなりますので、シルク ジェネレータを実行する前にこれらの図形要素を用意しておくことが必要となります。

・シルクデータは、各図形の基板上の状態をもとに作成されますので、シルク文字の移動や大きさの編集は、 DrawモードでSilkscreen Ref Des等の図形要素に対して事前に行なって下さい。

	· ·	
	<ul> <li>● 1</li> </ul>	

- 391 -





Note

・シルクジェネレータで作成された図形は、線要素のみで構成された単なる図形要素となります。 ・シルクスクリーンレイヤに保存された内容は、シルクスクリーンジェネレータを実行するたびに再構築されま すので、データを残したい場合には異なるレイヤへの移動やコピーといった作業を行なう必要があります。

# 穴図とドリルデータの作成

# ◆NCドリルデータ/NC Drill

NCドリルデータは、NCドリルデータコマンドを使用して作成します。このコマンドを実行すると、ドリルデータの他に穴図データ がデザインファイル上に作成されます。プルダウンより、Output > NC Drillを実行すると作成用のメニューが表示され、使用す るドリルパラメータファイルなどの設定を行なった後にデータを作成します。

<u>Output Window H</u> elp	NC Drill Generation
📳 Design Status	Drill Options Drill Chart Options Drill Symbols
🖞 VeriBest Report <u>W</u> riter	NC drill machine format file: 7EE\SDD_H0ME\standard\config\pcb\DrillEnglish.dti
👷 Gerber	Drill generation options
NC Drill	⊡ Horizontal C ⊻ertical Bandwidth: 100 (th)
VII2 1881 Silkscreen Generator	Predrill holes larger than:       (th)       Machine file extension:       Incd         Drill file header:       Training       Image: Comparison of the second

NC Drill 実行後に作成されるドリルファイルは、../Output/NCDrill ディレクトリに作成されます。ドリルファイル名は、ホールタイプ・スパン・プレートタイプなどにより、定義されたネーミングのファイル名で作成されます。

1-2 Plated.ncd ContourNonPlated.ncd ContourPlated.ncd 1-2 ContourPlated.ncd ThruHoleNonPlated.ncd ThruHolePlated.ncd ThruHolePunchNonPlated.ncd ThruHolePunchPlated.ncd :貫通以外のホール(ビルドアップビアなど)用であり、ピアスパン毎に作成されます。 :ContourのNone-Plated用のドリルファイル。 :ContourのPlated用のドリルファイル。 :貫通以外のContourのPlated用のドリルファイル。Contourスパン毎に作成されます。

- :貫通ホールのNone-Plated用のドリルファイル。
- :貫通ホールのPlated用のドリルファイル。
- :PunchのTypeを持った貫通ホールのNone-Plated用のドリルファイル。
- :PunchのTypeを持った貫通ホールのPlated用のドリルファイル。

 $\boldsymbol{\cdot} \mathrm{NC}$  drill machine form at file

ドリルデータを作成する際に使用するパラメータファイルを指定する項目となります。このパラメータファイルとは、ドリルデータのフォーマットやNCマシンの指示を行なっているファイルとなります。



# 参考:パラメータファイル(DrillMetric.dff)

.FILETYPE DRILL_MAC .VERSION "1.0" .CREATOR WG2002	HINE_FILE	
.DataType .Unit .DataFormat .StepMode .ZeroTruncation .DataMode .ArcStyle .SequenceNumbering .CharacterSet .Delimiter .Comments .CommentStr .RecordLength	Excellon MM 3,3 Absolute Leading Modal Radius OFF Ascii "*" ON "; " 0	<ul> <li>!ドリルマシンタイプをExcellonかTruDrillで指示</li> <li>!単位をINかMMで指示</li> <li>!データ分解能を指示(2,4と3,3は共通分解能)</li> <li>!絶対座標か相対かをAbsoluteかIncrementalで指示</li> <li>!ゼロ処理をLeadingかTrailingかNoneで指定</li> <li>!データモードをModalかNon_Modalで指示</li> <li>! 円弧補完処理をQuadrantかRadiusかNoneで指示</li> <li>! シーケンス番号表示をONかOFFで指定</li> <li>!キャラクタセットをAsciiかEbcdicで指定</li> <li>! デリミタ(コマンド区切りの記号)を指示</li> <li>! コメント追加をONかOFFで指定</li> <li>! コメントの先頭キャラクタの指定(; for Excellon)</li> <li>! レコード長の指示(通常は 0)</li> </ul>

Note

このパラメータファイルはWG2002.2から変更されており、WG2002が使用していた\*.mmmファイルを指示された データは、起動時に自動で対応する\*.dffファイルに設定変更されます。

- 395 -

## •Drill generation options

ドリルデータを作成する際のオプション設定を行ないます。



最下段の項目では、出力されるドリルファイルに対するヘッダーや注釈を入力してください。

Drill file header:	
Drill file notes:	
メニュー内にあるDrill Chart Optionsタブを選択すると、穴図作成時におけるオプションメニューが表示されます。このメニューは、穴図に追加される穴図表についての設定を行なうためのものとなり、表に関する文字の大きさ、フォント、行間等を設定することができます。

NC Drill Generation	
Drill Options Drill Chart Options	
Drill chart options Columns: Display Order Symbol Diameter Tolerance Plated Quantity	Text settings Font <u>n</u> ame: VeriBest Gerber 0 Font <u>size</u> : 1.27 (mm) Line spacing: 1.27 (mm) <u>P</u> en width: 0.254 (mm)
Auto assign drill symbols ( Character C Symbols Drill chart title: Train Drill Draw	Pregision: Units: Metric Default tolerance: + 0 - 0 (mm)
Special notes:	Y A Y
	OK Cancel

メニュー左上にあるリストでは、穴図表に追加する項目を設定します。リスト上部にある各ボタンを用いて、穴図表に必要な項目を設定して下さい。



Auto assign drill symbolsでは、各ホールに設定された穴図キャラクタが自動設定の場合にのみ適応されます。自動定義の穴図キャラクタをA~Z、a~zのキャラクタで割り当てるか、シンボルで割り当てるかを選択を行ないます。

Text settings項目では、穴図表の文字に関する設定を行ないます。各項目で使用する文字フォントや文字の大きさ、行間や 文字の太さなどを設定して下さい。一番下にあるフォーマットとは、データ作成時の分解能ではなく、単に穴図表に記載する 際のツールの分解能となります。



その下にある項目では、穴図表のタイトルや注釈を指示することが可能です。

Drill chart title:	Train Drill Draw	]
		-
Special notes:		]
		<u> </u>

メニュー内の[OK]ボタンを選択すると、設定された内容でドリルデータ及び穴図が作成されます。作成された各ドリルデータ はサブフォルダのOutput¥NCDrill以下に全て収納され、貫通ホールの穴図データは同一デザインのDrill Drawing - Through レイヤへと収納されます。

Place & Ro	ute General Parts		
10 🗟	Item	•	
	Fabrication Layers		
	Top Soldermask		
	Bottom Soldermask		
	Top Solder Paste		
	Bottom Solder Paste		毎日日本 ひの中回ゴ わけてのしてんに回始とん ゴール
	Drill Drawing - Through 🛛 🗕 🚽		貝迪ホールの八凶アータはこのレイヤに収納され、アータ
	Redline Layer		作成毎に毎回上書さされます。

🔽 🔽 NC Drill Chart Span 1-2	貫通以外のホール(ビルドアップビアなど)の穴図データは、
📃 🗹 NC Drill Chart Span 3-4	ユーザ定義レイヤのピアスパン毎のレイヤに作成されます。

- 398 -

#### •Drill Symbols

メニュー内にあるDrill Symbolsタブを選択すると、ドリルシンボルの割り当てメニューが表示されます。このメニューは、各ホールに対する穴図シンボルの割り当てを行うためのものとなります。デフォルトで表示される設定は、Setup > Padstack Editor > Holesタブで設定されたものであり、ここで変更した内容が優先されることとなります。また変更した内容は、スキームとして保存、読み込みを可能とします。



<u>Assignment method (穴図シンボルの割り当て方法)</u>

·Automatically assign during output

ホールに固定した穴図シンボルを指定せずに、システムが自動で穴図シンボル(A~Z、a~z)の割り当てを行います。

•None

ホールに穴図シンボルの割り当てを行いません。ここで指定したホールは穴図として作成されません。

#### ·Use character as drill symbol

ホールに対する穴図シンボルをキャラクタのA~Z、a~zより指定します。

<u>A</u> ssignment i	method:		
Use charact	ter as drill s	ymbol	•
⊆haracter:	a 🔻	Si <u>z</u> e: 0.508	(mm)
Drill symbo	А 🔺 Б В 🛡		

# •Use drill symbol from list

ホールに対する穴図シンボルをシンボルリストより指定します。

	CDrill symb	ol ——— loi				
す。	$\Diamond$	$\oplus$		0	$\oslash$	
	$\otimes$		$\bigcirc$		$\bigcirc$	
		$\diamond$	選択	された	図柄に	こは、青い縁取りがされます。
	$\bigcirc$	⊠	\$		$\bigotimes$	
	$\oplus$	$\bowtie$	$\oplus$	X	÷	
•		,	,	r		
399	—					

セーブアイコンを選択した場合 又は NC Drillの初回起動時には次のSave Schemeメニューが表示されます。スキームとして登録されたファイルは、.dsf の拡張子を持つファイルとなります。

Nave scheme
Scheme name: Drill Symbol
Save locally with design Save with product system files Save with user-defined location

スキーム名の指定 及び 保存先を指定します。			
Save locally with design	: プロジェクト¥Configフォルダに格納		
Save with product system files	: システムフォルダ(SDD_HOME¥standard¥config¥pcb)に格納		
Save with user-defined location	: 指定したフォルダに格納		







- 401 -

Expedition PCB上でボードカットデータを作成する場合、Drawコマンドの作画機能を使用してその形状を作成します。ボード カットやスリットといった図形要素はNCルータ(Contour)として認識されており、この要素タイプとして図形を作成することで、 NCドリルジェネレーションコマンドでドリルデータとして抽出されます。

NCルータ要素を作成する場合には必ずプロパティメニューを開き、その内容を確認した上で図形を作成するようにしてください。NCルータには、経路上のドリル位置、データタイプ、ツール径やデータ方向などを指定する必要があります。



NCルータに対する穴図は、ボードカットや各スリットの始点ポイントにのみ指定されたツール径を表わすキャラクタが作成され、出力されるファイルは通常のドリルデータとは分別されます。





ガーバーデータを作成するには、ガーバーマシンのフォーマットを予め作成しておく必要があります。ガーバーマシンフォーマットの作成は、エディタプルダウンのSetup > Gerber Machine Formatコマンドで表示されるメニューにて行ないます。



このフォームで、ガーバーマシンフォーマットの内容を設定します。

- 404 -

#### 設定項目の内容

:ガーバーデータのフォーマットタイプを選択します。 Data Type デフォルトでは拡張タイプである 274Xとなり、通常タイプの 274Dも選択可能となります。 ※尚、274Dを使用する場合、アパーチャ定義ファイル(Dコードマッピングファイル)を別途用意する必要があります。 :データ構造を選択します。 Data Mode - X座標、Y座標を出力する際に、次のステップには変更された座標のみが出力されます。 Modal - 省略することなく全てのデータ(座標)が出力されます。 Non-Modal :座標値をAbsolute(絶対座標)もしくは、Incremental(相対座標)より選択します。 Step Mode Data Format :データの桁数及び小数点位置を設定します。 Zero Truncation:0データの取り扱いを設定します。 Leading - 前のゼロを省略します。 Trailing - 後ろのゼロを省略します。 - 省略することなく全てを出力します。 None Character Set :データをASCII・EBCDECの何れで出力するかを設定します。 Arc Style :円弧補間の方法を選択します。 Full(完全補間)・Quadrant(1/4円弧補間)・None(直線補間) Delimiter :各コマンド末に付加するキャラクタを設定します。 :コメントを出力するか否かを設定します。 Comments Sequence Number: ONの場合にのみ、各行の先頭に行番号を付与します。 :出力データの単位系を指定します。(デザインの単位は使用しません。) Units Polygon fill method: ポリゴン(塗り潰し)データの出力形態を選択します。274Xフォーマットの場合にのみ有効です。 - パッドはアパーチャにてFlash処理、プレーン等の多角形はガーバーマシンフォーマットファイル (.gmf) Draw の[.SHAPEFILLWIDTHS]で定義された値で塗り潰しを行います。 Raster - アパーチャを使用せず、線幅0の多角形として扱い、図形の外周座標が出力されます。

ガーバーデータは、ガーバー出力コマンドを使用して作成します。プルダウンより、Output > Gerberを実行することでガーバーアウトメニューを開くことができます。

Output Window Help		
🛍 Design Status		
û¶ VeriBest Report ₩kiter		
	Nerber Output	
Gerber	Gerber Plot Setup file: Config\GerberPlot.gpf Parameters Contents Output files Files to process: File Name	D-Code Mapping File
	✓       EtchBottom.gdo         ✓       EtchTop.gdo         ✓       Etch2.gdo         ✓       Etch3.gdo         ✓       SilkscreenBottom.gdo         ✓       SilkscreenBottom.gdo         ✓       SilkscreenTop.gdo         ✓       SilkscreenBottom.gdo         ✓       SilkscreenTop.gdo         ✓       SoldermaskBottom.gdo	(Automatic) (Automatic) (Automatic) (Automatic) (Automatic) (Automatic) (Automatic) (Automatic)
	A selected checkbox indicates that the output file will be p	processed.
	Header text:	Trailer text:
		×
	✓ Generate Macros       Offset from origin       ⊻:     0       (mm)     Y:       0	ns copies per axis Space between origins Y: 1 (mm) Y: 0 (mm)
	Data type:     Gerber Machine Format file:       274X     Config\test.gmf	Process Checked Output Files

ParametersタブのFiles to Processリストには、出力されるガーバーデータのファイル名や使用されるアパーチャーファイル名が全てリスト表示されます。各ファイルの左横に存在するチェックボックスは、ガーバーデータ作成を行なうか否かを指定するものとなり、チェックを入れたファイルに対してのみガーバーデータ作成作業が実行されます。

	チェックを入れたものにのみ	作成作業	が行なわれます。
Fi	les to process:		👪 🖻 🔨 🗙
	File Name 🛆	D-Code M	Mapping File
/⊡	DrillDrawingThrough.gdo	(Automatic	c)
:1⊵	EtchLayer1Top.gdo	(Automatic	
:  ⊻	EtchLayer2.gdo	(Automatic	<u></u>
H۲	EtchLayer2Neg.gdo	Automatic	
١Ľ	EtchLayer3.gdo	(Automatic	
NE	PETCHLayer3Neg.goo	(Automatic	
ų° Ť	<ul> <li>A selected checkbox indicates that the output file</li> </ul>	will be proce	essed.
ľ	「成後のガーバーデータのファイル名がリスト	表示	使用されるアパーチャーファイルが表示されます。
	AUより。ここに衣小されにノアイルは、アーダ AIC Output Fromhorサブフォルダ下に収納され	1F成 ます	※ dmfファイルでアパーチャー田完才る場合、この頂
12		゚゚゚゚゚゚゚゚゚゚゚゚゚゚゚゚゚゚゚゚゚゚゚゚゚゚゚゚゚゚゚゚゚゚゚゚゚゚゚	
			□ □ を選択することでブラウズ機能を使用できます。

- 406 -

リスト内へのファイル名追加や削除といった作業は、リスト右上にあるアイコンを使用します。Newボタンを選択すると、新しい エントリがNew.gdoのファイル名で追加されます。ファイル名については、マウスで選択してキー入力で直接編集することがで きます。削除の場合には、対象をリストから選択した後にDeleteボタンを選択します。



#### •Header text, Trailer text

各ガーバーデータのファイルにはHeader textとTrailer textの項目が存在し、リストから選択した各ファイル毎にヘッダーやフッターの設定が行なえます。ここに設定された値は、作成されたガーバーファイル内にコメントとして追加されます。



#### •Generate Macros

カスタムパッドを出力する場合、ガーバーファイルにアパーチャー・マクロ(AM)コマンドを使用するかどうかの設定が行えます。アパーチャー・マクロ(AM)コマンドを使用すると、サードパーティ社の製品(CAD350等)やAMコマンドに対応していないフォトマシンでは、正常にAMコマンドのカスタムパッドを読み込むことができません。その際は、このオプションをOFFとして、ガ ーバー出力を行ってください。

# Generate Macros

※このオプションは、拡張ガーバー(274Xフォーマット)、Polygon fill methodがDraw設定時のみ影響します。







Generate Macros=ON	
AMコマンドを使用して特殊形状のアパーチャー	
のFlashにてカスタムパッドを作画します。	

Offset from originとCopy options項目では、出力されるガーバーファイルへの原点のオフセットや、コピー数を指定することができます。





- 408 -

•Gerber machine format file

ガーバーデータ作成に使用されるガーバーマシンフォーマットファイルの名前が表示されます。作成されるガーバーデータは、すべてこのファイルで設定されたフォーマットにもとづいて作成されます。



メニュー右下にある[Process Checked Output Files]ボタンを選択すると、リスト内でチェックされた全てのガーバーファイルの作成作業が行なわれます。

Process Checked Output Files 🗲

このボタンを選択して、データ作成を実行します。

作成されたガーバーファイルは、リストで指定した名前でOutput¥Gerberサブフォルダ内に収納されます。

Note

DMFファイルを使用することで、拡張ガーバー(274Xフォーマット)であってもアパーチャーを指定したものに固定して出力することができます。DMFファイルとはDコードマッピングファイルの略で、その名が示す通りガーバーデータ作成に使用する各アパーチャーのDコードをマッピングしたファイルとなります。

メニュー内のD-Code Mapping File項目を選択すると、デフォルトの(Automatic)以外に Browse...がリストされます。この Browse...を選択するとブラウズメニューが表示され、使用するDMFファイルを選択することができます。

D-Code Manaina File	
(Automatic)	
(Automatic)	Browseを選択
Browse	
(Automatic)	
	3 🗙
_72(11の場所 @:	
Aperture1.dmf	使用するDMFファイルは 予めデータのConfigサブフォルダに収納
	しておきます。(拡張子は dmf)
ファイル名( <u>N</u> ): ファイルの種類( <u>T</u> ): D-Code Mapping Files (*.dmf)	開く(Q) またンセル
D-Code Mapping File	
(Automatic)	
Config¥Aperture1.dmf	•

DMFファイルでのアパーチャー指定はガーバーデータファイル単位となり、アパーチャー指定が必要なファイル全てに対して この作業は行ないます。拡張ガーバー標準の自動アパーチャー生成に切り替えるには、D-Code Mapping Fileの項目をデフ ォルトの(Automatic)に戻して下さい。 •DMFファイルフォーマット

DMFファイルは、下記のフォーマットでASCIIテキストとして作成します。作成したファイルは.dmfの拡張子を付け、各デザインファイルのConfigサブフォルダ内に収納しておいて下さい。このファイルにおけるコメントアウト文は、行の頭に!を挿入して作成して下さい。

フォーマット内容: (※ 文中の△はスペースを意味します。)

◇ファイルヘッダー

以下の内容は、DMFファイルのヘッダー部となり、""内以外はすべて固定値となります。

.FILETYPE△DcodeMappingFile .VERSION△"VB2000" .CREATOR△"VeriBest, Inc." .DATE△"Monday, Dec 13, 1999 08:05 AM"

◇単位系設定

ここでは、DMFファイル内に登録するアパーチャー寸法に使用する単位系を設定します。 単位系の指定は、mm、in、um、thの何れかで指定します。

.Units∆th

※アパーチャー(Dコード)設定

これ以降にアパーチャー(Dコード)の設定を行ないますが、この定義方法にはパッドスタックテーブルに登録した際の パッド名での登録と、パッドの形状に対する登録の2種類の設定方法を選んで登録することができます。以下にこれら 2種類の登録フォーマットを記します。

◇パッド名でのアパーチャー設定

パッド名でアパーチャー設定を行なう場合、以下の書式で登録を行ないます。

.pad△ ..Dcode△番号 △..Name △"パッド名" △..Angle △角度

・角度には、そのDコードをどのパッドの角度で使用(併用)するのかを 0、90、180、270の値で 設定し、複数の角度を登録する場合には、0,90,180,270といったようにカンマで繋げます。

例>

.pad ..Dcode 30 ..Name "Rectangle 25x80" ..Angle 0,180 .pad ..Dcode 31 ..Name "Rectangle 25x80" ..Angle 90,270

◇パッド形状でのアパーチャー設定 パッド形状でアパーチャー設定を行なう場合、各形状毎に指定されるフォーマットで登録を行ないます。 〇円形パッド .Round△ ..Dcode△ 番号△ ..Dia△ 直径 例> .Round ..Dcode 10 ..Dia 10 ○正方形パッド .Square△ ..Dcode△ 番号△ ..Width△ 横幅△ ..Angle 角度 例> .Square ..Dcode 14 ..Width .030 ..Angle 0,90,180,270 ○正方形ラウンドコーナーパッド .RadiusSquare△ ..Dcode△ 番号△ ..Width△ 横幅△ ..Angle 角度 例> .RadiusSquare ..Dcode 95 ..Width .030 ..Angle 0,90,180,270 ○長方形パッド .Rectangle△ ..Dcode△ 番号△ ..Width△ 横幅△ ..Height△ 縦幅△ ..Angle△ 角度 例> .Rectangle ..Dcode 50 ..Width 25 ..Height 80 ..Angle 0,180 ○長方形ラウンドコーナーパッド .RadiusRect△ ..Dcode△ 番号△ ..Width△ 横幅△ ..Height△ 縦幅△ ..Angle△ 角度 例> .RadiusRect△ ..Dcode 150 ..Width 25 ..Height 80 ..Angle 0,180 ○楕円パッド .Oblong△ ..Dcode△ 番号△ ..Width△ 横幅△ ..Height△ 縦幅△ ..Angle△ 角度 例> .Oblong ..Dcode 12 ..Width .045 ..Height .020 ..Angle 0,180

- 412 -

```
○フィンガーパッド
.RoundFinger△ ..Dcode△ 番号△ ..Width△ 横幅△ ..Height△ 縦幅△ ..Angle△ 角度
例>
.RoundFinger ..Dcode 13 ..Width .040 ..Height .020 ..Angle 0
○八角形パッド
.Octagon△ ..Dcode△ 番号△ ..Width△ 横幅△ ..Angle△ 角度
例>
.Octagon ..Dcode 16 ..Width .050 ..Angle 90
○八角長方形パッド
.ElongOctagonr△ ..Dcode△ 番号△ ..Width△ 横幅△ ..Height△ 縦幅△ ..Angle△ 角度
例>
.ElongOctagon ..Dcode 17 ..Width .050 ..Height .035 ..Angle 0,180
○矩形フィンガーパッド
.OctFinger△ ..Dcode△ 番号△ ..Width△ 横幅△ ..Height△ 縦幅△ ..Angle△ 角度
例>
.OctFinger ..Dcode 18 ..Width .075 ..Height .025 ..Angle 0
○ドーナッツ形パッド
.Donu△ ..Dcode△ 番号△ ..Dia△ 直径△ ..ThermClr△ 線の幅
例>
.Donut ..Dcode 19 ..Dia .065 ..ThermClr .015
○矩形ドーナッツパッド
.SqDonu△ ..Dcode△ 番号△ ..Dia△ 直径△ ..ThermClr△ 線の幅△ ..Angle△ 角度
例>
.SqDonut ..Dcode 20 ..Width .075 ..ThermClr .020 ..Angle 0,90,180,270
```

○円形サーマル各種 .形状名△..Dcode△ 番号△..Dia△ 直径△ ..ThermWidth△ タイレグ幅△ ..ThermClr△ 線の幅△ ..Angle△ 角度 形状名には、以下の内容がそれぞれの形状毎に代入されます。 Thermal → 90度4方向接続サーマル Thermal45 → 45度4方向接続サーマル 2WThermal → 90度2方向接続サーマル 2WThermal45 → 45度2方向接続サーマル 例> .Thermal ..Dcode 21 ..Dia .060 ..ThermWidth .015 ..ThermClr .015 ..Angle 0,90,180,270 .Thermal45 ..Dcode 22 ..Dia .060 ..ThermWidth .015 ..ThermClr .015 ..Angle 0,90,180,270 .2WThermal ..Dcode 25 ..Dia .065 ..ThermWidth .015 ..ThermClr .020 ..Angle 0,180 .2WThermal45 ..Dcode 26 ..Dia .070 ..ThermWidth .015 ..ThermClr .015 ..Angle 0,180 ○矩形サーマル各種 .形状名△..Dcode△ 番号△..Width△ 幅△ ..ThermWidth△ タイレグ幅△ ..ThermClr△ 線の幅△..Angle△ 角度 ・形状名には、以下の内容がそれぞれの形状毎に代入されます。 SqThermal → 90度4方向接続矩形サーマル SqThermal45 → 45度4方向接続矩形サーマル 例> .SqThermal ..Dcode 23 ..Width .055 ..ThermWidth .010 ..ThermClr .012 ..Angle 0,90,180,270 .SqThermal45 ..Dcode 24 ..Width .062 ..ThermWidth .012 ..ThermClr .020 ..Angle 0,90,180,270 ○カスタムパッド .Custom△ ..Dcode△ 番号△ ..Name△ "カスタムパッド名"△ ..Angle△ 角度 ・カスタムパッド名には、パッドスタックテーブル内のカスタムパッド名を入れます。 例>

.Custom ..Dcode 100 ..Name "Smiley Face 30 x 35 \_1" ..Angle 0

# ◆274Dフォーマット出力

ガーバーマシンフォーマット内に、データタイプとして274Dを設定したマシンフォーマットを追加すると、Gerber Outputメニュー 内のマシンフォーマット選択項目で274D出力フォーマットを指定することができます。

Network State Stat		_ 🗆 🗙
Gerber machine format files:	Gerber format- Data type: 274D Data mode: Modal Step mode: Absolute Data format: 2 Zero truncation: Leading Character set: ASCII	Arc style: Quadrant V Delimite: * V Comments: On V Sequence numbering: Off V Unit IN V Polygon fill method: Draw V
		<u>C</u> lose 🔌

<u>D</u> at	ta type: 4D	Gerber Machine Format file:	-
Je n	1		•••
	この欄に	は、選択されたマシンフォーマットのデータタイプが表示されます。	

274Dフォーマットを指定すると、Files to process項目の内容が変化します。247Dフォーマット出力では、274Xのような自動ア パーチャー生成機能はないので、D-Code Mapping File項目で必ずDMFファイルを定義する必要があり、これを設定しない 限り、274Dフォーマットでの出力は行なえません。Flash/Draw Pads項目では、指定したDMFファイルに定義された各パッドへ のアパーチャー指定を無視し、全てのパッドを作画データとして出力するような場合に使用します。この項目のデフォルト値は Flashとなり、各パッドはDMFファイルで定義された内容に応じてフラッシュデータとして作成され、Drawに設定することで全て のパッドを作画データとして作成するようになります。

Fil	es to process:		😹 🖻 🔀
	File Name 🛆	D-Code Mapping File	Flash/Draw Pads 🔺
	DrillDrawingThrough.gdo	Config¥Aperture1.dmf	Draw
	EtchLayer1Top.gdo	Config¥Aperture1.dmf	Flash
	EtchLayer2.gdo		Flash —
	EtchLayer2Neg.gdo		Flash
	EtchLayer3.gdo		Flash
	EtchLayer3Neg.gdo		Flash
	EtchLayer4Bottom.gdo		Flash 🗾

T A selected checkbox indicates that the output file will be processed.



274DフォーマットのDraw設定は、274X側に対しても有効となってしまうため、デフォルトの274X出力に戻すような場合には、Flash/Draw Padsの設定内容もデフォルトのFlashに戻しておくことを忘れないようにして下さい。

# ◆出力内容タブ/Contentsタブ

Contentsタブメニューでは、Parametersタブで作成した各ガーバーファイルとしてどのような図形要素が必要なのかを定義します。



メニュー左上にあるOutput files項目では、作成したファイル名がドロップダウンリスト内に全てリストされます。この項目は、設定対象となるファイル名の選択や設定内容の確認の際に使用します。



- 416 -

作業対象となるファイルをリストより選択すると、メニューの各項目に対してその設定内容が表示されます。選んだファイルとして必要とされる図形要素を、メニューの各項目から選択することでガーバーデータの中身を構築します。

Conductors項目では、配線層(プレーン層を含む銅箔層)に関する指定を行ないます。必要とされるデータを収納したレイヤをLayer項目より選び、その下にあるItemsのリストから必要な図形要素を全て選択して下さい。





システムが供給するデフォルト値は、その層のデータとして必要と想定されるものがはじめから選択され ます。内層のデフォルト値は通常の配線層及びポジプレーン層に対するもので、内層では必要ない(存 在しない)とされるテストポイント部品のパッドが無効化されます。これに対し、ネガプレーン層におけるデ フォルト値はPlane Dataのみが選択された状態のものとなります。これらの値は、各層毎にそうでなけれ ばならないというものではないので、これらの値を必要に応じて修正することは可能です。

Ξ

Note

Board items項目では、基板外形やシルクなどの図形要素に関する指定を行ないます。必要とされる図形要素を、リスト内より [Shift]や[Ctrl]キーを併用しながら全て選択します。

Board items		
Altered Silkscreen Bottom		
Altered Silkscreen Top		
Board Outline	$\left  \right\rangle$	銅箔要素以外の図形要素が必要な場合には、ここから必要な
Contours		ものを探して指定します。
Drill Drawing Thru		
	J	

User-defined layers項目には、セットアップパラメータで設定されたユーザー定義の各作画レイヤがリストされます。各ユーザー定義レイヤに作成された図形要素をガーバーデータとして抽出する場合には、ここにリストされた各レイヤを指定して下さい



Cells項目では、セル内に作成された銅箔要素(パッド、フィデュシャル、マウンティングホールなど)以外の図形要素を指定する際に使用します。セル内に作成された図形要素をガーバーデータとして抽出したい場合には、必要な図形を含むセルの搭載面をSide項目で選び、その下のリストで必要な図形要素を選択します。左側にあるTypes項目は、セルから図形要素を抽出する際のフィルタ設定となり、セルタイプが全てリストされています。



Note

・作成される各ガーバーデータの内容は、コンテンツタブの設定内容に依存し、選択された図形要素全て含む内容が1つのファイル内に集約されることを踏まえた上で設定を行なうようにして下さい。

・このメニュー内で設定された内容は、メニューを[OK]ボタンで閉じない限り保存されませんので注意して下さい。 ・作成されるガーバーデータは、ファイル名が変わらない限りは毎回の作成作業で全て上書きされます。

・Textは指定したPen Width(ペン幅)を使用して出力されます。Pen Widthが0の場合は、gmfファイルの .DEFAULTDRAWWIDTHを使用して出力します。

# 概要

本章はExpedition PCBと他プロダクト間のインテグレーション機能と更なる設計工数の短縮に向けたインターフェイス等を説明しております。

・インポート・エクスポート機能	-420P
・出力機能	-437P
Report Writer	-454P

# インポート/エクスポート 機能

# ◆インポート・エクスポート/Import・Export機能

Expedition PCBに搭載されている入出力機能は、Fileプルダウン以下のImport及びExportプルダウン以下に収納されています。



# ◆インポート/Import DXF

Import DXFコマンドでは、機構系CADで用いられるDXFフォーマットを使ったインポート機能を提供します。コマンドを実行すると、インポート作業を行なうためのメニューが表示されます。このメニューで、インポートするデータを収納したDXFファイルや、取り込み時のモード、各データの収納先となる作画レイヤを指定した上でインポートを行ないます。



 例) DXFからBoardOutlineを作成するには、Drawモードにて対象エレメント選択後、CTLキー+ダブルクリック でエレメントコピー。コピーしたエレメントのタイプをBoardOutlineへ変更します。
 Padstack Editor > Custom Pads & Drill SymbolでのImport modeは、Append CellとOverwrite Cellのみ可能です。

Taustack Euror > Custom Taus & Drin Symbol (\*) inport modera, Append Cencover write Cenv

インポート対象となるDXFのエレメントタイプ

DXF ARC	ARC要素として変換
DXF Circle	Circle要素として変換
DXF Dimension	Polyline要素として変換
DXF Ellipse(楕円)	ARC要素として変換
DXF Line	Polyline要素として変換
DXF Polyline	Polyline要素として変換
DXF Text	TEXT要素として変換

# ◆エクスポート/Export DXF

Export DXFコマンドでは、機構系CADで用いられるDXFフォーマットを使ったエクスポート機能を提供します。コマンドを実行すると、エクスポート作業を行なうためのメニューが表示されます。このメニューで、エクスポートしたデータを収納するDXFファイル名や、データの単位系、出力する図形とそれを収納するためのDXFレイヤ名を指定した上でエクスポートを実行します。

出力DXFファイル名を指定。Defaultは	、./Output/(デザイン名).dxf となります。		
NT Export			
<u>D</u> XF output file: Expedition.dxf	Units: mm ← データの単位系を指定。		
	DXF Layer Name		
Assembly Outlines Top	Assembly_Outlines_Top		
Assembly Part Numbers Top	Assembly_Part_Numbers_Top		
Assembly Ref Des Top	Assembly_Ref_Des_Top		
🗖 Board Origin	Board_Origin		
🗹 Board Outline	Board_Outline		
Drill Drawing			
Manufacturing Outlines	Mar 各図形要素を収納するDXFレイヤ名を指定します。		
Mounting Holes Layer 1	Mou ※各要素には、デフォルト値が用意され、これ以外のものを使用する場合		
Mounting Holes Layer 2	Mou にのみ直接修正します。31文字以内、スペースは不可。		
Mounting Holes Layer 3	Mounting_Holes_Layer_3		
	the state st		
■■NCDn 田刀する図形要素に対して ※DVE出力可能な図形要素	エツノを入れより。		
□ Part H( *DAF 山力 可能な凶形安条			
Part Holes Layer 2	Part_Holes_Layer_2		
Part Holes Layer 3	Part_Holes_Layer_3		
Part Holes Layer 4	Part_Holes_Layer_Bottom		
Part Pads Layer 1	Part_Pads_Layer_Top		
▼ Fill Pads ← Fill付きでパッドを ※Part Pads、Via Scheme:	出力 Pads選択時に有効。 ✓ Mirror Output ← Y軸ミラー出力オプション		
PCB ElementとDXF Layer Nameの設定	定について、スキームの選択及び保存が可能。		

Note

作成されるDXFファイルのバージョンは14となり、これをサポートしないツールではインポートが行なえない可能性がありますので注意して下さい。

# 出力されるDXFのエレメントタイプ

DXF Line	全てのLine要素
DXF Arc	全てのARC要素
DXF Polyline	全ての閉じたShape要素
DXF Text	全てのTEXT要素
DXF Circle	全てのCircle要素
DXF Solid	0/90/180/270度で配置されたRectangle(Fill付き)
DXF Hatch	閉じたPolylineとCircle(Fill付き)

# ◆インポート/Import EDIF Netlist

Import EDIF Netlistコマンドは、EDIF200フォーマットで作成されたネットリストをExpedition PCB用にインポートするためのコマンドとなります。



EDIFネットリストを取り込むには、コントロールファイルであるedifcfg.cafファイルを、必要によりデータのconfigサブフォルダ内に 格納します。このファイルは、インストールフォルダ内のconfig(¥SDD\_HOME¥standard¥config¥pcb)下に収納されていますの で、EDIFネットリストからCAEネットリストへの変換が行なえない場合には、このファイルをconfigサブフォルダ内にコピーしてか ら、インポートを行なってください。

インポートされたEDIF200のネットリストは、Logicサブフォルダ内にNetlist.caeファイルとしてインポートされます。このファイルを Expedition PCB上で使用する場合には、プロジェクトエディタメニューでソースとなるネットリストのタイプをCAE Netlistとしてか らファイルを指定して下さい。

#### ◆エクスポート 汎用インタフェース/General Interface

Export > General Interfaceコマンドでは、様々な他社ツールへのインターフェース機能を提供しています。表示されたメニュ ー内にリストされた中から対象を選択することで、そのツールへのインターフェースファイルを出力することができます。

L	=	
L	=	=1
L	=	=
ŕ	τ.	_
- 18		+ ~

・C-Link/Fabmasterは、Fablink XEのライセンスが必要となります。

・Mitron GenCadのみ、Fablink XEからパネルデータでの出力が可能となります。

・General AISを除く全てのインターフェースは、Cell OriginをXY座標として使用します。General AISのみ Assemblyを使用します。

・全てのインターフェース共通で、ログファイルとして GeneraIinterfaces.txt が作成されます。



・インターフェース/Interface Name

Hyperlynx Thermal :

熱解析に使用されるインターフェースファイルを出力します。ファイル名は、thermal.inp/thermal.ini/thermal.inb/ thermal.inl です。

C-Link :

C-Link DIFファイル用の物理ボード情報を出力します。ファイル名は、ジョブ名.dif です。



Fabmaster :

FATF(FABmaster ASCII Transfer Format)用の物理ボード情報を出力します。ファイル名は、ジョブ名.fab です。



Generic AIS/ATE :

AIS(Automatic Insertion Systems)とATE(Automatic Test Equipment)用のCAM情報を出力します。ファイル名は、 vb\_ais.txt 又は vb\_ate.txt です。

Mitron Gencad :

Mitron社 CIM Bridge用のインターフェースファイルを出力します。ボード及びパネルからの出力が可能となります。ファイル名は、gencad.cad です。

# ◆インポート/Import Design Data

Expedition PCBでは、ASCIIファイルによるインターフェース機能が提供されています。決められた書式にもとづいて作成されたASCIIファイルであれば、Expedition PCBのデータとしてインポートすることができます。



# ◆エクスポート/Export Design Data

Note

Export Design Dataコマンドでは、Expedition PCBで作成された各データをHKPフォーマットのASCIIファイルに出力することができます。



2007.3バージョンより、暗号化されたASCIIファイルが出力されます。

426

◆HKP ASCIIファイルの暗号化

2007.3バージョンより、出力されるHKP ASCIIファイルは全て暗号化されております。インポート時にも暗号化されたHKP ASCIIファイルのみが対象となります。HKP ASCIIファイルの編集が必要な際は、以下のプロセスを実行ください。

① Expedition PCBから暗号化されたデータのエクスポート。

② DataConvert.exeソフトウェアによるデータの暗号化の解除。

③ これまでと同様にDataConvert.exeソフトウェアから出力されたHKP ASCIIデータの編集。

④ DataConvert.exeソフトウェアによる編集したHKP ASCIIデータの暗号化。

⑤ 暗号化されたデータをExpedition PCBにインポート。

DataConvert.exeソフトウェアは2007.3バージョンより提供され、SDD\_HOME/common/win32/binディレクトリ内にインストールされ、実行時に引数を変更することにより暗号化/非暗号化の処理を行うことができます。



DataConvert.exeを実行するのに必要なライセンスは、無償でライセンス提供が可能です。(1つのライセンスで同時に 複数の起動が行えます。)ライセンスをご希望のお客様は弊社担当営業までご連絡ください。

#### ・DataConvert.exeの実行方法

DataConvert *-decrypt(又は -encrypt) -i <入力ファイル名>[-o <出力ファイル名>][-h][-w]* 

#### オプション)

- -decrypt ファイルを非暗号化(暗号化の解除)します。
- -encrypt ファイルを暗号化します。
- -i 変換する入力ファイルパスを指定します。
- -o 変換によって出力されるファイルパスを指定します。
- -h コマンドラインオプションをリストします。
- -w 指定された出力ファイルがすでに存在する場合上書きします。

入力ファイルのみの指定でDataConvertを実行することが可能です。例えば"DataConver -i Cell.hkp"と実行すると、指定された入力ファイルのフォーマットを認識し、それと逆のフォーマットでファイルを出力します

#### 暗号化の実行例

DataConvert -encrypt -i C:¥project¥ExportDesignData¥Padstack.hkp

#### 暗号化解除の実行例

DataConvert -decrypt -i C:\project\ExportDesignData\Padstack.hkp

入力ファイルパスには、ドライブ名を含めたフルパスで指定する必要があります。又は入力ファイルが存在するフォルダからのDataConvertコマンドを実行した際は、ファイル名のみの指定で動作が行えます。

# ◆インポート/Import IDF

Import IDFコマンドでは、Pro-Engineerといったメカ系CADで用いられるIDFフォーマットを使ったインポート機能を提供します。コマンドを実行すると、インポート作業を行なうためのメニューが表示されますので、各メニューで必要とされるパラメータを設定した上で作業を行なって下さい。



- Update component placement status
   IDF内のMCAD属性をインポートして、部品の移動を許可します。
- •Force update of fixed MCAD components
  - OFF時-レイアウトを優先して、Fixed部品の移動は行いません。
  - ON時 IDF内のMCAD属性を優先して、Fixed部品を移動します。但しFixed属性は維持します。
- ・Replace Route Obstructs 配線禁止領域は一旦削除されて全て再構築されます。
- ・Replace only external Placement Obstructs 既存の配置禁止領域を保持して、IDF内の配置禁止領域を追加します。
- ・Map Other Outlines to User Layers IDF内のアウトラインをUser Layerへマッピングします。
- •Process Other Outline coutouts
  - IDF内のOther Outlineセクションのエレメントに対して、Cutout(抜き)処理を行います。



IDFインポートに関する制限事項があります。(バージョンにより制限事項は変更される場合があります。) ・ビア禁止領域(Via Obstruct)はALL Layerでのみインポート可能です。特定層でのインポートはできません。 ・部品の移動は、既に配置されている部品のみが対象となります。IDFインポートで配置は行われません。 ・部品移動時は、DRCを考慮しません。IDFで指定された座標にエラーを考慮せず移動されます。

# ◆エクスポート/Export IDF

Export IDFコマンドでは、Pro-Engineerといったメカ系CADで用いられるIDFフォーマットを使ったエクスポート機能を提供します。コマンドを実行すると、エクスポート作業を行なうためのメニューが表示されますので、各メニューで必要とされるパラメータを設定した上で作業を行なって下さい。



Note

#### 出力される情報について

・出力される情報は、IDFのバージョンによって若干異なりますが、Board Outline、Route Boarder、Mounting Hole、Placement Outline等の情報を出力することができます。 ・IDFデータとして出力される各部品の高さ情報については、PDB内に設定されたHeightプロパティの値が用い

られ、形状についてはPlacement Outlineが使用され、簡単な3次元ポリゴンデータとして出力されます。 ・ECAD/MCAD名の対比のために、ecad\_hint.mapファイルが出力されます。このファイルはPro-Eでのみ使用可 能となります。

- 429 -

◆インポートドリル/Import Drill [Fablink XEのライセンスが必要となります]

Import Drillコマンドは、Expedition PCB 及び Fablink XEにて作成されたドリルデータをインポートするためのコマンドとなります。対象となるドリルデータは、Expedition PCB 及び Fablink XEにて作成されたデータのみをサポートします。

✓ Drill Import Import D:\home\MGTraining\project\2004-dxdoutput\Pt	<ul><li>インポートセル名を指定。 Drillから始まるセル名である必要があります。</li></ul>
Import cell. Drill Import mode: New  Drill Targets Drill Target Diameter: (th)  Drill layer mapping  Drill File Names User Layers  Drill File Names User Layers  Drill File Names User Layers  Drill ThruHoleNonPlated.ncd DRL_ThruHoleNonPlated  ThruHolePlated.ncd DRL_ThruHolePlated	インポート時のモードを指定。 ・New(新規) ・Append Cell(追加:既存CELLに追加されます) ・Overwrite Cell(上書き:既存CELLは削除されます) ・Overwrite Layers Only(上書き:指定したUserLayer のみが置換され、その他UserLayerは保持されます)
インポート先の作画レー ※インポート可能なの Defaultでは、DRL_	イヤを指定。 は、ユーザー定義レイヤのみとなります。 (ドリルファイル名)。
インポートしたい情報が収納されたドリルファイルにのみチェ ※DefaultではNCDrill directoryで指定したフォルダに存在す 全てがリストされます。	ックを入れます。 けるドリルファイル

Drill Targets-ターゲットマーク(+)を追加します。Drill Target Diameter-上記チェック時に、マークサイズ(直径)を指定します。

・本処理を実行するには、DrillPreferences.hkpが../Configフォルダに作成されていることが前提となります。
 ※ DrillPreferences.hkpはNC Drill出力時に自動作成され、その際の各種設定がファイルに記載されます。
 ・処理後の実行Logは、DrillImportLog.txtをご確認ください。

- 430 -

◆インポートガーバー/Import Gerber [Fablink XEのライセンスが必要となります]

Import Gerberコマンドは、指定したGPFファイルに設定されているExpedition PCB 及び Fablink XEにて作成されたガーバ ーデータをインポートするためのコマンドとなります。対象となるガーバーデータは、Expedition PCB、Fablink XE 及び BoardStationにて作成されたデータのみをサポートします。

Gerber Import         Import Options       Format Options         Import from:       Expedition         GPF filename:       E:\ee2007\2007-dxdoutput\PC         Import Cell:       Gerber         Import mode:       New         Gerber layer mapping         Files to process:         Gerber File Names       User Lay         W layer6.gdo       GER_laye         V layer3.gdo       GER_laye         V layer3.gdo       GER_laye         V layer1.gdo       GER_laye         V jayer1.gdo       GER_laye         V jayer1.gdo       GER_laye         V jayer1.gdo       GER_laye         V jayer1.gdo       GER_slik         V/SilkB0T.gdo       GER_slik         OK       OK	CB\Config\6layer.gpf	<ul> <li>GPFファイル(ガーバープロット設定ファイル)を指定。</li> <li>インポートセル名を指定。</li> <li>Gerberから始まるセル名である必要があります。</li> <li>インポート時のモードを指定。</li> <li>・New(新規)</li> <li>・Append Cell(追加:既存CELLに追加されます)</li> <li>・Overwrite Cell(上書き:既存CELLは削除されます)</li> <li>・Overwrite Layers Only(上書き:指定したUserLayer のみが置換され、その他UserLayerは保持されます)</li> <li>インポート先の作画レイヤを指定。</li> <li>※インポート可能なのは、ユーザー定義レイヤのみとなります。Defaultでは、GER_(ガーバーファイル名)。</li> </ul>
インポートしたい情報が収納されたガ ※ GPFファイルに設定されているファ	ーバーファイルにのみチョ イルのみリストされます。	ニックを入れます。

	Ð	
l	Note	

・GPFファイルが指定されたガーバーファイルよりタイムスタンプが新しい場合(出力以後に編集されている等)、 整合の確認のため以下のようなメッセージが表示されます。

The plot setup file has been modified after generating the Gerber data. There may be some inconsist Do you want to proceed with the import.	
	(北いえ <u>い</u> )

- 431 -

BoardStationにて作成されたガーバーデータをインポートするには、Import fromオプションにて、BoardStationを選択します。 これによりFormat Optionsタブがアクティブとなりますので、必要に応じて設定変更を行い、インポートを実行します。

Gerber Import			
Import Options Format Options			
Import from: Boardstation Import from: Boa			
Gerber Import	X		
Import Options Format Options			
Data Type: 2740	フォーマットタイプを274X、274Dから選択。		
BS Aperture filename:	274D選択時に、BS用アパーチャファイルを指定。		
Step mode: Absolute	座標値をAbsolute(絶対座標)、Incremental (相対座標)から選択。		
Data format: 2 💌 . 4 💌 🔫	データの桁数及び小数点位置を指定。		
Zero truncation: Leading	Zero Truncation :0データの取り扱いを設定します。 Leading ー前のゼロを省略します。		
	Trailing- 後ろのゼロを省略します。None- 省略することなく全てを出力します。		
	各コマンド末に付与するキャラクタの設定。		
ガーバーデータの単位系をIN,MMから選択。			
# ◆エクスポート/Export CCZ

Export CCZ コマンドは、CAMCADやvisECADで読み込み可能なCCファイル(又はCCZファイル)を作成します。 CCファイルはXMLベースのASCIIファイルであり、CCZファイルはCCファイルを圧縮したものとなります。



- 433 -

◆エクスポート/Export GDS Ⅱ [Fablink XE Proのライセンスが必要となります]

Export GDS II コマンドは、Expedition PCB 及び Fablink XEから、GDS II フォーマットのファイル (バイナリ形式)を作成します。



- 434 -

Contentsタブメニューでは、GDS II ファイルとしてどのような図形要素が必要なのかを、出力レイヤ毎に定義します。



その他オプション:

・Board Items-基板外形やシルクなどの図形要素を選択。

・User-defined layers ーセットアップパラメータで設定されたユーザー定義レイヤを選択。 ・Cells

Types-出力対象とするセルタイプを選択。

Items-セル内に作画された図形要素を選択。

◆エクスポート/Export IPC-D-356B [Fablink XE Proのライセンスが必要となります]

Export IPC-D-356Bコマンドは、ベアボートテストデータの標準フォーマットであるIPC-365Bフォーマットファイルを作成します。

▶ IPC-D-356B	
IPC output file: ne\MGTraining\project\2004-dxdoutput\PCB\Output\2004.ipc356	出力先及びファイル名を指定。 Defaultは、/Output/(デザイン名).ipc356
Data title: 2004 <u>B</u> evision: A	・出力パラメータ Data title:
Identification number: 001 Units: Thousands 💌	TITLEセクションに出力される文字を指定 Identification nubmer:
Output options  Exclude net graphics	NUMセクションに出力される文字を指定 Revision: REVセクションに出力される文字を指定
Image: Conductive shapes data     Image: Imag	
Comments:	
	CODEセクションに出力される文字を指定。
OK Cancel	
・出力オプション Plane data:チェック時はPlaneデータを出力します。 Conductive shape data:チェック時はConductive shapeデータを出力します。 Exclude net graphics: 対象外とするネットを選択します。チェックされたネットは、REMOVED_CONDUC にのみ出力され、出力対象から除外されます。	CTORS行

# 出力機能

# ◆デザインステータス/Design Status

デザインステータスでは、基板の寸法や使用ピン数、プレーン設定層などの情報をレポートファイルとして確認することができます。プルダウンより、Edit > Review > Design Status (又は Output > Design Status)コマンドを実行することで、 DesignStatus\_番号.txt のファイルが作成されます。

<u>Edit</u> <u>V</u> iew <u>S</u> etup	<u>P</u> lace <u>R</u> oute	又	は <u>O</u> utput	<u>W</u> indow	<u>H</u> elp
💭 <u>U</u> ndo	Ctrl+Z		🗗 Des	ign Statu:	S
C Redo	Otrl+Y				
l≩‡ Select A <u>I</u> I	Ctrl+A				
Add to <u>S</u> elect Set	•				
🏟 Eind	Ctrl+F				
Re <u>v</u> iew	🕨 🗗 Design	n <u>S</u> tatus			
P <u>l</u> ace	► 🔶 <u>H</u> azard	d:			
<u>M</u> odify	► <del>‡</del> 8 <u>M</u> inimu	u stance			
ໃນໃ Fix	<u>P</u> adsta	3			
	7				
Expedition PCB - Pinnacl	e - Version EXP2005.1_060	0615.00 2005.1			<u> </u>
Job Directory: D:	¥home¥MGTraining¥project¥	f2004-dxdplace3¥PCB¥			
Design Status Report: D:	¥home¥MGTraining¥project¥	∉2004-d×dplace3¥PCB¥	_ogFiles¥Design∜	Status_05.t:	×t
Tue Feb 06 12:04:56 2007					
DESIGN STATUS					
Board Size Extents Route Border Extents Actual Board Area Actual Route Area	3.55 X 2.75 (in) 3.45 X 2.65 (in) 9.281 (in) 8.673 (in)	)			
Placement Areas: Name Entire	Available Board 18.562 Sq. (in)	Required 5.746 Sq. (in)	Required/Availa 30.96 %	able	1
Pins Pins per Route Area	372 42.89 Pins/Sq. (	(in)			
Layers	10 Laver				
Trace Widths	10				
Trace Widths	None.				
Trace Widths	10				
Layer 4 is a signal Trace Widths	layer None.				
Layer 5 is a signal Trace Widths	layer None.				
Layer 6 is a signal Trace Widths	layer Nope				
Layer 7 is a signal	layer Nope				
Layer 8 is a signal	layer				
Irace Widths	None.				

 $\equiv$ Note

- ・Placement Areas (Required) は、全ての部品を配置した際に必要とされる部品外形のエリアより算出されます。 ・Pinsは、全ての部品を配置した際の部品ピンをカウントします。
- Through Holesは、配置された貫通ピン、貫通ビア及び Mounting-Holeをカウントします。 (Net0は対象外となります。)
   Mounting Holesは、Net0な合む合てのMounting Holesな中的にはします。
- ・Mounting Holesは、NetOを含む全てのMounting-Holeをカウントします。

 $\phi$ ダイナミックプレーンステータス/Dynamic Plane Status

ダイナミックプレーンステータスでは、プレーンシェープ数、プレーンパラメータ、プレーン作成状況といった情報をレポートファイルとして作成、確認することが可能となります。プルダウンより、Output> Dynamic Plane Status コマンドを実行することで、DynamicPlanes\_番号.txtのファイルが作成されます。



## ◆ODBGインターフェース/ODBG Interface

ODBG Interfaceコマンドは、Valor社ソフトウェアで使用されるODB++Gateway (ODBG)ファイルを作成します。出力されたファ イルは、../Output/(デザイン名).odb (ODB++Convertor がOFF時)として作成されます。

CDBG Interface	<u>×</u>				
Output options					
<ul> <li>✓ Part numbers</li> <li>☐ Assembly layers</li> </ul>	Generated Silkscreen data Drill drawing layer	出力オプションを指定。 チェックONのエレメントを出力します。			
Package Outline Layer: Placement Out	Package Outline Layerを指定。 以下より選択が可能となります。 Placement Outline (Default) Assembly Outline				
Image: Control mapping.         Image: Control mapping.		Insertion Outline SilkScreen Outline 任意のUserLayer チェックON時にUserLayerのマッピング を指定します。複数Layer指定可能。			
Launch ODB++ Convertor     OK Cancel					
・ チェック時、ODBGファイルをODB++フ ・Launch ODB++ Convertor をチェック ・Compress Outputをチェック時の出力	オーマットへ変換可能なプログラム(GW20 時の出力ファイルは、(デザイン名)_dir.od ファイルは、(デザイン名)_dir.odb.tgz	DDB)を実行します。 b フォルダ			

#### ♦ODB++ Output

ODBG Interfaceコマンドは、Valor社ソフトウェアで使用されるODB++ファイルを、ODB++ Convertor(GW2ODBプログラム) 経由ではなくダイレクトに作成します。(作成されたファイルの単位は、thとなります。)

DDB++ Output					
ODB++ <u>s</u> etup file: Config\ODBSetup.ocf		ODB++セットアップファイル(.ocf)を指定			
Output options Output path: E:\ee2007\Train_fablink\ Output job name: Candyodb Log file path: E:\ee2007\Train_fablink\	.ExpPCB_Design\Candy\PCB\Output	出力フォルダ及びジョブ名を 指定。Defaultの出力フォルダ は、/Output、ジョブ名は(デザイ ン名) odbとなります。			
Basic export options Export mode © Full © Fab © Assy	Pins, Pads, Vias and Package options	Logファイル (ODBPPOut.txt) の出力フォルダを指定			
□ <u>R</u> emove EDA data ▼ <u>N</u> eutralize nets	Package outline layer: Placement Outline	出力オプション① 標準出力オプションを指定。			
Generated <u>S</u> ilkscreen data  Part numbers  Board <u>D</u> utline  Additional parameters	Define user layer mapping: User Layer Mapped Layer VUser Layer 26 Multiple items select	出力オプション② Pin、Via、PakageOutlineの出 力方法を指定。			
Additional parameters       ● User Layer 26       Multiple items selected       つがかなど in Lo.         ● Read DRC features       ● User Layer 53       Select Layers         ● Bound corners       ● Read number       □ DXF. Board_outline       □ User Layer 0 マッピングを指定します。複数Layer指定         ● Read number       ● Layers with selected checkboxes will be included in output.       ■ Untraction number       □ Layers with selected checkboxes will be included in output.         ● Compress output       □ 出力オプション③       □ K       Cancel       ●         ● Compress Outputをチェック時はフォルダ圧縮を実行します。       □ User Layer 26       ●       ●         ● Layer with selected checkboxes will be included in output.       ●       ●       ●         ● Layers with selected checkboxes will be included in output.       ●       ●       ●         ● Layers with selected checkboxes will be included in output.       ●       ●       ●         ● Layers SOUtputをチェック時はフォルダ圧縮を実行します。       ●       ●       ●       ●       ●         ● Layer SOUtputをチェック時はフォルダ圧縮を実行します。       ●					
<ul> <li>Full ● Fab ● Assy</li> <li>Bemove EDA data</li> <li>Neutralize nets</li> <li>Generated Silkscreen data</li> <li>Part numbers</li> </ul> Export mode Full :全て出力します。					
Fab       :Fablicationデータのみ出力します。         Assy       :Assemblyデータのみ出力します。         Remove EDA data       : Net・Component・Package情報が出力されません。         Neutralize nets       : Netにランダムなネット名を付与します。         Generated Silkscreen data       : Silkscreen Generatorで作成されたSilkscreen データを出力します。					
art numbers : PartNumberを出力します。 ard Outline : Board Outline以外のアウトライン情報を出力します。 ※この項目は、Fablink XEではPanel/Board Outlineとして表示されます。					

- 441 -

・出力オプション2 - Pins, Pads, Vias and Package options

Pins, Pads, Vias and Package options Non-functional pad removal Pins: None	Vias: None	•
Package outline layer: Placement Outlin	ne	•

Non-functional pad removal:ネットが付与されていない未使用ピン/ビアの検査を可能とします。

Pins

```
None ーネットが付与されていない未使用ピンの削除は行いません。
Unused Pins -未接続のPadのみ削除します。
Pin with NoNets -ネット名がNoneのPadを削除します。
```

```
※Padを削除する際の条件は、以下となります。
a) PadはSignal層のみが削除対象となります。
b) 外層Padは削除対象となりません。
c) SMDピンは削除対象となりません。
d) 未接続Padのみが削除対象となります。
e) Pin with NoNets 設定時は、b)とd)のルールは無効となります。
```

Vias

```
None ーネットが付与されていない未使用ビアの削除は行いません。
Unused Vias ー未接続のViaのみ削除します。
※Viaを削除する際の条件は、Pins項目のa)-d)と同様となります。
```

Package Outline Layer:使用するPackage OutlineのLayerを指定します。

# ・出力オプション③ - Additional parameters



Ignore component layout :Component Layout Type属性を無視します。

- 442 -

・出力オプション④ - Define User Layer Mapping

UserLayerのマッピングを指定します。User Layerで作成されたテキストやグラフィックデータをDOCUMENTだけでなく、システムレイヤとしてマッピングし、出力することが可能となります。

De	Define user layer mapping:						
	User Layer	Mapped Layer					
	User Layer 26	Multiple items selected					
	User Layer 53 DXF_Board_outline DXF_Manufacturing_outlines	TOPSOLDERPASTE     BOTTOMSOLDERPASTE     TOPASSEMBLY     ✓BOTTOMASSEMBLY     ✓DOCUMENT     TOPSILKSCREEN     BOTTOMSILKSCREEN	4				
t	1 Layers with selected checkboxes will be included in output.						

複数のLayerへマッピングすることも出来ます。

◆ニュートラルファイル/Neutral File [Fablink XE Proのライセンスが必要となります]

Neutral Fileコマンドは、XE Neutralファイルを作成します。このファイルは製造データ(Board属性、部品情報、ネット等)を含む中間フォーマットファイルであり、容易に読み取ることができるアスキーフォーマットとして使用可能となります。また出力されたファイルは、../Output/XEneutralFile.txtとして作成されます。



Board Attributes : Board属性を出力します。(Board属性、ドリル情報等)

Components	:部品属性を出力します。(PartNumber、Ref番号、部品位置、配置面、角度等)
Geometries	:Geometry情報を出力します。(部品形状、Attribute、Pin番号・位置、ドリルサイズ等)
Holes	:ホール情報を出力します。(ホール径、Plateステータス、位置等)
Nets	:ネット情報を出力します。(ネット名、プロパティ、ピン、Ref番号、ビア等)
Pads	:パッド情報を出力します。(パッドスタック、ビアタイプ、ホール径、パッド形状等)
Testpoints	:テストポイント情報を出力します。(ネット名、位置、配置面等)
Variants	:仕向(Variant)情報を出力します。(プロパティ、部品番号、Ref番号等)
Board Added Par	ts :ボードアイテム 及び セルアイテムを出力します。(マウンティングホール、メカニカルセル等)

- 444 -

◆部品表/Bill Of Materials [Fablink XEのライセンスが必要となります]

Bill of Materialsコマンドは、PDBに設定した部品情報や部品数といった情報をレポートファイルを作成します。プルダウンより、Output> Bill Of Material コマンドを実行することで、ジョブ名.bom(Output¥BOMフォルダ)ファイルが作成されます。ダイアログで設定した情報は、BOMSettings.bsf(Configフォルダ)として保存されます。

Bill of Materials Bill of Material file: E:¥e ┌ Settings	e2007¥Train_fablink¥ExpPCB,	_ □ × _ Desigr¥Candy¥PCB¥Output¥BO#¥Ca 出力フォルダ、ファイル名を指が	定。		
Part Number:  Display Order Item Number Part Name Geometry Count Description Reference Name Comment	Title	Variant settings O All components O Common components O Select variant: Append suffix to file name DDDDTE 日 マン・ しょう 切口 まさ (たま)	します。		
Reference Designator	Title	Description     ・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	属性		
✓ Include mechanical cells Output Components: Others       OK     Cancel        メカニカルセル(電気外部品)を部品表に出力します。       出力する項目のみチェックすること。					

#### Variant Settings

仕向地情報を設定(Output > Variants コマンド)した際、仕向毎の部品表作成が可能となります。



- 445 -

♯ Bil ♯ dati	l of Mater e: Fri Sep	-ials - Other Com > 05 16:16:14 200:	ponents 3				*
ITE	M_NUMBER	COMPANY PART NO	GEOMETRY	COUNT	DESCRIPTION	REFERENCE NAME	COMMENT
1		1N5822	DIODE	1	schottky diode, 1N5822, Diode	D1	
2		2N2222	SOT23	2	BJT npn transistor, 2N2222, BJT	a2 Q3	
3		74LS03	DIP14H	3	14 PIN CHIP, IC	U1 U2 U3	
4		74LS12	SOL14H	1	IC	U6	
5		CAP	SMDCAP	1	capacitor, NOMODEL, 5, Capacitor, 1e-006	C1	
6		CAP, .1UF	SMDCAP	1	capacitor, CAP_25V, 5, Capacitor, 1e-007	C4	
7		L ED	DIODE	1	photoemissive diode. HLMP4700. Diode	D2	N
8		LT1129-5	SOL14H	i	voltage regulator, 5-term, LT1129 5.	Ŭ5	4
Ť			0021111		IC		
9		MAX2003	DIP16H	1	Fast-Charge Controller, MAX2003, IC	1)4	
10		mux4x2	DIP14H	1	4 by 2 mux, IC	M2	
11		NICD	RESH	1	NiCd Battery, NICD, IC	BT1	
12		NMOSH	SOT23	1	n_chan power mosfet, IRF150, IC	M1	
13		PCAP, 100UF	SMDCAP	1	CAP, CAP_25V, 5, Capacitor, 0.0001	C2	
14		PCAP, 3.3UF	SMDCAP	1	CAP, CAP_25V, 5, Capacitor, 3.3e-006	C3	
15		RES_0.294	RESH	1	resistor, 1, 1W_RES, 1, Resistor, 0 294	R3	
16		RES 100K	RESH	2	resistor, NAMODEL, 5, Resistor, 100000	R2 R6	
17		RES 150	RESH	ī	resistor, 2, 2W RES, 5, Resistor, 150	R7	
18		RES 20K	RESH	2	resistor, NOMODEL, 5, Resistor, 20000	R4 R8	
19		RES 28K	RESH	1	resistor, NOMODEL, 5, Resistor, 28000	R5	
20		RES_9	RESH	1	resistor, 10, 10W_RES, 5, Resistor, 9	R1	
21		SCONN9	CN9DR	1	IC	U7	
22		THRMNTC	RESH	1	NTC Thermistor, THRMNTC, IC, 1000	TH1	
23		TIP115	SOT23	1	BJT pnp darlington, TIP115, BJT	al	
_							
4	Part Nu ※ソー	umber C	ELL名	個對	数 指定したPDB属性 I	Ref番号	
L	/•						

# REF番号でソートした部品表

							<u> </u>
	ITEM_N	JMBER COMPANY PART	NO GEOMETRY	DESCRIPTION	REFERENCE NAME	COMMENT	
	11	NICD	RESH	NiCd Battery, NICD, IC	BT1		
	5	CAP	SMDCAP	capacitor, NOMODEL, 5, Capacitor,	C1		
	13	PCAP, 100UF	SMDCAP	CAP, CAP 25V, 5, Capacitor, 0.0001	C2		
	14	PCAP. 3.3UF	SMDCAP	CAP. CAP 25V. 5. Capacitor. 3.3e-000	S C3		
	6	CAP, .1UF	SMDCAP	capacitor, CAP_25V, 5, Capacitor,	C4		
		110000	DIODE	le-UU/	D1		
	7	IN9822	DIODE	schottky diode, INS822, Diode	DI DO		
	10	LEU	DIUDE COTOO	photoemissive diode, HLMF4700, Diode	e UZ		
	10	NINCOLL NINCOLL		A by 2 may IC	M2		
	22	TIP115	SUL1411	BIT ppp darlington TIP115 BIT	mz a1		
	20	2N2222	S0T23	BIT ppp transistor 2N2222 BIT	41 a2	'	
	2	2N2222	S0T23	BIT ppp transistor, 2N2222, BUT	03		
	20	RES 9	RESH	resistor, 10, 10W RES, 5, Resistor,	9 R1		
	16	RES 100K	RESH	resistor, NOMODEL, 5, Resistor, 1000	00 R2		
	15	RES_0.294	RESH	resistor, 1, 1W_RES, 1, Resistor,	R3		
		DE0 001/	DEOL	0.294	- D1		
	18	RES_20K	RESH	resistor, NUMUDEL, 5, Resistor, 2000	JU K4		
	19	KES_Z8K	KE2H	resistor, NUMUDEL, 5, Kesistor, 2000	JU KO 100 DO		
	10	RES_TUUK	REOH	resistor, NUMUDEL, D, Kesistor, IUU			
	10	RES_100	DECU	resistor, Z, ZW_KES, D, Resistor, K	10 K7 10 D0		
	22		DEQU	NTC Thermister THPMNTC IC 1000			
	22	7/1 903	DIP1/H	14 PIN CHIP IC			
	š	741 503	DIP14H	14 PIN CHIP IC	112		
	3	741 \$03	DIP14H	14 PIN CHIP, IC	13		
	ğ	MAX2003	DIP16H	Fast-Charge Controller, MAX2003, IC	Ŭ4		
	8	LT1129-5	SOL14H	voltage regulator, 5-term, LT1129_5.	U5		
				IC			
	4	74LS12	SOL14H	IC	U6		
	21	SCONN9	CN9DR		U7		
	a l	Part Number	CELLZ	指定]たPDB 届性	Pof釆县		
L							
					※ソート基準		

- 446 -

◆PDF [Fablink XEのライセンスが必要となります]

PDFコマンドは、Contentsタブで設定した内容をもとに、一括で複数SheetのPDFファイルを作成することを可能とするコマンドとなります。



・出力オプション

White as background	: 背景色として白色を使用します。
Color	: カラー設定をします。
	Color ーデザインのカラーを使用して、PDFを作成します。
	Black&White ーモノクロでPDFファイルを作成します。
	Grey Scale ーグレースケール色を使用して、PDFを作成します。
Launch Reader	: PDFファイル作成後に、Adobe Acrobatを起動します。(事前にインストールが必要)
Enable Page Numbering	: ページ番号を付与します。
Fill Text	: 全てのテキストにフィルを設定し、塗り潰し処理を行います。

Contentsタブメニューでは、PDFファイルとしてどのような図形要素が必要なのかを、出力レイヤ毎に定義します。



その他オプション:

・Board Items-基板外形やシルクなどの図形要素を選択。

・User-defined layers - セットアップパラメータで設定されたユーザー定義レイヤを選択。

•Cells

Types-出力対象とするセルタイプを選択。

Items-セル内に作画された図形要素を選択。

Note

PDFファイル作成において、以下の制限事項があります。(バージョンにより制限事項は変更される場合があります。)

・ミラー出力はサポートされておりません。

・Netline 及び Netclass-lineは出力されません。 ・Fillパターン及び Gridはサポートされておりません。

・FIIIハクーン及い Officially かートさん しおりません。 ・ Salast (Uishlightアイテムの美子は出力されません)

・Select/Highlightアイテムの表示は出力されません。

◆マスク生成/Output Mask Generator [Fablink XE Proのライセンスが必要となります]

Mask Generatorコマンドは、デザイン検証・出図・面積計算・ドキュメント作成等で利用できる様々な図形要素をMask処理を使 用して作成するコマンドとなります。処理後のエレメントは、全て定義したUserLaver 及び Drawing-CELLへ出力されます。ま た全てのエレメントは、"Extract As Is"のMask処理を除いて、Shape(閉じたPolygon 及び Circle)として作成されることとなりま す。



·Select Element A/B

Traces	Тор 💻
🗖 Trace Obstructs	Тор
🗖 Via Holes	Layer 2
🗖 Via Obstructs	Layer 3
. 🗖 Via Pads	Layer 4
🗖 User Layer Graphics	Layer 5
	100000

 Mask処理で使用したいエレメントA及びBを選択(チェック)します。 また既に作成されたMask名 (Mask listingに表示されているMask名)も指定可能となります。

kil nako

MIGSKS	
OR_PartPad_ViaPad	
Copy_TraceTOP	

② 選択したエレメントに対して、任意のLayerを指定します。

Via Holesなどの特定のエレメントのみ、"..."を指定した際は、From/To Layersにて複数Layerが指定可能となります。

🗹 Via Holes	Тор 💌	Mask Layers
🗖 Via Obstructs	Тор	
🗖 Via Pads	Layer 2	Select Layers
🗖 User Layer Graphics	Layer 3	From: 1 To: 6
🗖 User Layer Pads	Layer 4	
🗖 User Layer Text	Bottom	
Embedded Elements Material	Dottoin	Apply Cancel 🤗
		- 449 -

# ③ Pad/Cell Filter

処理対象となるPad 及び Cell タイプをフィルタすることが可能となります。

④ Grow/Shrink

Mask処理の前工程として、該当のエレメントを伸縮することが可能となります。 数値のみの場合は拡大、マイナスを付与することで縮小を行います。Text等の 特定エレメントでは、本設定は不可(Disable)となります。

Pad / Cell:	Filter
	¥
Grow / Shrink	:: 0 (mm)

#### •Operation

12種類のオペレーション(Mask処理)が可能となります。また下記項目のGrow/Shrinkでは、Mask処理(Extract As Isを除く) により作成された結果エレメントに対して、伸縮やFillの設定が可能となります。



Operation: AND エレメント(A) とエレメント(B)とが、オーバーラップしている部分をShapeとして 出力します。



Operation:OR エレメント(A)とエレメント(B)とが、マージされた部分をShapeとして出力します。



Operation:MINUS エレメント(A)からエレメント(B)を、マイナスした部分をShapeとして出力します。



Operation:XOR エレメント(A)とエレメント(B)とが、オーバーラップする箇所を除いた部分をShape として出力します。

#### ・Operation 続き



Operation:Extract As Is エレメント(A)と同じ形状のエレメントを出力します。 その際、エレメント(A)のCopyとして、ShapeだけではなくText/Line等の形状も保持されます。



Operation: Extract As Shape エレメント(A)をShapeとして出力します。 同一Layer同士のOR処理は、本処理を使用することで可能となります。



Operation:Touching エレメント(B)と接する全てのエレメント(A)を出力します。 本処理は後述の、CROSSINGとENCLOSEDを合わせた処理となります。



Operation: Not Touching エレメント(B)と接することのない全てのエレメント(A)を出力します。 本処理は後述の、NOT CROSSINGとNOT ENCLOSEDを合わせた処理となります。

### •Operation 続き



Operation: Enclosed By エレメント(B)に完全に含まれる、全てのエレメント(A)を出力します。



Operation: Not Enclosed By エレメント(B)に完全に含まれていない、全てのエレメント(A)を出力します。



Operation:Crossing エレメント(B)と接する(クロスする)、全てのエレメント(A)を出力します。



Operation: Not Crossing エレメント(B)と接していない(クロスしていない)、全てのエレメント(A)を出力します。

#### •Output to

- Output to ☐ Mask: [ ☑ User layer: [	Output mode:     Append       Output cell name:     Image: Image
Mask	:Mask名を指定します。
User Layer	:既存のUserLayer 及び 新規のUserLayerを指定します。
Output mode Append OverwriteCell OverwriteLayers	:UserLayerを選択時のみ、選択可能となります。 一追加 ー上書き(既存CELLは削除されます) sOnly 一対象Layerのみ上書き
Output cell name 空白 既存CELL 新規CELL ※CELL名を設う	:UserLayerを選択時のみ、選択可能となります。 ーデータ上(Board)に作成されます。 ーOutput modeに依存した動作となります。 ー新規にDrawing-CELLを作成します。 定した際は、データ上には作成されません。

Mask処理結果を、どのように出力するかを指定します。

_	
Ð	「 中間処理として出力データを作成しない場合は、Mask/UserLayerともにOFF(選択なし)としてADDボタンを実行 するト Select Flowert A Dで指定できるMaskエレンムな作成します
Joto	9 ると、Select Liement A/B C 指定 C さるMaskエレノンドを行んします。

#### •Mask listing

上記Output to にて各種設定を完了後、ADDボタンにてリストボックスにMask名が設定されます。

Mask listing:				<u>+</u> ↓ % ×
Mask Name	Element A	Operation	Element B	User Layer
Or_PartPad_ViaPad	PartPads	Or	ViaPads	User_Pad
Copy_Trace	Traces	Extract As Is		Copy_TraceTop

◆ ↓ ボタンにて、処理順序を変更します。(上段より処理が開始されます。)



ボタンにて、選択したMaskの編集を可能とします。 (画面上部に設定内容が表示されます。変更後、ADDボタンにて編集内容が反映されます。)



Report Writer

## ◆Report Writer

Expedition PCB Pinnacleに標準搭載されるレポートライターでは、様々なレポート作成環境が提供されます。このレポートライターは、プルダウンのOutput>>Report Writerコマンドを実行することで起動することができます。レポートライターは、起動環境となったデザインファイルが持つ様々な情報をデータベース化した上でレポートライターは起動します。

コマンドを実行後には必ず抽出するデータ属性を問われ、指定した側のデータ抽出を行ないツールが起動します。

Output Window Help	
Design Status	
🛍 VeriBest Report <u>W</u> riter	
VB Report	基板外形や部品配置情報などの物理的な情報 を抽出する場合に指定。
Select the data to be available in Report Writer	
Part, Via, Trace, Plane, Hole, and Pad Locations. Part Properties, Board Rules, etc.	Board Size,
<ul> <li><u>Electrical route data</u></li> <li>Layer Stackup, Parallelism, Net Order, Net Delay Formulas, Crosstalk, TOF, Models, etc.</li> </ul>	ネットの伝送遅延などの論理的な情報を抽出する 場合に指定。
ОК С.	ancel
Mill (without Decent Without	
File View Schema Query Tools Windows Help	
データを抽出後にツールが開きます	
※抽出される情報は、起動時の状態をもと	こ作成されますので、
設計作業の進行状況やデータの大きさ(	設計規模)により、起動
までの時間に差が出ます。	
Paste	1013 02:27
Lineary	

このツールの基本的な使用方法は、市販されているデータベースソフトと同様のクエリ参照方式となります。これは、複数のテ ーブルに分けられた各情報を、必要な情報を収納したテーブルを指定することでその情報を得るというもので、これを行なうた めのコマンドがQueryプルダウン以下に収納されています。

#### ♦Interactive Query

インタラクティブクエリコマンドは、レポートライターで行なわれるもっとも一般的なコマンドとなります。コマンドを実行すると、デ ータベースから情報を抽出するためのメニューが表示されます。

Tablesリスト内のテーブルを選択すると、右のリストにそのテーブル内に保管された情報ソースがリストされます。この中から必要とされるものを[Shift]キーや[Ctrl]キーを併用しながら全て選択し、メニュー左上のRun SQLボタンを押すことで必要な情報を取り出すことができます。

Interactive Ouery      Is and Info     If Comp. Complet     If Comp. Complet     If Comp. PerfOressignator     If Comp. Perfore     If Comp. Perfore	このボタンで抽出	
Tables:       Select Fields to Show         TBoardInfo       TComp.Compld         TBoardOut       TComp.Compld         TCompDut       TComp.RefDesignator         TCompPad       TComp.Nitror         TCompPin       TComp.Fixed         Tibele Join Information <ul> <li>Arrange Query Fields</li> <li>Comy X</li> <li>Comp.Fixed</li> <li>Comp.Fixed</li> </ul> Table Join Information <ul> <li>Arrange Query Fields</li> <li>Com/Ap&gt; / TComp. Fixed</li> </ul> Table Join Information <ul> <li>Arrange Query Fields</li> <li>Comy Application</li> <li>Toomp. Fixed</li> </ul> Table Join Information <ul> <li>Arrange Query Fields</li> <li>Comp.BellDesignator</li> <li>TComp. Prived</li> <li>More David</li> <li>TComp. Prived</li> <li>More David</li> <li>TComp. Prived</li> </ul>	🖆 Interactive Query	
Tables:       Select Fields to Show         TBoardDut       Comp. Compld         TComp.Dut       Tcomp.Pad         TCompPad       Tcomp.NountTyPE         TcompPin       Tcomp.NountTyPE         TcompPin       Tcomp.NountTyPE         Tcomp.Vit       Tcomp.Nitror         Tomp.Fixed       Itomp.Fixed         Table Join Information       Cont/py.Fields         Comp.NountTyPE       Cont.Kight         Table Join Information       Arrange Query Fields         Comp.NountTyPE       Cont.Kight         Table Join Information       Arrange Query Fields         Comp.Not.Tcomp.Fixed       Cont.Kight         Move Up       Move Up         Move Up       Move Up         Move Up       Tcomp.Yit         Tcomp.Side       Tcomp.PattNumberID         Move Down       Move Down		
TBoardInfo       TComp.Compld         TComp.MetDesignator       TComp.Active         TCompPad       Tcomp.Net         TCompPin       Tcomp.Fixed         Telear       ComP.Fixed         Table Join Information       ✓ Arrange Query Fields         Comp.Path       Comp.Fixed         Table Join Information       ✓ Arrange Query Fields         Comp.Path       Comp.Fixed         Table Join Information       ✓ Arrange Query Fields         Comp.Path       Comp.Fixed         Tocomp.Fixed       Comp.Fixed         Moved price       Moved price         Moved price       Moved price         Comp.Path       Moved price         Moved price       Moved price         Comp.Path       Moved pric         Comp.Path	Tables: Select Fields to Show	
Table Join Information  Arrange Query Fields  Cのボタンは、選んだ情報ソースの並びを変更したい 場合に選択。  Arrange Fields  Move Up TComp.Rt TComp.PatNumberID  Move Down  OK Cancel	TBoardInfo     TComp.Compld       TComp     TComp.RefDesignator       TCompDut     TComp.X       TCompPin     TComp.Rot       TContour     TComp.Side       TDefClear     TComp.Mirror	
Table Join Information C Arrange Query Fields C Oボタンは、選んだ情報ソースの並びを変更したい 場合に選択。 C Arrange Fields C Arrange Fields C Move Up T Comp. Y T Comp. Side T Comp. PartNumberID Move Down QK QK Qancel		
COUNTY ALL 医POLE 情報の X05並びを変更したい 場合に選択。	Table Join Information	このボタンは選んだ信却ソースの並びを亦再したい
Arrange Fields  Arrange Fields  Arrange Fields  Move Up  Comp. Rot  Comp. Side  Comp. PartNumberID  Move Down  Move Down		- このホテンは、医心に自報/ ハの並びを変更した/ 場合に選択
I Comp. Pot     Move Up       T Comp. Side     T Comp. PartNumberID       Move Down     Move Down		Arrange Fields     IComp.RefDesignator     TComp.X
Image: Comp. PartNumberID		TComp.Rot
Move Down <u>D</u> K <u>Cancel</u>		TComp.PartNumberID
		Move Down

1	inapShot: TCOMP							×
h	10 A	<del>۳</del> ج	` 🛃 🚔					
	RefDesignator		X	Y	Rot	Side	PartNumberID	<b>▲</b>
	J2		86360	21590	180	TOP	9	
	U10		48260	27940	180	TOP	12	_
	D1		86360	57150	180	TOP	4	
	D3		74930	50800	0	TOP	4	
	D4		86360	15240	180	TOP	4	
	D2		74930	8890	0	TOP	4	
	U2		33020	12700	180	TOP	8	
	U4 -		55880	59690	180	TOP	16	
	U3 C4	抽出	された情幸	服は、表形	式のメニュー	ー内に表示	だれます。	
	C1 -		60960	19050	270	TOP	7	
	C3		60960	39370	270	TOP	7	
	C2		60960	29210	270	TOP	7	
	U5		71120	12700	180	TOP	16	
	U1		52070	12700	180	TOP	16	
	U14		67310	49530	0	TOP	2	<b>•</b>

必要とする情報次第では、1つのテーブルだけでは賄えないケースが発生します。例えば、TCompというテーブルには、Ref Des情報は含まれますが、Part Numberの情報が含まれていません。部品表を作成するような場合に、Ref Des情報以外に部品 名であるPart Numberも必要な場合、Tcompのテーブルだけでは必要な情報が取り出せないことになります。このような場合には、ジョインテーブル機能を使用して2つのテーブルを共通の情報ソースで結合させた上で情報を抽出する必要があります。

ジョインテーブルの作業手順:

1.テーブルリストから、[Ctrl]キーを押しながら必要な情報を持つ2つのテーブルを選択します。



2.メニュー左上にあるJoin Tablesボタンを選択し、設定メニューを表示します。

	Join Tables	
	SelectTable Pairs: Select Fields to Join, selected Tables on:	
	TComp TPartNumber	<u>A</u> dd
	▲	C <u>l</u> ear
	選択したテーブルがリストされます。	<u>C</u> lose

3.メニュー左の全てのテーブルを選択し、各テーブルの内容をリスト表示します。。



— 457 —

4.リスト表示された情報ソースから、2つに共通するものを探して選択し、[Add]ボタンでテーブルジョインインフォメーショ ンリストへ追加します。これが確認できたら[Close]ボタンでメニューを閉じて下さい。



5.ここまでの作業を終えたら、後は通常どおりに必要な情報ソースを選択してSQLを実行します。

Enteractive Query		×
Tables: TBoardInfo TBoardOut TCompOut TCompPad TCompPin TContour TDefClear TFiducial	Select Fields to Show          TComp.Rot         TComp.Side         TComp.Fixed         TComp.PartNumberID         TComp.PartNumberID         TPartNumber.PartNumberID         TPartNumber.PartNumber         V         Arrange Query Fields         Iumber.PartNumberID	<ul> <li>2つのテーブル情報が一括して リスト表示されます。</li> </ul>

SnapShot: TCOMP,T	PARTNUMBER					×
M Ø A G			à 🔲			
RefDesignator	X	Y	Rot	Side	PartNumber	<b>▲</b>
▶ U6	35560	48260	180	TOP	AM27S21	
U7	35560	25400	180	TOP	AM27S21	-
U9	35560	59690	180	TOP	AM27S21	
U8	35560	36830	180	TOP	AM27S21	
J1	8890	16510	90	TOP	D_CONN25	
J2	86360	21590	180	TOP	EDGE_18	
U2	33020	12700	180	TOP	LF347	
C4	60960	49530	270	TOP	PCAP.01UF	
C1	60960	19050	270	TOP	PCAP.01UF	
C3	60960	39370	270	TOP	PCAP.01UF	
C2	60960	29210	270	TOP	PCAP.01UF	
R1	80010	41910	270	TOP	RESH10	
R2	74930	41910	270	TOP	RESH10	
R3	71120	57150	180	TOP	RESH100	
D1	86360	57150	180	TOP	1N4004	
D3	74930	50800	0	TOP	1N4004	<b>-</b>
-		1				,

<u>Tcompからの情報</u>

<u>TPartNumberからの情報</u>

Note

・このジョインテーブル機能は、共通する情報ソースが存在してはじめて成り立つ機能となります。選んだテーブル によっては、共通する情報ソースを見つけられないケースが発生します。そのような場合には、それらを結合する 役割を果たすテーブルを見つけ出し、間接的に結合させるという方法を用います。 ・このように、情報抽出の際に行なわれるテーブル選択などの一連作業がSQLとなり、リポートライターではこの SQLを使用して様々なレポートを作成することができます。 表示されたリストメニュー内には幾つかのコマンドボタンが存在し、これらを使用することで抽出された情報に対する検索やフィルタリング、印刷やファイルへの出力といった作業が行なえます。



◆情報へのフィルタリング

フィルタリングボタンを選択すると、フィルター設定メニューが表示されます。何についてフィルターを掛けたいのか?基準となるソースを左上のデータベースフィールドより選び、右横にあるオペレーションで書式を選択し、この書式に対する値をその横のバリュー項目で指定します。

Filter Records			
Database Fields:	Operators:	Value or Expression:	
TComp.RefDesignator TComp.X TComp.Y TComp.Rot TComp.Side TComp.PartNumberID	= A <> > <= > < \	Browse Data	
	C AND C DR	<u>A</u> dd <u>O</u> K <u>C</u> ancel	1
Filter Records	_		
Database Fields: TComp.RefDesignator TComp.X TComp.Y TComp.Rot TComp.Side TComp.PartNumberID	Operators:	Value or Expression: "C†" • Browse Data	バリューへの値には*が使用できます。 例では"C*"で、Cの頭文字を持つもの 全てとなります。
	しいる面立の	字を持つ部日のひを川フト	
	C AND C AND C OR		1
Filter Records			
Database Fields:	Operators:	Value or Expression:	
TComp.RefDesignator TComp.X TComp.Y TComp.Rot TComp.Side TComp.PartNumberID	<pre></pre>	Browse Data	
TComp.RefDesignator Like "C*"			
▲ ▲ ▲ ▲	作成した書	式は、Addホタンでフィルターリ	スト追加します。
	© OB	<u>A</u> dd	
		<u>O</u> K <u>C</u> ancel	1

- 460 -

フィルタリングの結果:

Dynaset: TCOMP								
		RefDesignator	r	X	Y	Rot	Side	PartNumberID
	₹	C1		60960	19050	270	TOP	7
		C2		60960	29210	270	TOP	7
		C3		60960	39370	270	TOP	7
		C4		60960	49530	270	TOP	7
			$\mathbf{c}$	雨文字を	陸へ部品の	みがリストさわす	+	
	しの頭又子を行う部面のみがりへいされます。							

フィルタリングでは、これ以外にも数値に対して以上/以下といった内容でのフィルタリングが可能です。設定するフィルタの内容は複数でも構いません。この場合、それぞれの条件に対しANDなのかORなのかの指定をメニュー内で行なう必要があります。

## ◆ソート

ソートボタンを選択すると、ソートを行なう際の設定メニューが表示されます。このメニューでは、表のどの項目に対してソート するのかを設定します。メニュー内の3つの設定項目は、左から右への順にソートの際の優先順位を付けることができ、1つの 項目だけでソートを掛けたい場合には一番左の項目のみ設定を行ないます。



# ◆SQL設定の保存

このSave SQLコマンドとは、情報抽出時に行なったテーブルや情報ソース指定など、その情報抽出までに行なった一連の作業内容を保存する機能となります。この機能を使用することで、面倒なレポート抽出作業を簡素化することができます。

Query Save	×
Enter Name: BOM	▲ 保存する名前を指定。
✓ Save Local	<u>0</u> K
Save Master	<u>C</u> ancel

Localはそのデータ上でのみ使用可能なものとして保存され、Masterはその端末上であれば全てのデータで共有する ことができます。 Save Local - プロジェクト¥**¥PCB¥vbreport¥output¥VBPCBP.mdc** Save Master - MentorGraphics¥2007EE¥SDD\_HOME¥standard¥config¥vbreport**¥mdc16.sql** 

保存したSQLを使用するには、プルダウンのQuery>>Run Defined Queryコマンドを実行します。



462 -

◆印刷イメージの表示

このPrint Previewコマンドは、プリントマネージャ上で認識されたプリンターへの出力イメージを確認することができます。出力 イメージメニューでは、そのままプリンターへ印刷することもできますが、エクスポート機能を使用することでExcelやWord、ロー タス、といった一般ソフトのデータとして出力させることも可能です。

	プリンターへ印刷デー	タを送ります。		
🗞 Preview R	eport			_ 🗆 ×
	1 of 1		20% 💽	Total:

Export		
Format: Character-s Destination: Disk file	eparated values	Cancel

- 463 -

◆テキストファイルへの出力

コマンドボタンの一番右にあるテキストファイル出力を実行すると、以下のようなメニューが表示されます。このメニューでは、 各情報ソースのカラム分けを如何にするかを指定する形となり、テキストファイルに出力される内容は指定した形態で分割され ます。

<ul> <li>Create Text Fi</li> <li>Regular</li> <li>Tab Separate</li> <li>Comma Separate</li> <li>Comma Separate</li> </ul>	le ed arated	<ul> <li>✓ Include Headers</li> <li>✓ Include Quotes</li> <li><u>Cancel</u></li> </ul>	Aカラム などを打	ムをタブで分けるかた 皆定します。 <b>? ×</b>	カンマで区切るか
保存する場所型: 	Contraction (小学) (日本) (日本) (日本) (日本) (日本) (日本) (日本) (日本	」先はブラウザ上でフ	<ul> <li>アイル名指定し</li> </ul>	<ul> <li>ぎます。</li> <li>(保存(S) キャンセル</li> </ul>	

- 464 -

レポートライターには、標準的なレポート生成機能も含まれます。プルダウンよりFile>>Open Reportコマンドを実行すると、ツールが供給する各種雛形ファイルをブラウザで確認することができます。この中から雛形を選択することで、簡単にレポートを作成することができます。



※この雛形は、クリスタルリポートを使用してユーザーが作成することも可能です。

Appendix

# サンドボックスを使用した分割設計

# ◆サンドボックス/Sandbox

XtremePCB 及び Expedition PCBにサンドボックスが追加されました。サンドボックスは、特定ユーザーのみが編集可能な領域です。サンドボックスにより、他のユーザーに編集させたくない領域として使用したり、自分が編集する領域を制限したりすることが可能となります。この機能は自動配線やインタラクティブの編集(配置/配線/ドロー)で有効になります。

特にXtremePCBでは、自動配線の実行時に効果を発揮します。他者が自動配線を実行中であっても、サンドボックス内の領域は保護されるため、変更されることはありません。

XtremePCB 又は Expedition PCBの起動時に、ハンドル名を指定します。



Drawモードで、プロパティをSandboxに設定して、各情報を入力します。



Note

配線 及び 配置を禁止にした層は、編集はもちろん選択も不可となります。
ポリゴン 又は サークルのいずれかで領域を作成します。

Analog Digial	<b></b>
R3 U31 Sandbox①:アナログ領域 Sandbox②:デジタル領域	
Fower N U25 Sandbox③:電源ジタル領域 U2 U1 U20 U1	JI

Setup > Sandboxes を実行すると、作成したサンドボックスのリストが現れます。自分だけが編集可能とするサンドボックスの チェックボタンをONにします。Activate Realtimeボタンをクリックすると、選択されたサンドボックスがActiveになり、リストに自 分のハンドル名が表示されます。この時、サンドボックスは複数選択可能ですが、他のユーザーが既にActiveにしている サンドボックスはActiveにできません。



サンドボックスをActiveにした結果、配置/配線/ドローの編集に制限がかかり、サンドボックスに設定した配線層、配置層のオブジェクトだけを作成/選択/編集が可能になります。そして、他のユーザーはこの領域内のオブジェクトの作成/選択/編集は禁止されます。ディスプレイコントロールのGeneral > Multiple Designer > Shadow ModeをONにすると、自分が編集できる領域のみをカラー表示し、それ以外をグレー表示します。



サンドボックスに完全に含まれないオブジェクトは編集できません。編集できないオブジェクトは朱色で表現されます。



サンドボックスを無効にするには、再度Setup > Sandboxesを実行します。リストから無効にしたいサンドボックスを選択して、 Inactivateボタンをクリックします。この操作で、無効になります。ただし、自分がOwnerのサンドボックスのみ無効にすることが 可能です。他のユーザーがOwnerとなっているサンドボックスの操作は出来ません。

Note: Sandboxes		
Name	State	Owner / Location
Analog	Active Realtime	Mentor
	Inactive	
Power	Inactive	
 	/	
Activate Realtime	Inactivate	Close 🤌

## 【注意点】

## ・サンドボックスStateの保存

サンドボックスのActive状態は保存可能です。そのため、XtremePCB 及び Expedition PCBを起動した時に、サンドボックスは Activeのまま使用できます。この際、他のユーザー(ハンドル名)がデータを開いた時、Activeのサンドボックス領域のオブジェ クトは編集が出来ません。この場合、サンドボックスのOwnerのハンドル名を確認して、XtremePCB 及び Expedition PCBをそ のハンドル名で起動してください。そのサンドボックスのOwnerであれば、Setup > SandboxesからInactiveに変更できます。

## ・重複したサンドボックス領域

サンドボックス同士を重ねて作成することは可能です。しかし、その場合最初に有効にしたサンドボックスと重なった他のサンドボックスは編集不可となります。結果、自分も他のユーザーも編集不可になったサンドボックスとなり、またActiveにすることもできません。あまり有効な使い方ではございませんので、サンドボックス同士は重ならないように作成いただくことをお勧めします。



左側のSandBox①をActiveにします。その結果、中央の重なった領域は編集可能領域となります。そして、右側のSandBox② はActiveになったSandBox①に一部含まれているため、自分も他のユーザーも編集できない状態になります。